

intelligents - innovants - rentables

les FPGA GateMate conçus et fabriqués en Allemagne

Contribué par Cologne Chip

Cologne Chip AG de Cologne est une marque de renom sur le marché en tant que fabricant de puces de télécommunications depuis plus de 25 ans. En tant que fabricant allemand de puces, l'entreprise a réussi, tout au long de son parcours, à devancer les géants du secteur tels que Siemens, Infineon et Intel dans le domaine des puces RNIS. Il y a deux ans, Cologne Chip a présentée à ses clients sa dernière famille de produits lors du salon *Embedded World* de Nuremberg : les FPGA GateMate.

Une nouvelle architecture et un site de production en Allemagne pour assurer l'approvisionnement et la planification

Le cœur des FPGA GateMate intègre une nouvelle architecture, conçue en Allemagne, qui a déjà permis à Cologne Chip d'obtenir des brevets relatifs à des points essentiels. Étant présente sur le marché comme fabricant de semi-conducteurs sans usine, l'entreprise a accordé une attention particulière aux courtes distances lors du choix de son site de production. Ainsi, les puces sont fabriquées en coopération avec Globalfoundries dans Fab 1 de Dresde.



L'entreprise assure ainsi des chaînes d'approvisionnement accessibles — notamment pour les clients en Europe — pour sécuriser au maximum l'approvisionnement et la planification. Surtout de nos jours, de nombreux utilisateurs de FPGA sont affectés par des retards de livraison et des augmentations, parfois excessives, des

prix. Ce n'est pas le cas pour les clients de Cologne Chip. Grâce à une excellente planification préalable et à la gestion des stocks, l'approvisionnement pour les clients peut être garanti à tout moment. En outre, le risque de restrictions commerciales ou de droits de douane élevés est réduit au minimum avec GateMate.

La nouvelle architecture est techniquement établie sur des éléments programmables (CPE : *Cologne Programmable Elements*) — des éléments logiques avec huit entrées combinatoires chacun dans un « LUT tree ». Chaque CPE peut être configuré avec 2 × 4 ou 1 × 8 entrées, ayant ainsi jusqu'à deux sorties.

Les possibilités de liaison supplémentaires permettent de mettre en œuvre des circuits de portes typiques sans mise en cascade, par exemple. Un moteur d'acheminement intelligent permet d'installer efficacement des multiplicateurs de toute taille, partout sur la puce. Il en résulte une densité combinatoire très élevée. Ainsi, les FPGA GateMate conviennent également à la réalisation de fonctions d'IA, entre autres.

Marchés cibles et applications

Cologne Chip cible les applications bas de gamme et à faible consommation comme marchés cibles généraux. Partout où l'on a tendance à utiliser des FPGA plus petits d'environ 20 000 éléments logiques, le FPGA GateMate A1 constitue une alternative intéressante et rentable aux FPGA utilisés précédemment.

En plus du processus de fabrication breveté, les FPGA GateMate ont également un potentiel de performance largement extensible. Par exemple, il est possible de faire varier la tension du cœur et la fréquence d'horloge pour multiplier la vitesse de traitement par un facteur de 2,5. Ceci est aussi dynamiquement possible pendant le fonctionnement du FPGA. Les trois modes de fonctionnement

Principales caractéristiques des FPGA GateMate

Nouvelle Architecture CPE

- › 20 480 éléments logiques programmables (CPE) pour la logique combinatoire et séquentielle
- › 40 960 bascules asynchrone/Flip-Flops dans les éléments programmables
- › Le CPE est constitué d'un LUT-tree à 8 entrées
- › Chaque CPE est configurable en tant qu'additionneur complet 2 bits ou multiplicateur 2x2

Faible consommation d'énergie

- › Processus SLP 28 nm de Globalfoundries™
- › 3 modes de fonctionnement : *low-power*, *economy*, *speed*
- › Deux tensions d'alimentation seulement sont nécessaires. Il est possible de les appliquer dans n'importe quel ordre.
- › Pas de courants de démarrage excessifs

Caractéristiques

- › 4 boucle de verrouillage de phase programmables
- › Configuration rapide avec interface SPI quadruple jusqu'à 100 MHz
- › Configuration multi-puces
- › Bloc de mémoire vive à double port 1280 Kbit
- › Les 162 GPIO sont configurables en paires asymétriques ou différentielles LVDS.
- › Prise en charge DDR dans toutes les cellules des IOs
- › Contrôleur SERDES à 2,5 Gb/s

Boîtier

- › Boîtier 324-ball BGA (15 x 15 mm)

— basse consommation, économie et vitesse — peuvent être définis simplement en modifiant la tension du cœur à 0,9 V, 1,0 V ou 1,1 V. Plus la tension est élevée, plus les performances sont élevées. Cela permet d'utiliser la puce dans une très large gamme d'applications.

Coût total de possession le plus bas et prise en charge des logiciels à code source ouvert

En matière de rentabilité, Cologne Chip accorde une grande importance aux coûts spécifiques les plus bas. En tant qu'utilisateur de FPGA, il est important de garder un œil sur les coûts totaux de l'utilisation d'un FPGA spécifique. Une puce abordable n'est pas vraiment utile si les coûts des différents périphériques sont exorbitants. Par exemple, les FPGA GateMate ne nécessitent que deux tensions d'alimentation, une tension pour le cœur et une tension pour les IOs, ce qui permet de se passer de régulateurs de tension supplémentaires.

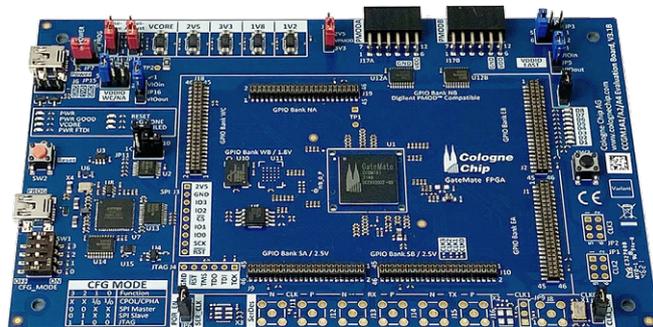
Le choix d'un circuit imprimé convenable est tout aussi facile pour le développeur : un CI avec seulement deux couches de signaux, c'est-à-dire quatre couches, est suffisant pour acheminer tous les signaux et ainsi économiser des coûts sur les couches de CI supplémentaires. La gestion des stocks est également simplifiée, en particulier lorsque vous utilisez GateMate pour différents produits. Pas de classes de vitesse ni de dérivés similaires.

Cologne Chip met également l'accent sur la rentabilité et la flexibilité de l'environnement logiciel. Mais, ce n'est pas la seule raison du choix d'une chaîne d'outils open source : l'outil de synthèse « Yosys ».

Si un code Verilog ou VHDL est déjà disponible, il est possible de le synthétiser facilement dans l'architecture avec Yosys. L'outil « GateMate Place & Route », actuellement encore propriétaire, est disponible en téléchargement gratuit sur le site Web de Cologne Chip après un enregistrement en tant qu'utilisateur. Grâce à la minimalisation automatique des erreurs d'horloge, l'outil assure le portage d'un circuit sur le FPGA.

FPGA et kits d'évaluation disponibles sur stock

Malgré la pénurie globale de composants, Cologne Chip a ses FPGA et les kits de démarrage GateMate en stock. Donc, même en 2022, Cologne Chip est en mesure de fournir à ses clients des FPGA en quelques jours.



Le kit de démarrage contient une carte d'évaluation avec le FPGA GateMate A1, un jeu de câbles et un programmeur supplémentaire — permettant au client de commencer facilement l'évaluation des FPGA GateMate. 

220515-04

LIEN

[1] Site web : www.colognechip.com

