

# ELEKTOR

## + PC-PLUS:

- la théorie et la pratique des FPGA •
- testeur de servo logiciel •
- terminateur SCSI de fabrication-maison •



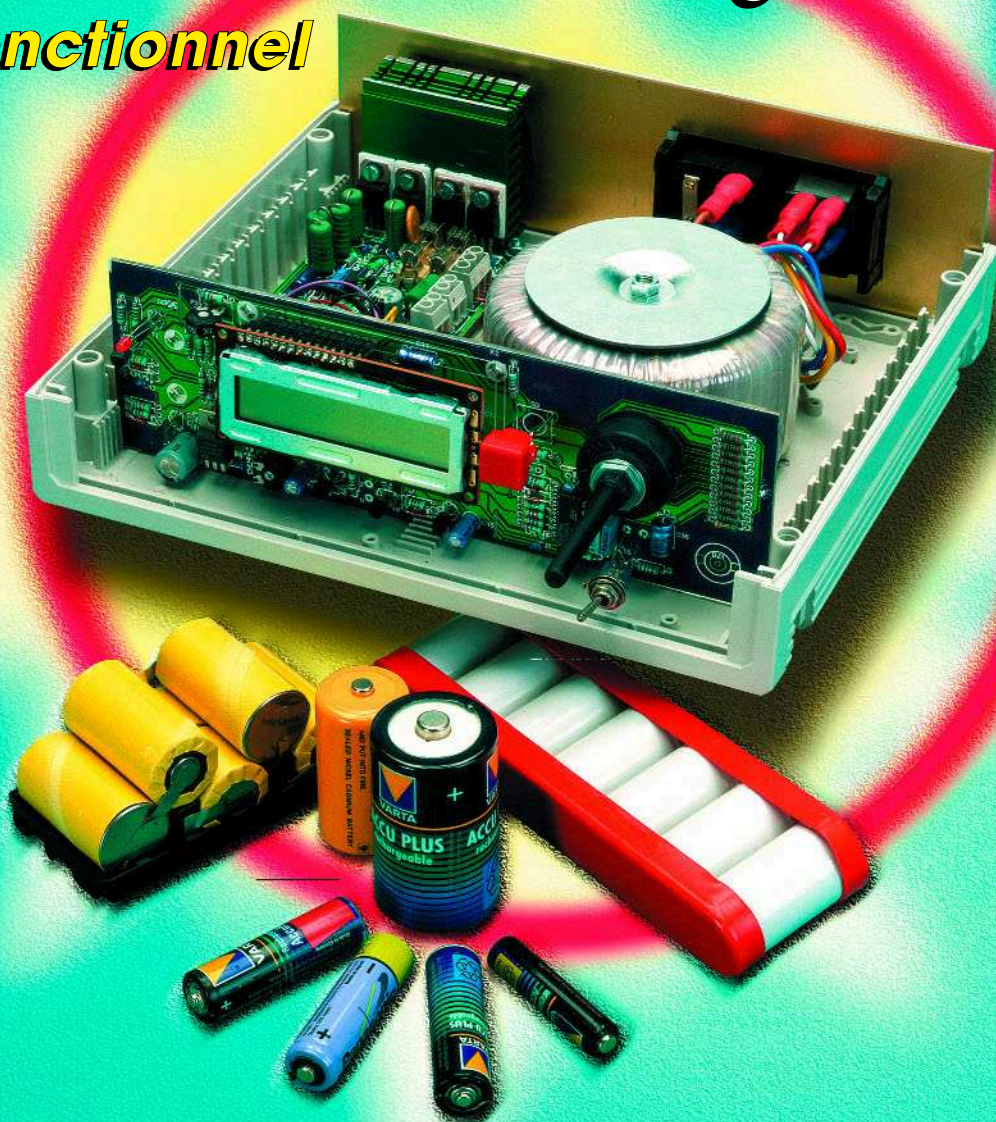
*mini-récepteur O.C.*



**EDITS Pro:**  
*décodeur  
de loco*

*chargeur d'accus intelligent  
multi-fonctionnel*

**cours  
BASIC  
Stamp  
(2<sup>ème</sup> partie)**





Elektor  
22<sup>ème</sup> année

# SOMMAIRE

## INFORMATIONS

### 26 le bus CAN (2)

communication de données fûtée pour spécialiste

Ce second article se concentre sur le protocole de transfert de données, tellement important quand il s'agit de garantir la qualité des prestations et la fiabilité d'un système de bus industriel.

### 64 faces avant par PC

approche simple mais résultat professionnel

Comment faire des faces avant au look professionnel avec votre PC.

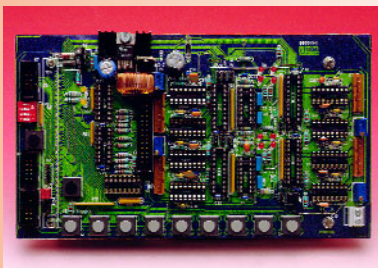
## RÉALISATIONS

### 14 commande de moteur pas à pas C166 (1)

pour

4 moteurs pas à pas

Description d'une carte de commande de moteur pas à pas piloté par microcontrôleur.



### 20 chargeur d'accus HP (1)

charge automatique jusqu'à 3 A

Piloté par 68HC05, ce chargeur peut charger de 1 à 10 cellules CdNi ou NiMH.



### 34 EDiTS Pro

super-décodeur de locomotive

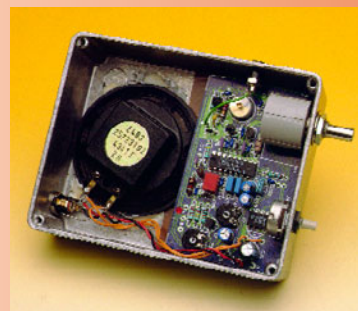
En dépit de sa compacité, ce décodeur est adaptable à pratiquement n'importe quelle locomotive de presque n'importe quelle marque.

### 54 mini-récepteur O.C.

petit,

mais ô combien efficace

Mettez-vous à l'écoute du monde (bandes des 25, 31, 41 et 49 mètres) avec 2 circuits intégrés seulement.



### 60 cours de programmation du BASIC Stamp (2)

2<sup>ème</sup> partie : construction du BoE-Bot

Nous entrons là dans le vif du sujet avec la construction de ce robot mobile piloté par Stamp.

## RUBRIQUES

- X-12 tort d'Elektor
- 53 électronique en ligne
- 58 courrier des lecteurs
- 67 infocartes : TDA1572
- 69 marché
- 72 outils de développement
- 81 Petites Annonces Gratuites Elektor
- 82 Publitrone Service
- 84 avant-première

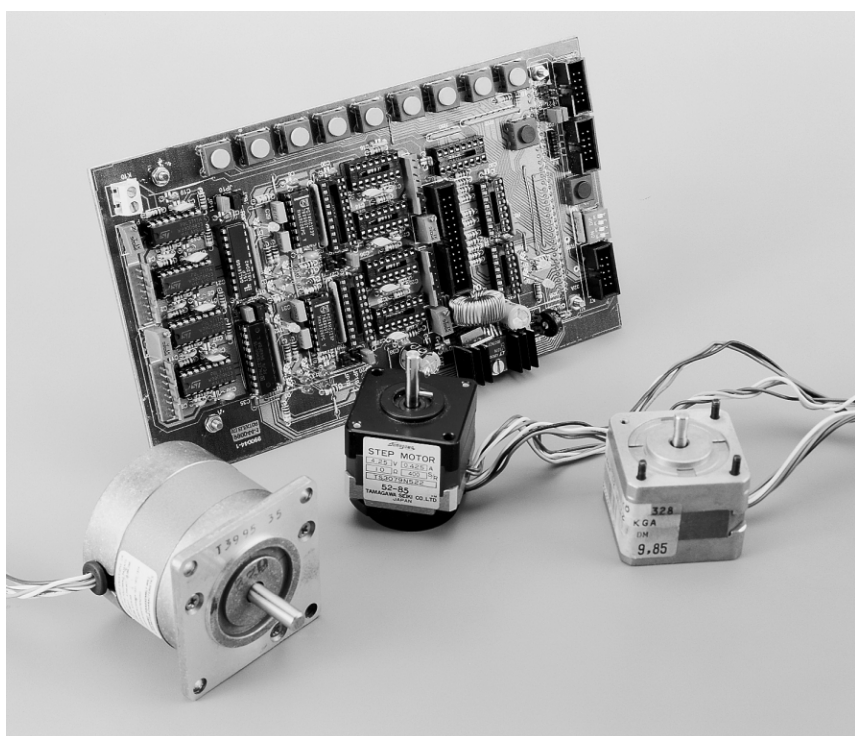
## CE MOIS-CI DANS PC-PLUS:

- cours : dessin de FPGA Atmel (1)
- ST-REALIZER pour ST6 et ST7
- Terminator
- testeur de servo
- Windows 98 trucs & astuces (3)

# commande de moteurs pas à pas C166

## *pour 4 moteurs pas à pas*

L'utilisation des moteurs pas à pas a crû – à pas de géant bien sûr – au cours des années précédentes. Ce succès est largement dû aux progrès accomplis par l'industrie des semi-conducteurs qui offre un grand nombre de circuits intégrés pour commande, circuits d'attaque et étages finals de moteurs pas à pas. Le nombre de commandes prêtes à l'emploi avec étages de sortie incorporés a, lui aussi, augmenté.



### **Caractéristiques techniques**

- ◆ 4 étages de sortie dotés chacun de 2 paires de sorties bipolaires; courant de phase de 0,5/1,2 A (PBL3717/PBL3717/2N)
- ◆ Réglage numérique du courant en 3 étapes ou par le biais d'ajustables analogiques
- ◆ Réduction du courant au repos
- ◆ Temps de coupure (cut-off-time) de 35  $\mu$ s
- ◆ Mode plein pas et demi-pas; possibilité d'autres variantes de pas par remplacement des GAL
- ◆ Visualisation par LED du pas et de la direction
- ◆ 4 entrées à opto-coupleur pour capteurs ou contacts de point zéro
- ◆ 8 entrées à opto-coupleur pour capteurs ou contacts de position
- ◆ 2 interfaces sérieles
- ◆ 10 touches pour commande manuelle
- ◆ 1 touche de RAZ (Reset)
- ◆ Alimentation 12 à 40 V= ; entre 2 et 4,8 A environ
- ◆ Disquette (EPS996031-1) avec code-source disponible

La commande du nombre de tours et de la position des moteurs pas à pas a le grand avantage de se passer d'asservissement en boucle fermée. Les circuits d'attaque et les étages de sortie déterminent l'intensité et la direction du courant dans les enroulements du moteur pas à pas. Le mouvement de rotation nécessite un signal de direction combiné à un séquençement à fréquence variable. Toutes les impulsions doivent être comptées et traitées pour pouvoir déterminer la position exacte. Il est clair que ces tâches requièrent l'utilisation d'un microcontrôleur vraiment puissant, comme la carte **C166** (C166-Board).

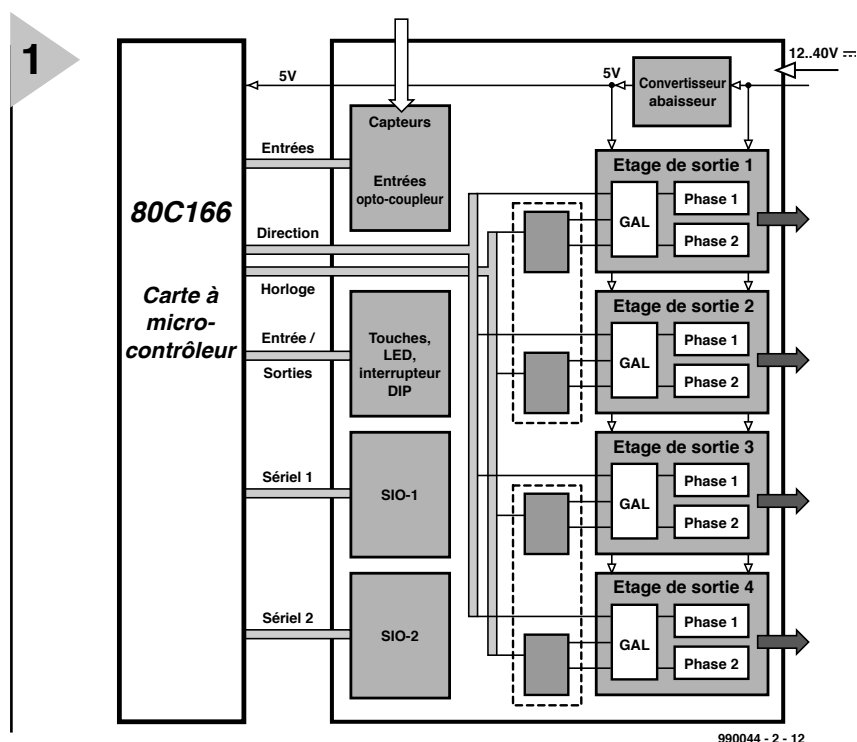
La mécanique et l'électronique de la commande de moteurs pas à pas **SMOST** (*SchrittMOTORSteuerung*) décrite ici et dans le numéro suivant

s'accordent parfaitement à la carte **80C166**. Le logiciel du microcontrôleur **80C166** génère tous les signaux exigés par les quatre étages de sortie ou moins de la platine de commande et traite les informations des entrées par opto-coupleurs, des touches ou de l'interface série. La construction, les dimensions et les possibilités de fixation de la carte **80C166** et de la platine **SMOST** permettent de les insérer toutes les deux sous la plaque frontale (largeur 42 unités de large) d'un bâti de 19 pouces. L'alimentation n'est constituée que d'un bloc secteur fournissant entre 12 et 40 V de tension continue (mais non stabilisée), d'une puissance suffisante pour les C.I. des étages de sortie utilisés. Un abaisseur de tension fournit l'alimentation 5 V de la logique HCMOS.

La carte **80C166** peut aussi attaquer d'autres étages de sortie ou circuits d'attaque de moteurs pas à pas munis d'entrées de séquençement et de direction. Mais dans ce cas il est nécessaire de disposer d'une tension d'alimentation supplémentaire stabilisée de 5 V/300 mA pour la carte. Comme toutes les entrées et sorties sont conçues pour le niveau TTL, il se peut qu'il faille ajuster le niveau d'attaque des étages de sortie ou celui fourni par les détecteurs. Il est possible de raccorder directement des touches et une interface série. Les touches sont destinées à la commande manuelle des moteurs pas à pas. Le déroulement d'opérations complexe doit être exécuté au moyen d'une calculette ou d'un ordinateur personnel externe.

## DÉTAILS MATÉRIELS

Le schéma fonctionnel de la commande de moteurs pas à pas **SMOST** est reproduit dans la **figure 1**. Chacun des quatre étages de sortie se compose de deux circuits intégrés pour moteurs pas à pas type PBL3717 ou PBL3717/2, d'une logique **GAL** (*Generic Array Logic*) 16V8 et d'un demi multivibrateur monostable réamorçable (74HC123). La sortie du 74HC123 passe au repos tant qu'aucune impulsion de synchronisation n'apparaît pendant environ 35 à 50 ms. Ce signal permet de diminuer le courant du moteur à l'arrêt. Le **GAL** détermine la séquence des pas et l'arrivée du courant; les sorties sont reliées aux deux C.I. des moteurs pas à pas. Ces C.I., avec un faible nombre de composants externes, engendrent les courants de phase pour les moteurs pas à pas. Les sorties changent leur polarité selon le niveau d'entrée TTL à la broche 8 (PH). Deux autres entrées TTL, les broches 9 et 7 (I0 et I1), ajustent le seuil de comparaison interne à environ 420 mV, 250 mV, 80 mV ou 0 mV. La chute de tension



**Figure 1. Schéma fonctionnel de la commande de moteurs pas à pas. Le programme réside dans les blocs SIO1 et SIO2. La carte contrôleur fournit des informations de direction et de cadence à la carte du moteur.**

provoquée par le passage du courant dans la résistance de  $1 \Omega$  Rx1/Rx5 (le x représentant un 0, 1, 2 ou 3, selon le sous-ensemble concerné) raccordée à la broche 16 du PBL3717 est transmise à

tension dépassant celle du comparateur. Seul inconvénient : il n'est plus possible de commander le passage du courant car cette méthode exige que toutes les arrivées de courant du PBL3717 se trouve au niveau BAS. 3 cavaliers présents aux entrées des logiques **GAL** permettent de modifier le séquençement :

Cavalier	Broche de GAL	Paramétrage	ouvert	ponté
1	7	Choix du pas	Pas entier	Demi-pas
2	8	Courant de phase	60%	100%
3	9	(Stand by) Courant d'arrêt	(avec Stand by) 60%	(sans Stand by) 100%

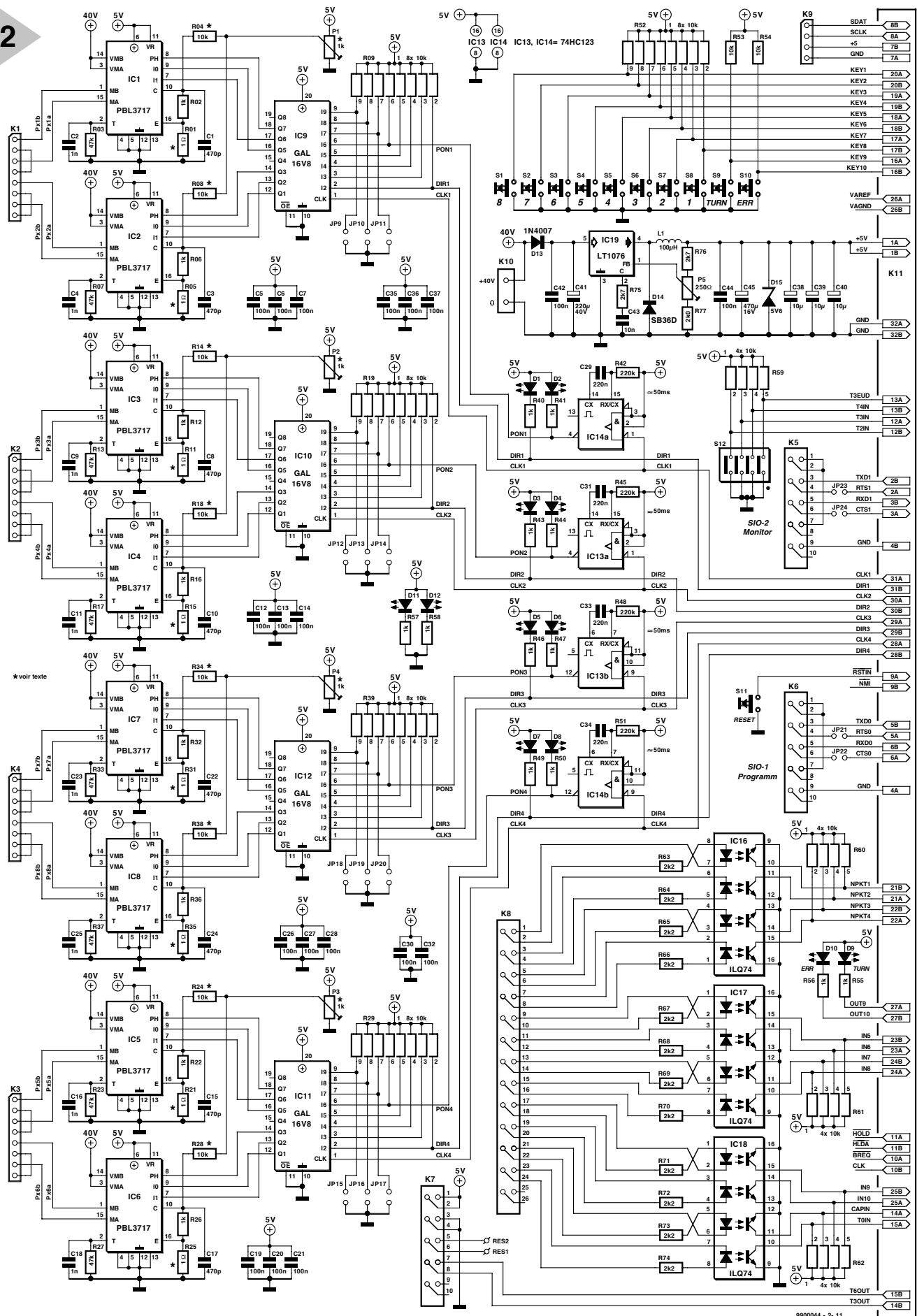
l'entrée du comparateur broche 10 par Rx2/Rx6 et coupe le courant en cas de dépassement du seuil spécifié pour le comparateur. Le courant recommence à circuler au bout d'un intervalle de coupure (*Cut-Off-Time*) d'environ 35  $\mu$ s déterminé par Rx3/Rx7 et Cx2/Cx4 et le processus se répète. L'étape final ne fournit le courant spécifié que le temps requis pour créer ou maintenir le champ magnétique dans les phases. La résistance inductive élevée de l'enroulement décroît en effet, une fois le champ magnétique établi, jusqu'à la valeur considérablement plus faible de la résistance ohmique de l'enroulement. Il est aussi possible d'ajuster le courant par un potentiomètre. Les diviseurs de tension Rx4/Rx8 / Rx2/Rx6 fournissent alors une sorte de tension d'amorçage à l'entrée du comparateur dont l'accroissement coupe aussi le courant en provoquant aux bornes de la résistance de 1 ohm une chute de

La modification des logiques **GAL** offre d'autres possibilités de commande.

4 entrées à opto-coupleur pour capteurs ou contacts de travail permettent d'effectuer une recherche du point zéro : le moteur pivote d'abord en direction du capteur jusqu'à ce que celui-ci s'enclenche, attend 0,2 s, puis pivote dans le sens opposé jusqu'à ce que le capteur se déclenche de nouveau. La détermination du point zéro est confirmée et la position actuelle mise à zéro. Veiller à ce que le moteur pas à pas que l'on raccorde pivote en direction du capteur lors de la recherche du point zéro. L'activation d'une des 8 autres entrées à opto-coupleur génère un message. Cela permet de surveiller l'arrivée à des positions ou des états spécifiques.

Les touches peuvent servir à commander manuellement les moteurs pas à





**Figure 2. Circuit complet de la carte du moteur pas à pas. Les blocs apparaissent clairement.**

# Brochage des connecteurs de liaison

Fonction	Dénomination	Broche (K11)		Broche (K11)	Dénomination	Fonction
alimentation + 5V	+ 5V	1b	1	2	1a	+ 5V
S SIO 2 TxD Mon	P3.8 / TXD1	2b	3	4	2a	P1.12
E SIO 2 RxD Mon	P3.9 / RXD1	3b	5	6	3a	P2.12/CC12IO
masse SIO 2	GND	4b	7	8	4a	GND
S SIO 1 TxD Prog	P3.10 / TXD0	5b	9	10	5a	P1.11
E SIO 1 RxD Prog	P3.11 / RXD0	6b	11	12	6a	P2.11/CC11IO
+ 5V sériel	+ 5V	7b	13	14	7a	GND
E/S données sérielles	P1.10	8b	15	16	8a	P2.10/CC10IO
E non utilisé	NMI#	9b	17	18	9a	RSTIN#
S 4	P3.15 / CLK	10b	19	20	10a	P2.13/BREQ#
S 2	P2.14/HLDA#	11b	21	22	11a	P2.15/HOLD#
E Bit 4 Dip-Switch	P3.7 / T2IN	12b	23	24	12a	P3.6 / T3IN
E Bit 2 Dip-Switch	P3.5 / T4IN	13b	25	26	13a	P3.4 / T3EUD
S sortie T3	P3.3 / T3OUT	14b	27	28	14a	P3.2 / CAPIN
S sortie T6	P3.1 / T6OUT	15b	29	30	15a	P3.0 / T0IN
E touche 10 (Strg)	P2.9 / CC9IO	16b	31	32	16a	P2.8 / CC8IO
E touche 8 (1)	P2.7 / CC7IO	17b	33	34	17a	P2.6 / CC6IO
E touche 6 (3)	P2.5 / CC5IO	18b	35	36	18a	P2.4 / CC4IO
E touche 4 (5)	P2.3 / CC3IO	19b	37	38	19a	P2.2 / CC2IO
E touche 2 (7)	P2.1 / CC1IO	20b	39	40	20a	P2.0 / CC0IO
E point nul MP-1	P5.0 / AN0	21b	41	42	21a	P5.1 / AN1
E point nul MP-3	P5.2 / AN2	22b	43	44	22a	P5.3 / AN3
E capteur Pos 1	P5.4 / AN4	23b	45	46	23a	P5.5 / AN5
E capteur Pos 3	P5.6 / AN6	24b	47	48	24a	P5.7 / AN7
E capteur Pos 5	P5.8 / AN8	25b	49	50	25a	P5.9 / AN9
masse	VAGND	26b	51	52	26a	VAREF
S LED Ctrl	P1.9	27b	53	54	27a	P1.8
S direction MP-4	P1.7	28b	55	56	28a	P1.6
S direction MP-3	P1.5	29b	57	58	29a	P1.4
S direction MP-2	P1.3	30b	59	60	30a	P1.2
S direction MP-1	P1.1	31b	61	62	31a	P1.0
masse alimentation	GND	32b	63	64	32a	GND

S = sortie, E = entrée, MP = moteur pas à pas

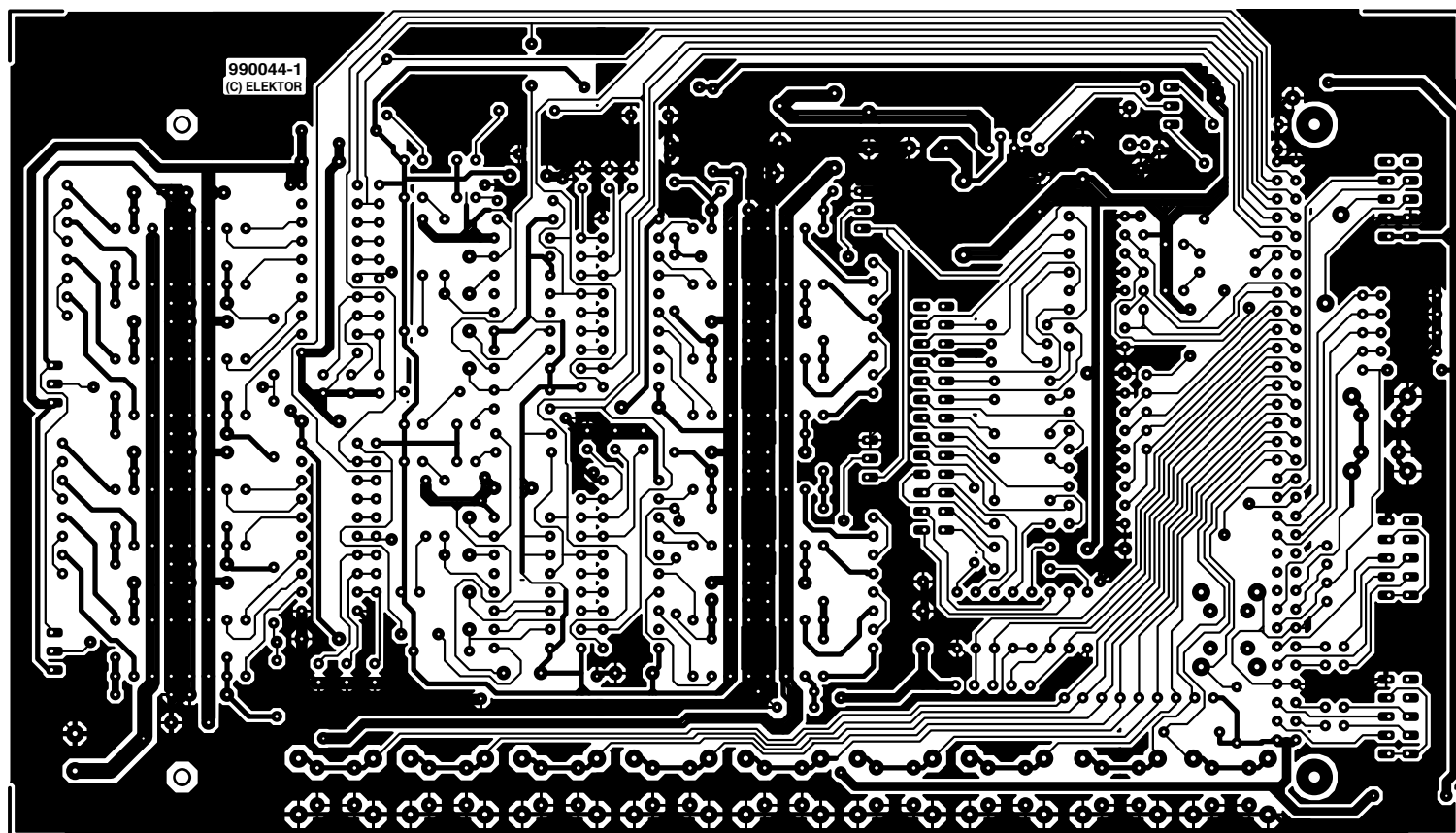
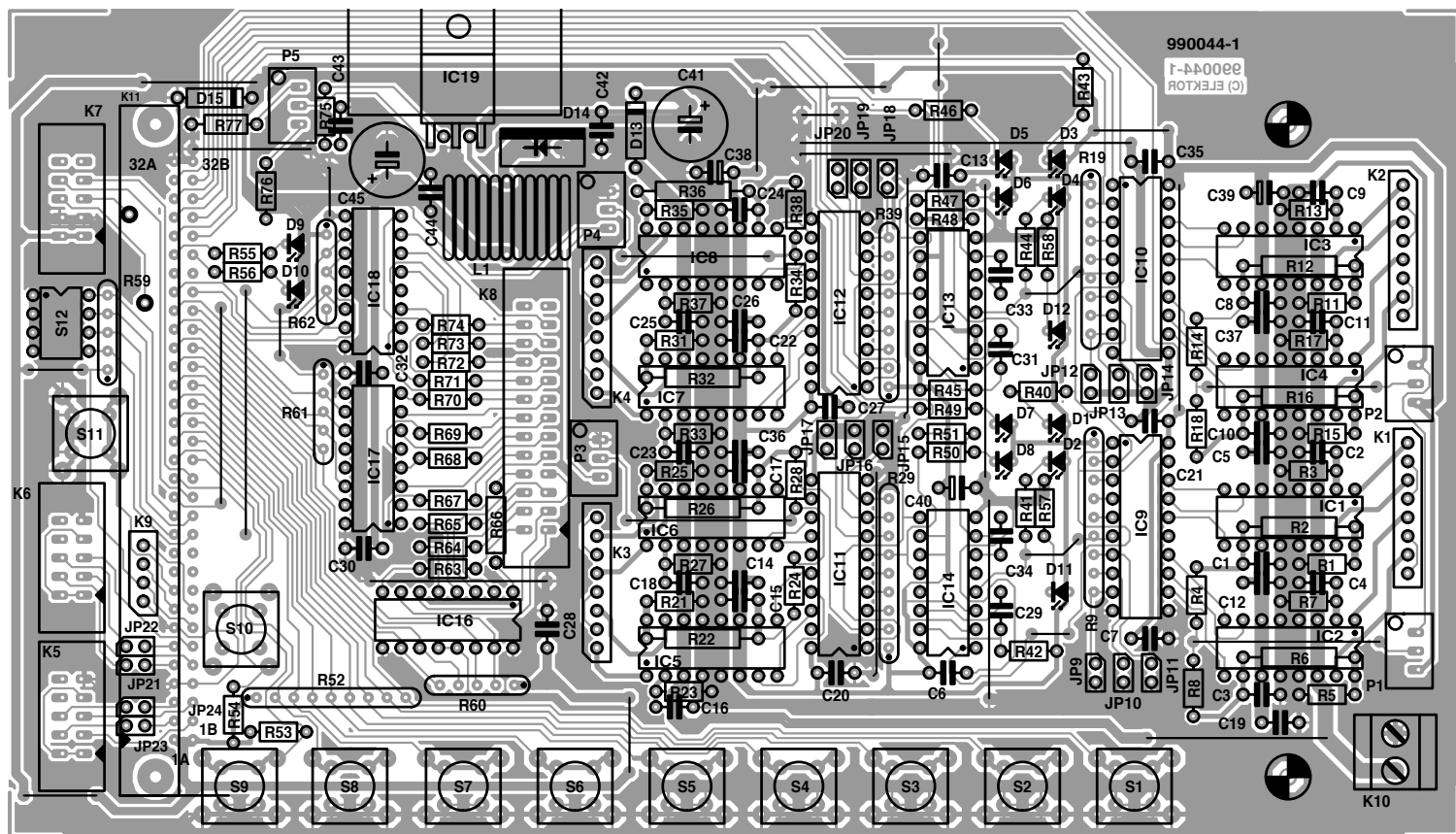
Fonction	Dénomination	Broche (K7)		Broche (K7)	Dénomination	Fonction
alimentation + 5V	+ 5V	1	1	2	6	+ 5V
masse alimentation	GND	2	3	4	7	GND
réservé 2	Res 2	3	5	6	8	Res 1
sortie T6	P3.1 / T6OUT	4	7	8	9	P3.3 / T3OUT
		5	9	10		-

(X2 n'est normalement pas utilisé; il est prévu pour d'éventuelles extensions)

Fonction	Dénomination	Broche (K6)		Broche (K6)	Dénomination	Fonction
	DTR / DSR0	1	1	2	6	DTR / DSR0
sortie TxD1 prog	P3.10 / TXD0	2	3	4	7	P1.11
entrée RxD1 prog	P3.11 / RXD0	3	5	6	8	P2.11 / CC11IO
	DTR / DSR0	4	7	8	9	GND
masse alimentation	GND	5	9	10		-

Fonction	Dénomination	Broche (K5)		Broche (K5)	Dénomination	Fonction
	DTR / DSR1	1	1	2	6	DTR / DSR1
sortie TxD2 mon	P3.8 / TXD1	2	3	4	7	P1.12
entrée RxD2 mon	P3.9 / RXD1	3	5	6	8	P2.12 / CC12IO
	DTR / DSR1	4	7	8	9	GND
masse alimentation	GND	5	9	10		-





pas et à modifier les paramètres. Il est toutefois préférable d'effectuer ces deux types d'opérations à l'aide d'un PC raccordé à l'interface série. Les paramètres et les commandes sont reçus par l'interface qui transmet aussi des informations et des messages.

### AU FER CHAUD

Le diamètre du fil de soudure utilisé lors du montage ne doit pas dépasser 1 mm. La panne du fer à souder doit être mince et la température aux environs de 340 degrés. Comme les pontages possèdent la plus faible hauteur

*Figure 3. La platine SMOST simple face s'adapte mécaniquement à la carte contrôleur C166.*

## Liste des composants

### Résistances :

R1, R5, R11, R15, R21, R25, R31,  
R35 = 1  $\Omega$  (1 W pour la version 1,2 A)  
R2, R6, R12, R16, R22, R26, R32, R36, R40,  
R41, R43, R44, R46, R47, R49, R50,  
R55 à R58 = 1 k $\Omega$   
R3, R7, R13, R17, R23, R27, R33,  
R37 = 47 k $\Omega$   
R4, R8, R14, R18, R24, R28, R34, R38, R53,  
R54 = 10 k $\Omega$   
R9, R19, R29, R39, R52 = réseau SIL de  
8 résistances de 10 k $\Omega$   
R10, R20, R30 = non utilisées  
R42, R45, R48, R51 = 220 k $\Omega$   
R59 à R62 = réseau SIL de  
4 résistances de 10 k $\Omega$   
R63 à R74 = 2k $\Omega$   
R75, R76 = 2k $\Omega$   
R77 = 2k $\Omega$   
P1 à P4 = ajustable multitour 1 k $\Omega$   
vertical (accessible par le haut)  
P5 = ajustable multitour 250  $\Omega$  vertical  
(accessible par le haut)

### Condensateurs :

C1, C3, C8, C10, C15, C17, C22, C24 =  
470 pF  
C2, C4, C9, C11, C16, C18, C23, C25 =  
1 nF  
C5 à C7, C12 à C14, C19 à C21, C26  
à C28, C30, C32, C35 à C37, C42, C44 =  
100 nF  
C29, C31, C33, C34 = 220 nF  
C38 à C40 = 10  $\mu$ F/16 V tantale  
C41 = 220  $\mu$ F/40 V  
C43 = 10 nF  
C45 = 470  $\mu$ F/16 V

### Selfs :

L1 = 100  $\mu$ H/1 A,

15 mm de diamètre max

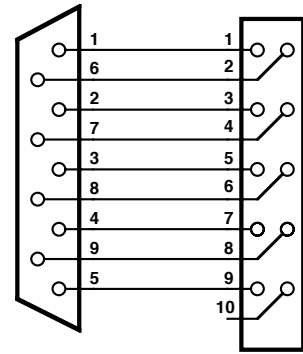
### Semi-conducteurs :

D1 à D8, D10 = LED rouge  
D9 = LED jaune  
D11, D12 = LED verte  
D13 = 1N4007  
D14 = SB360 ou SB550 (diode  
Schottky 3 A)  
D15 = diode zener 5V6/1 W  
IC1 à IC8 = PBL3717A ou PBL3717/2N  
(ST-Microelectronics)  
IC9 à IC12 = 2 x 2 GAL16V8  
(programmées, EPS996524-1-a+ b)  
IC13, IC14 = 74HC123  
IC15 = non utilisé  
IC16 à IC18 = ILQ74  
IC19 = LT1076 CT  
H-EPROM **EPS 996525-1** (à monter sur  
la carte principale 80C166)  
L-EPROM **EPS 996525-2** (à monter sur  
la carte principale 80C166)

### Divers :

JP1 à JP8 = non utilisés  
JP9 à JP24 = cavalier bipolaire  
K1 à K4 = barette autosécable mâle à  
1 rangée de 8 contacts  
K5 à K7 = embase HE-10 mâle à  
2 rangées de 5 contacts avec rebord  
K8 = embase HE-10 mâle à 2 rangées  
de 13 contacts avec rebord  
K9 = barette autosécable mâle à  
1 rangée de 4 contacts  
K10 = bornier encartable à 2 contacts  
K11 = embase autosécable mâle à  
2 rangées de 32 contacts  
S1 à S11 = bouton-poussoir à contact  
travail (Schadow PVA10AH2)  
S12 = quadruple interrupteur DIP  
radiateur pour le régulateur de tension

4



990044 - 2 - 13

**Figure 4. Le pas-  
sage de l'embase à  
10 contacts au  
connecteur sériel à  
9 contacts.**

Il consiste en une barrette à 10 broches et une embase à 9 contacts Sub-D à sertir (auto-dénudage). La barrette et l'embase/la fiche Sub-D sont pressées dans un étai avec le câble plat, de façon parallèle et uniforme, jusqu'à l'arrêt. Ne pas oublier le dispositif anti-traction du câble plat ! Une flèche indique la broche 1 de la barrette. On peut couper le conducteur excédentaire de l'embase/la fiche. L'adaptateur 26/25 broches pour les entrées est réalisé de la même façon.

*Vous disposez d'un mois pour construire l'électronique. La seconde partie de l'article traitera de l'utilisation dans la pratique: Nous mettrons **SMOST** en service et nous apprendrons à nous en servir ou – s'il ne fonctionne pas correctement – à en trouver la raison. Le fonctionnement du logiciel jouera aussi un rôle important.*

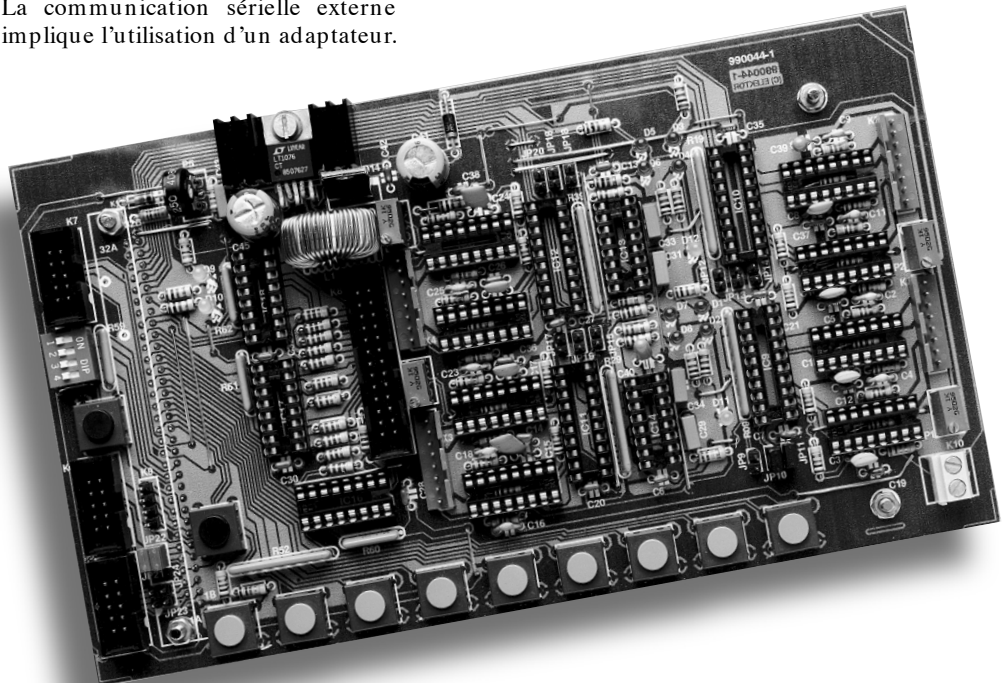
(990044-2)

de montage, ils seront pliés, montés et soudés en premier. Ils seront suivis par les résistances, les socles de C.I., les condensateurs, etc. jusqu'à ce que tous les composants (hormis les C.I. insérés dans les socles, les touches et les LED) soient montés. Le C.I. de l'abaisseur de tension doit être monté couché vu sa grande taille. Ajuster soigneusement les connexions aux perforations de la platine et souder le C.I. en y vissant un petit refroidisseur.

La liaison avec la carte **80C166** est assurée par une barrette de broches de 20 mm de long côté soudure. Pour assurer une bonne assise, il est recommandé d'enficher cette barrette de broches dans la réglette femelle de la carte **80C166**, de monter la platine **SMOST** sur la carte contrôleur au moyen de quatre entretoises de 20 mm de long, et de fixer la barrette de broches en soudant ses broches externes et ses deux broches médianes. On soudera le reste des broches après avoir retiré la carte contrôleur.

Au tour des touches et des LED. Les touches sont posées avec leurs capuchons montés et les LED avec leurs entretoises. Le panneau frontal, dont le plan coté sera publié le mois prochain,

est vissé sur la platine par quatre entretoises de 15 mm de long (éviter de coincer les composants). Les touches et les LED peuvent être soudées lorsqu'elles sont toutes placées correctement dans les découpures de la face avant. La communication sérielle externe implique l'utilisation d'un adaptateur.





# chargeur d'accus HP (1)

## *charge automatique jusqu'à 3 A*

Ce chargeur Hautes Performances d'où notre HP, piloté par un microprocesseur du type 68HC05 convient à la recharge des cellules et des sets d'accus tant NiCd que NiMH. Il est en mesure de charger entre 1 et 10 cellules à un courant pouvant atteindre jusqu'à 3 A. L'arrêt du processus de charge, de même que l'adaptation du courant de charge, se font automatiquement; il a lieu lorsque l'on atteint 100% de la capacité réellement disponible, sachant qu'il n'est pas nécessaire, de par le processus de charge par impulsions adopté, de procéder à une décharge préliminaire. Outre la fonction de charge à commutation automatique en mode de maintien de charge, notre chargeur d'accum HP connaît également une fonction de charge-décharge cyclique et une fonction de régénération à fin de réactiver des accus « fatigués ».



projet : Norbert Bechtloff  
et Günther Brenner  
(Conrad-Technology-Center CTC)

Prenons le taureau par les cornes : le chargeur d'accus HP n'est pas prévu pour la charge de cellules miniatures telles que, par exemple, les piles-bouton, les accus R1 (AAA, Lady) ou les accus-bloc 9 V. La taille de cellule la

plus petite utilisable est l'accu R6 (AA, Mignon) prévu pour une charge rapide. En clair : pas d'accu d'une capacité inférieure à 700 mAh (à une décharge de C/3). L'appareil ne connaît pas de limite supérieure, qu'il s'agisse

## Caractéristiques techniques :

- ◆ Commutable entre CdNi et NiMH, pour 1 à 10 cellules
- ◆ Piloté par microprocesseur et doté d'un programme de charge sophistiqué
- ◆ Suivi du courant de charge, de la tension de charge, de la quantité de charge et de la température
- ◆ Protection efficace contre une surcharge d'où durée de vie maximum des accus
- ◆ Il suffit de lui indiquer le nombre de cellules par le biais d'un commutateur, l'adaptation du courant de charge à la taille de la cellule (à compter de la AAA > 700 mA à C/3) se fait automatiquement.
- ◆ Ne requiert pas de décharge préalable, l'accu étant rechargé à 100% de sa capacité actuelle possible.
- ◆ Maintien de charge automatique en fin de charge
- ◆ Courant de charge et de décharge pulsé évite l'effet de mémoire
- ◆ Courant de charge effectif maximum de 3 A (8 A en crête)
- ◆ Courant de décharge maximum effectif de 1,5 A
- ◆ 3 programmes de charge différents :
  1. Charge (charge unique jusqu'à 100%)
  2. Cyclique (charge-décharge-charge)
  3. Rafraîchissement (jusqu'à 6 cycles)
- ◆ Mémorisation des éléments de charge et reprise de la charge après coupure de l'alimentation secteur
- ◆ Mémorisation de la capacité de charge et de décharge moyenne
- ◆ Visualisation par affichage LCD
- ◆ Un unique organe de commande pour l'entrée des éléments et des questions

de Sub-C, R14 (Baby), R20 (Mono), voire plus gros encore : l'essentiel est qu'il s'agisse d'accu cadmium/nickel (CdNi) ou nickel/métal hydrure (NiMH). Il ne saurait donc être question de tenter de recharger des accus au plomb ou lithium-ion, le concept utilisé n'étant pas prévu pour cela.

### LE PRINCIPE

Tout le monde connaît la règle de base de la charge rapide d'accus : la durée de charge est, à capacité donnée, inversement proportionnelle à l'intensité du courant de charge. L'utilisateur veut bien entendu réduire le temps de charge au strict nécessaire, tout en étant assuré que l'accu soit pleinement chargé et cela sans que la charge rapide n'ait de conséquences néfastes sur la durée de vie de l'accu. C'est même le contraire que l'on recherche : le processus de charge doit garantir une utilisation optimale de la capacité et la durée de vie la plus longue possible. Il faut en outre que le processus de charge soit le plus simple possible de sorte qu'il ne soit pas nécessaire de passer par une étape de décharge et cela quel que soit l'état de l'accu. En d'autres termes : connecter l'accu, brancher le chargeur et peu de temps après l'accu doit être chargé à 100%, voilà ce qu'on veut !

Tous ceux qui se sont intéressés à la problématique de la charge d'accus possédant au minimum une électrode au nickel, CdNi et NiMH donc, savent qu'il n'est pas aisé de combiner toutes ces exigences. Une charge rapide à un courant relativement élevé a, d'une part, des effets bénéfiques sur l'utilisation optimale de la capacité et, de l'autre, contre efficacement l'effet de mémoire dont souffrent les accus

CdNi. Il faut cependant alors, que l'accu soit totalement déchargé et il est impératif d'éviter toute surcharge à courant élevé. Il suffit de procéder à une décharge préalable pour respecter la première condition. Pour le respect de la seconde il existe 2 techniques que l'on combine d'ailleurs souvent :

#### 1. Contrôle de la durée de charge

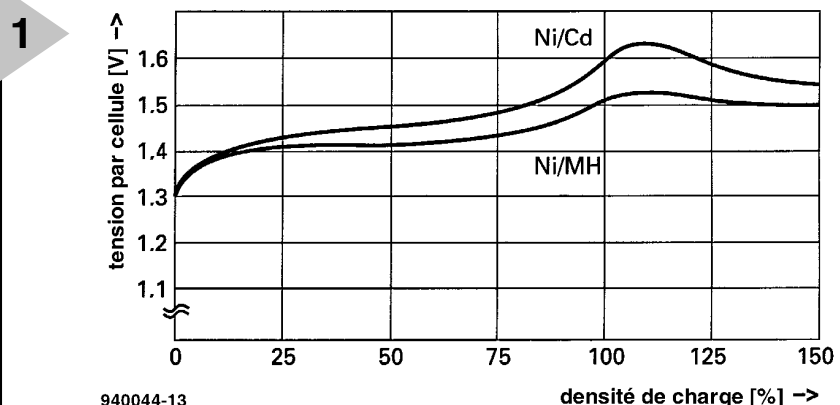
La charge est interrompue après écoulement de la durée de charge calculée pour l'obtention d'une charge totale. Il faut, pour cela, connaître l'état de charge en début de charge, élément que l'on peut déterminer en procédant à une décharge préalable. Il faut en outre connaître la capacité de l'accu, élément à fournir par l'utilisateur. Outre l'augmentation de la complexité de l'électronique de commande, ceci pose le problème de la

disparité entre la capacité nominale et la capacité réelle qui se manifeste après quelques utilisations des accus. Il faut de plus tenir compte du fait que le rendement de charge n'est pas une constante mais qu'il dépend en fait de la taille du courant par rapport à la capacité sans oublier l'influence de la température. La technique « contrôle de la durée de charge » ne présente donc pas la précision requise pour l'obtention d'une charge complète sans risque de surcharge.

#### 2. Contrôle de la tension de charge

Une fois atteinte la pleine charge, l'accu ne convertit plus le courant de charge en charge mais la transforme de plus en plus en chaleur. L'augmentation de température a pour conséquence une stabilisation de la tension de charge, tension qui se met même à diminuer en

Figure 1. Évolution typique de la tension de charge d'une cellule CdNi et NiMH à 20 °C et charge d'une heure (courant de charge 1 CA).





début de surcharge. On peut, par suivi de la température, utiliser cet instant comme critère de coupure de l'appareil. Cette méthode basée sur le recul de la tension ( $\Delta U$ ), connue sous la dénomination de coupure Delta-U, a l'avantage de fonctionner quel que soit l'état de charge initial et de tenir compte de la capacité réelle de l'accu. Il n'est cependant pas facile, en pratique, de déterminer, à partir de l'évolution de la tension de charge, avec une exactitude de 100%, le moment précis où doit cesser la charge. Les variations de tension intéressantes étant du domaine des millivolts, on court le risque d'un arrêt prématuré de la charge dû à l'apparition de parasites. Il se veut en outre que l'évolution de la tension en fonction de l'état de charge ne soit pas une constante invariable pour tous les accus. Le recul de la tension varie lui aussi beaucoup (si tant est que ce phénomène existe). La mise au point d'un processus de coupure par  $\Delta U$  tient presque de la magie noire et implique, de par « l'intelligence » requise, l'utilisation d'un microcontrôleur pour le suivi de la charge, des dons de concepteur et avant tout énormément d'expérience dans ce domaine.

## LE CONCEPT

Le chargeur d'accus HP se sort d'affaire sans limitation de durée de charge ni décharge préalable. Il permet, partant, la (re)charge d'accus partiellement déchargés. Pour éviter, dans ces conditions, tout risque de réduction de capacité par effet de mémoire, la charge se fait par impulsions de courant à intensité élevée, intensité pouvant atteindre jusqu'à 8 A.

Le courant de charge effectif est adapté, par variation de la largeur d'impulsion, à l'accu concerné; il ne dépasse pas 3 A. La valeur du courant de charge dépend de l'évolution de la tension. Dans le cas d'un accu de faible capacité la tension augmente plus rapidement qu'avec un accu de capacité plus importante, partant, le courant de charge diminue plus tôt s'adaptant ainsi automatiquement à la capacité plus faible de l'accu (ou à son état moins frais). Comme il s'agit d'un chargeur rapide le courant de charge minimum est de 1 A, ce qui explique que nous ayons insisté, en début d'article, sur le fait que l'accu à charger devait être du type à charge rapide et posséder une capacité d'au moins 700 mAh. Il n'en reste pas moins que l'on peut constater, même dans le cas d'un accu prévu pour une charge rapide de petite taille (R6), ou à la capacité amoindrie, en début de charge, un effet d'*overshoot* (débordement). En raison de l'importance du courant de charge initial, on constate une augmentation de la température de l'accu tellement rapide que la tension de charge, après une croissance rapide,

recule quelque peu. Cette rechute se traduirait, dans le cas d'un chargeur  $\Delta U$ , par la fin de la charge. Notre chargeur HP ne se laisse pas piéger. En effet, le microcontrôleur ne se contente pas de suivre l'évolution de la tension, mais « note » également de combien a crû le courant de charge de l'accu. À partir de cette information il ne procède pas à une coupure prématurée, mais commence par effectuer une décharge de 9 secondes, en vue de tester l'accu, en fait sa résistance interne, avant de passer à l'étape de la charge à courant réduit. De la même façon, on aura fin de la charge en fonction de la capacité engrangée jusqu'à présent.

Une fois dépassée le haut de la courbe de charge (cf. **figure 1**) la coupure se fait très peu de temps après dans le cas d'un accu de faible capacité, la charge se poursuivant encore un certain temps pour un accu de capacité plus importante, sachant qu'il lui faut encore du temps, après avoir atteint le niveau de tension de charge maximal, pour être chargé à 100%.

Autre problème que l'on peut rencontrer est, une fois atteinte le sommet de la tension de charge, l'absence de recul évident de la tension, situation possible en fonction de la marque de l'accu, de sa taille et de son état. Un suivi  $\Delta U$  classique ne coupe pas, de sorte qu'on a surcharge à courant élevé de l'accu le chargeur se transformant en « tueur » d'accu. Sur le chargeur HP la routine de coupure est activée dès que la tension de charge cesse de croître.

Dans le cas d'une tension de charge « stagnante » on aura, en fonction de la quantité de charge engrangée dans l'accu jusqu'à présent, poursuite de la charge pendant quelque temps avant la coupure. Cette routine de coupure qui s'adapte à chaque accu permet de le recharger au maximum de sa capacité sans cependant risquer de surcharge.

De même, en mode cyclique, lors de la décharge, le microcontrôleur adapte le courant de décharge, de 1,8 A au début, au comportement de l'accu. Par augmentation de la taille des pauses, le courant est ramené de 1,5 A effectifs à quelque 0,5 A effectif au fur et à mesure de la diminution de l'acceptation de charge par l'accu.

## LA RÉALISATION

Le schéma synoptique de la **figure 2** permet de mieux saisir l'électronique relativement complexe du montage telle que la propose la **figure 3**. Le courant de charge est dérivé directement du secondaire du transformateur secteur, le microcontrôleur assurant le réglage du courant de charge par découpage de phase, et ce par le biais de thyristors. Pour la décharge de l'accu en mode cyclique le microcontrôleur fait appel cette fois à des FETMOS de puissance. Par le biais d'un convertis-

seur A/N le microcontrôleur suit en permanence le courant de charge et la tension de charge. Il prend en outre en compte un signal de température, fourni par une résistance à coefficient de température négatif (NTC) qui pourra servir à surveiller la température soit de l'accu, soit à l'intérieur du chargeur d'accus. Le paramétrage se fait par le biais d'un rotacteur pour le nombre de cellules d'une part et par la touche Mode qui permet, par l'intermédiaire de l'affichage LCD, de choisir le mode de fonctionnement. Le synoptique ne comporte l'inverseur permettant de passer d'un CdNi à un NiMH. Sur le schéma il n'est pas évident de le trouver, mais avec un peu de patience... Les cadres en pointillés montrent la répartition de l'électronique entre les 2 platines que comporte le chargeur : la partie gauche sera montée sur la petite platine, la partie droite prendra place sur le plus grand circuit imprimé.

Intéressons-nous, pour commencer, au

### Circuit de charge

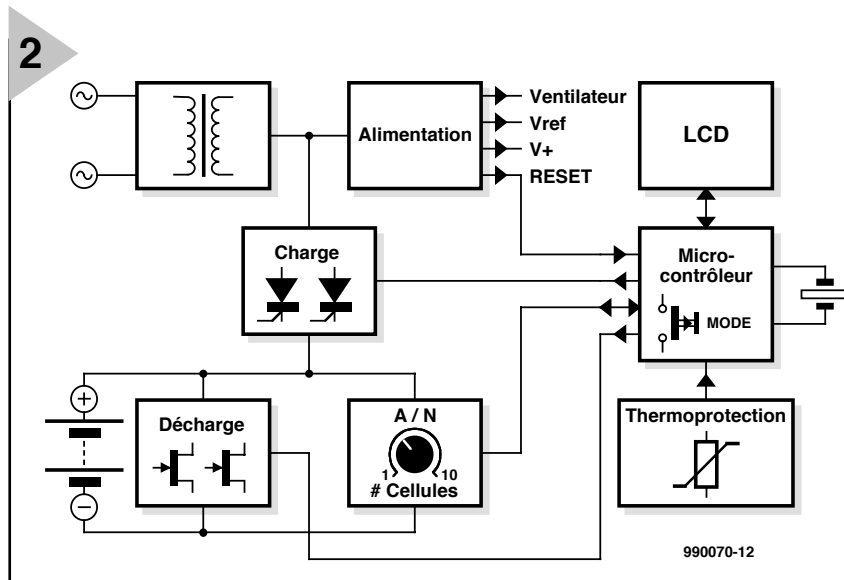
La prise intermédiaire du secondaire du transformateur se trouve à la masse de sorte que les 2 thyristors THR1 et THR2 constituent un redresseur double alternance piloté par le microcontrôleur. Le paramétrage du courant se faisant par découpage de phase, il se peut, en raison de la puissance du transformateur utilisé, que l'on ait application, à l'accu, d'impulsions de courant d'une intensité très importante, de 8 A au maximum. Les résistances R2 et R3 servent à la mesure du courant circulant dans l'accu. Une fois moyennée par R7 et C2, la tension relevée est amplifiée par IC1a et comparée à une tension en dents de scie synchronisée avec le secteur que fournit IC2c. L'amplitude du signal en dents de scie dépend de la tension de référence VREF et partant peut être, par le biais de P2, pris à la source de tension de référence IC3, ajustée. Dès que la tension dérivée du courant de charge présente à la sortie de IC1a dépasse la tension en dents de scie, T3 est bloqué par le biais de IC2a, ce qui empêche l'amorçage du thyristor. De ce fait, ces 3 amplificateurs opérationnels se chargent, pour ainsi dire, eux-mêmes du découpage de phase, le microcontrôleur se contentant, par le biais de T1, de mettre ledit étage en fonction et hors-fonction. Lorsque le contrôleur pilote T1 par le biais de sa ligne CHARGE, le transistor est passant forçant le condensateur C2 à une tension de 5 V, ce qui donne à l'étage aux 3 amplis-op une impression de courant de charge très élevé, de sorte que l'électronique ne pilote pas les thyristors qui, bloqués, empêchent la circulation du courant de charge. Lorsque le contrôleur libère à nouveau le circuit d'amorçage la tension aux bornes de C2, 5 V, ne diminue que progressivement, de

sorte que la régulation du courant démarre gentiment à partir de zéro. Le contrôleur peut en outre, par sa ligne CHV, commuter le courant entre 100% (3 A effectifs) et 33% (1 A effectif). Lorsque le contrôleur commande le transistor T2 par la ligne CHV, il met en circuit la résistance R8 qui, avec R7, forme un diviseur de tension. En raison de cette diminution de résistance, le courant de charge requis pour obtenir la tension de référence augmente proportionnellement.

La **décharge** de l'accu est l'affaire des FETMOS T4 et T5. On se trouve à nouveau en présence d'un sous-ensemble autonome que le contrôleur ne fait que mettre en et hors-fonction. Les résistances R35 et R36 répartissent le courant de décharge équitablement entre les 2 FET. La totalité du courant de décharge traverse R37 et fournit ainsi la chute de tension servant au suivi du courant de décharge par l'amplificateur opérationnel IC1c qui compare cette tension de mesure à la valeur de référence définie par le biais de P1.

À ce niveau également le contrôleur peut, par l'application d'un niveau de 5 V sur la ligne DIS, entrer en scène. Si DIS passe à 5 V ce niveau de tension élevé réapparaît, au travers de R29 et D3, à l'entrée de mesure du circuit à ampli-op basé sur IC1 et simule un courant de charge important de sorte que l'amplificateur opérationnel arrête le processus de décharge. La mise en et hors-fonction se fait à nouveau, de par la présence de « temporisateur » C7 dans la ligne de contre-réaction de l'ampli-op, tout en douceur. À des fins de sécurisation on trouve, dans le circuit de décharge, un Polyfuse, une sorte de super résistance à coefficient de température positif (PTC). Non activé, à froid, il présente une résistance très faible (de quelques dixièmes d'ohm). En cas de dépassement du courant nominal, le fusible prend, à la suite de l'augmentation de la température, une résistance élevée. Si le courant diminue à nouveau, le fusible retrouve, après refroidissement, son état de faible résistance. L'avantage d'une « auto-guérison » se paie par une inertie plus importante que celle que présentent les fusibles ordinaires.

Le **convertisseur A/N** quasi-discret est basé sur l'amplificateur opérationnel IC6d, monté en convertisseur simple rampe : à l'état de sortie le microcontrôleur pilote T6, la tension aux bornes de C10 est quasiment nulle. Lorsqu'il faut effectuer une mesure le contrôleur bloque T6, de sorte que C10 se charge, par le biais de R51, au rythme d'une tension de référence stable. Dès que cette tension de comparaison atteint la valeur de tension présente sur l'autre entrée de l'amplificateur opérationnel, qui est en fait la tension d'accu (divisée), la sortie de l'ampli-op IC6d bas-



**Figure 2. Synoptique de notre chargeur d'accus HP. Le courant de charge passe directement du transformateur à l'accu au travers de thyristor.**

cule. L'intervalle séparant la libération du condensateur de l'instant de basculement du IC6d constitue, pour le microcontrôleur, l'étalon lui permettant de calculer la tension mesurée. La précision absolue de la mesure ne joue qu'un rôle secondaire, vu que la durée de mesure est de l'ordre de quelques heures et qu'il ne s'agit pas d'obtenir une valeur absolue sur une durée plus importante.

S1 sert à adapter le diviseur de tension présent à l'entrée du convertisseur lors de la charge d'accu NiMH, rendant l'entrée du convertisseur A/N plus sensible, de manière à lui permettre de détecter les variations de tension (plus faibles que dans le cas des CdNi) de la courbe de charge (cf. figure 1) avec une résolution plus élevée.

La mesure de la tension de charge se fait toujours au même moment à savoir après une impulsion de courant de charge, c'est-à-dire à un moment de quasi-absence de courant de sorte que les chutes de tension dues aux résistances de transfert et aux lignes de connexion ne jouent pas le moindre rôle et que l'on mesure bien la tension aux bornes de l'accu. Pour cela, la mesure se fait juste après le passage par zéro, le contrôleur recevant, par le biais de IC2b, un signal lui indiquant l'importante forte ou très faible du courant. Pour cela, IC2b compare le signal de courant amplifié par IC1b avec une tension continue extrêmement faible (identifiable sur le schéma par la dénomination de ZERO REF, c'est-à-dire référence nulle).

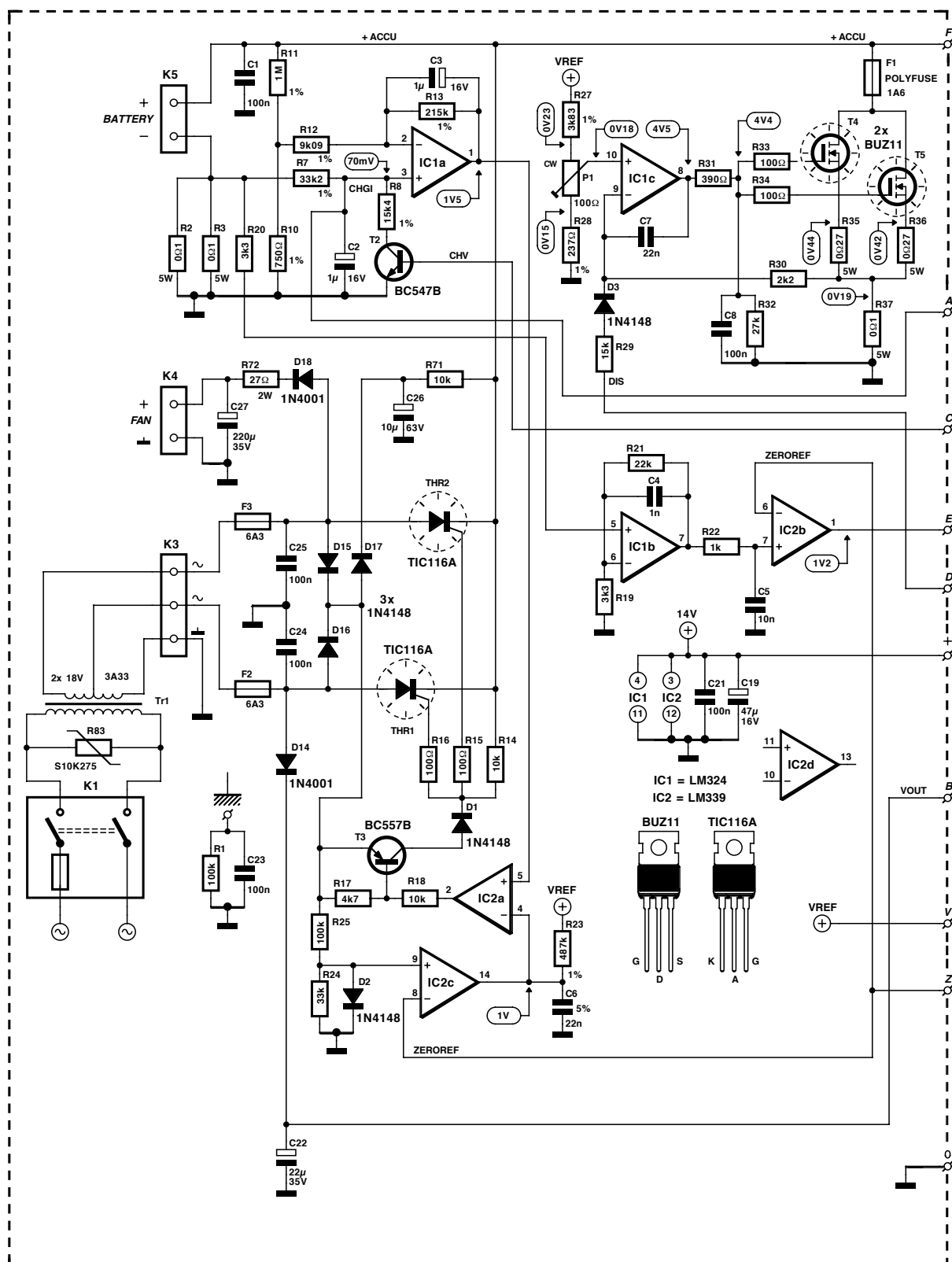
La surveillance de la **polarité de l'accu** se fait à l'aide de IC6a par comparaison avec ZERO REF. En cas d'erreur de polarité on aura allumage de la LED D6.

Le suivi de la température prend la forme d'un circuit rudimentaire basé sur IC6b et chargé de traiter l'information fournie par un pont de mesure comportant la RTN, R70. Si la température dépasse la valeur-limite définie par le biais de la résistance de pont R80, la sortie de l'amplificateur opérationnel bascule à l'état bas ce qui amène le microcontrôleur à interrompre le processus en cours, qu'il s'agisse d'une charge ou d'une décharge. Lorsque la température est retombée en-deçà de la valeur-limite, le processus reprend. Cependant, si l'on a une triple répétition de coupure/remise sous tension, le processus est interrompu définitivement.

L'alimentation est relativement complexe :

- D18 et R72 fournissent la tension d'alimentation (qui dépend des caractéristiques) du ventilateur.
- D15 et D16 génèrent une tension auxiliaire destinée à un amorçage adéquat des thyristors. En l'absence d'accu, on observe, l'existence d'un niveau de tension continue élevée à la borne de connexion de l'accu, K5, tension définie par D17 et R71, ceci en vue de permettre au microcontrôleur, par le biais de son convertisseur A/N, de détecter la présence ou non d'un accu.
- On a circulation, à travers D14, d'un courant destiné aux régulateurs de tension, à savoir
- IC4 avec les diodes D11 et D12 prises en aval pour les 2 lignes d'alimentation 5 V, CPUVDD (microcontrôleur) et VDD (reste de l'électronique requérant du 5 V).
- IC3 se trouve, par l'intermédiaire de R69, au 6 V présent à la sortie de IC4





**Figure 3. Les encadrés subdivisent le schéma en 2 sous-ensembles qui prendront chacun place sur leur propre platine.**

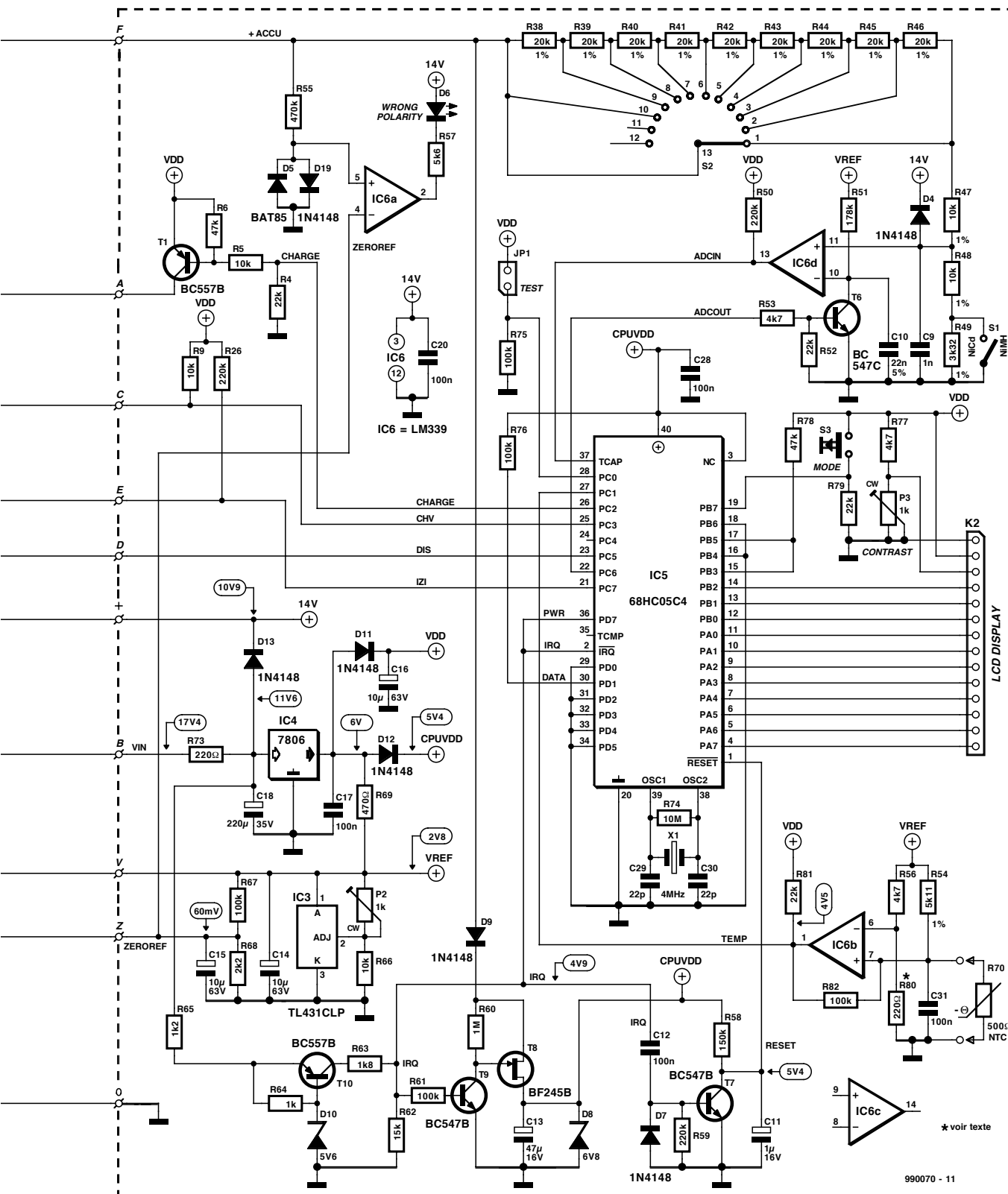
et fournit la tension de référence VREF ajustable par le biais de P2 (2,8 V typique).

– On dérive de VREF, au travers de R67 et R68, la référence de zéro (ZEROREF, 60 mV typique). Cette tension sert à la détection du passage par zéro de la tension alternative du transformateur. ZEROREF doit toujours être supérieure à la tension d'offset maximale de l'amplificateur opérationnel utilisé.

– On dérive, à l'entrée de IC4, par le biais de D13, une tension non régulée de quelque 14 V servant de tension d'alimentation des amplificateurs opérationnels.

**L'alimentation de secours (backup)** du microcontrôleur ne se fait pas, en cas de disparition de la tension secteur ou coupure momentanée du chargeur, par le biais d'un accu de sauvegarde présent

sur le chargeur lui-même, mais par l'accu que l'on a placé dans le chargeur en vue de le charger. Cette approche n'est viable que tant que la tension fournie par l'accu est suffisante. Pour que le basculement vers l'alimentation de secours du contrôleur puisse bien se faire par le biais de l'accu, on procède à



un suivi, à l'aide de T10 associé à D10, de la tension à l'entrée du régulateur de tension IC4. Tant que cette tension est supérieure à 6 V, T9 est passant, T8 bloque n'exerçant partant pas la moindre influence sur la ligne CPUVDD (tension d'alimentation du microcontrôleur). Dès que la tension tombe en-dessous de 6 V, le FET T8 entre en conduction permettant à la tension de l'accu d'arriver au microcontrôleur, la diode zener D8 veillant à

ce que ladite tension ne dépasse jamais 6,8 V. Tant que l'accumulateur alimente le contrôleur tous les paramètres et valeurs restent mémorisées, de sorte que le processus interrompu par la disparition de la tension d'alimentation puisse se poursuivre automatiquement, une fois la tension du secteur revenue, au point où s'est faite l'interruption. La détection du retour de la tension du secteur se fait à l'aide de C12 et T7. Dès que la tension se remet à croître, C12

met T7 brièvement en conduction, C11 se décharge au travers de T7 générant un signal de RAZ du contrôleur. La ligne de RAZ est remise au niveau haut par le biais de R58 de sorte que le contrôleur redémarre depuis un état parfaitement défini. Le contrôleur reçoit, par le biais de l'entrée IRQ, l'information de l'existence d'une tension d'accu, mais de l'absence de tension d'alimentation.

(à suivre)

990070-1

# le bus CAN

## *communication de données futée pour spécialiste (2<sup>e</sup> partie)*

Après avoir, dans la première partie, parcouru l'historique, la normalisation et pris connaissance des caractéristiques fondamentales du *Controller Area Network*, réseau local à contrôleur, mieux connu sous l'appellation de bus CAN, ce deuxième article va se concentrer sur le protocole de transfert de données, tellement important quand il s'agit de garantir la qualité des prestations et la fiabilité d'un système de bus industriel.

Si l'on met à part la manière de s'y greffer (*physical layer*), ce qu'il y a de plus important dans la définition d'un bus, c'est le protocole de transfert de données (*data link layer*). Pour comprendre tout l'intérêt d'un tel protocole, clairement normalisé et largement répandu, mieux vaut commencer par un exemple de tous les jours.

Supposons que vous décidiez d'appeler un ami au téléphone pour lui donner de vos nouvelles. Sans plus vous en rendre compte, vous allez, pour y parvenir, appliquer un protocole bien établi et uniformément adopté. Après avoir décroché le combiné, vous écourez la tonalité d'invitation. Si vous ne l'entendez pas, vous en déduisez que l'appareil est défectueux, à moins que ce ne soit la ligne, et vous allez déclencher un processus de recherche de panne, par exemple en signalant le problème au service compétent, parce qu'aucune communication ne peut s'établir en pareil cas.

Si la tonalité est bien présente, vous allez composer le numéro de l'abonné et attendre qu'il décroche. Si la ligne est occupée ou si aucune réponse ne parvient après plusieurs sonneries, vous reposez le combiné, vous patientez quelque temps et vous reprendrez la procédure au point 1. Si votre correspondant décroche, vous entamerez la conversation, en alternant naturellement parole et écoute, sinon personne ne comprendra plus rien. Et si un malentendu se glisse dans la transmission d'information, si vous en avez mal compris un fragment, vous demanderez de répéter le message. Puis vous mettrez fin à la communication en raccrochant.

Voilà donc une tâche dont les règles peuvent être beaucoup plus complexe qu'il n'y paraît à première vue. Imaginez que vous deviez expliquer la méthode à quelqu'un qui n'a jamais vu de téléphone de sa vie. Or, un

microcontrôleur non programmé est encore bien plus béotien. C'est que toute transgression à la procédure, comme de numéroter sans décrocher, se solde par un échec dans l'établissement de la liaison.

Raison pour laquelle le protocole de transmission de données doit être étudié avec beaucoup d'attention. Commençons par en expliquer les notions principales.

### **L'ÉCHANGE D'INFORMATION**

Pour échanger des données entre stations raccordées au bus, deux approches s'offrent à nous :

#### **Le transfert d'information orienté vers les participants**

C'est le cas où l'émetteur envoie une dépêche à une station identifiée concrètement par son adresse, par exemple : « le poste 25 transmet un message au poste 37 ». Ainsi s'établit une liaison virtuelle entre un émetteur et un récepteur, le contenu du message n'intéresse qu'une et une seule station. Toutes les autres riveraines du bus ignorent le paquet de données, du fait qu'il ne leur est pas adressé individuellement.

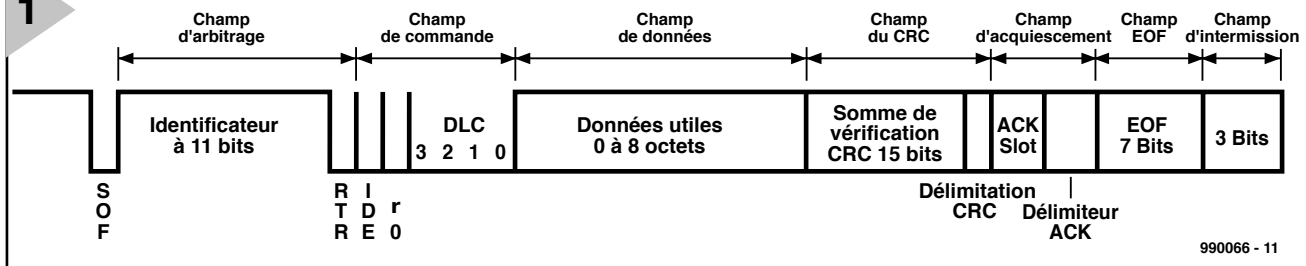
Le récepteur désigné exploite la dépêche et, pour autant que la transmission se soit déroulée normalement, muni des données correctes, délivre un accusé de réception. S'il constate un défaut, c'est à lui de réclamer de l'émetteur une retransmission de l'information.

#### **Le transfert d'information à orientation objet**

Ici, l'émetteur ajoute au message un numéro, un identificateur de classement, avant de l'expédier sur le bus, du genre : « le poste A envoie un résultat de mesure de tension référencé 978 », sans se soucier des adresses d'expéditeur ou de destinataire.

Le message est ainsi transmis à tout le monde et à n'importe qui, c'est le prin-





990066 - 11

**Figure 1. La structure d'une trame de données (Standard-Frame-Format) pour le bus CAN selon la spécification CAN 2.0A.**

cipe du *broadcast*, la diffusion générale et chaque récepteur se sert, dans cette foison d'information, en fonction de ce qui l'intéresse.

C'est alors à chacune des stations reliées au bus de déterminer, à l'aide du logiciel disponible, si le message distribué la concerne ou non.

## LE DÉROULEMENT DE LA COMMUNICATION

La communication entre les postes sur un bus CAN s'opère en réalité selon le schéma de la diffusion générale de messages orientés objets, revêtus d'une priorité, numérotés à la suite les uns des autres et échangés entre stations participantes en fonction des nécessités du moment.

### Les bits et les états de bus dominants et récessifs

Comme nous l'avons vu dans la première partie, le bus CAN ne fonctionne pas avec des niveaux logiques habituels « 1 » ou « 0 », mais au moyen d'états dominants ou récessifs présents sur le support de la liaison. De cette façon, un état récessif du bus peut à tout moment se faire écraser par un état dominant. Ainsi, lorsqu'une station place sur le bus un bit récessif et qu'au même instant une autre y envoie un bit dominant, le bit récessif ne peut pas s'exprimer et c'est le dominant qui le remplace partout. Le système est agencé de sorte qu'un « 0 » logique du message se manifeste par un état dominant et donc qu'un « 1 » logique corresponde à un état récessif. Cette propriété est une particularité fondamentale de la spécification du bus CAN et nous ne manquerons pas d'y revenir en détail.

### La communication orientée objet

L'échange d'information à travers le bus peut se dérouler selon quatre sortes d'objets, appelés *frames*, trames ou cadres :

data-frame	un paquet de données
remote-frame	une interrogation à distance
error-frame	un télégramme d'erreur
overload-frame	un message de surcharge

## DATA-FRAME, LE PAQUET DE DONNÉES

C'est le format que les stations CAN utilisent pour envoyer les données selon vos désirs, à savoir ceux que vous avez exprimés dans le logiciel. Vous trouverez à la **figure 1** la structure de ce message à champs distincts (*field*), selon la norme CAN 2.0A. On y trouve :

**SOF Start of Frame-Bit**, toujours dominant, donc niveau logique « 0 »

Le bit de début de trame avertit toutes les stations reliées au bus de manière à ce qu'elles synchronisent leur récepteur interne sur le flanc descendant de ce bit.

**Arbitration field** (sur 12 bits)

Ce champ contient les informations du code d'accès au bus.

**Identifiant** (à 11 bits)

Cette partie-ci contient l'identité (ID) de l'objet diffusé. Les 11 bits autorisent  $2^{11} = 2\,048$  combinaisons possibles, parmi lesquelles 2 032 sont disponibles, compte tenu de ce que 16 d'entre elles sont réservées à des fonctions spéciales. Autrement dit, sur un bus CAN, il est possible de distinguer 2 032 objets différents (valeurs mesurées, communications, affichages, etc.). Voilà qui peut paraître énorme, et pourtant, dans certaines applications, cela ne suffit pas. On a donc dû définir un format élargi, qui comporte 29 bits d'identification, soit  $2^{29} = 536\,870\,912$  objets distincts ; non vous ne rêvez pas, plus de cinq cents millions !

**RTR Remote Transmission Request-Bit**

Voici un message qui permet à une station d'en appeler une autre en particulier, parfaitement ciblée, pour l'inviter à transmettre ses informations (un objet) dans les plus brefs délais, par exemple si elles sont requises d'urgence quelque part sur le réseau. Nous reviendrons à ce cas ultérieurement. Dans un paquet de données, ce bit-ci est toujours dominant (« 0 »)

**Control-Field** (sur 6 bits)

On y trouve des informations sur la structure du paquet de données.

**IDE Identifier Extension-Bit**

Ce bit marque la différence entre un format standard à 11 bits d'identification, auquel cas IDE est dominant, équivalent à « 0 », et une trame étendue à 29 bits d'identification, pour laquelle le bit IDE est récessif ou « 1 » logique.

**r0 Bit 0 de réserve**

Il s'agit d'un bit dominant tenu en réserve dans les spécifications pour des besoins futurs.

**DLC Data length Code**, sur 4 bits

Au moyen de ces quatre bits, il est possible de préciser combien d'octets de données seront transmis à la file dans le champ de données (Data Field) suivant. La spécification CAN autorise des longueurs de champ comprises entre 0 et 8 octets, si bien qu'un paquet de données transmises peut comporter jusqu'à 8 octets de données utiles.

**Data-Field**, le champ de données (entre 0 et 8 octets)

On y place les données à transmettre, dont la longueur peut aller de 0 à 8 octets.

**Cyclic Redundancy Check field**, le champ de clé cyclique, sur 16 bits

Le champ CRC contient un ensemble de données additionnelles destinées à améliorer la sécurité de transmission des données, à s'affranchir des parasites. L'émetteur calcule, à partir de la totalité des bits transmis jusqu'ici dans le message, une somme de contrôle qu'il positionne dans ce champ-ci et la transmet au récepteur. Celui-ci, selon la même règle, va calculer la même somme et la comparer à celle qu'il reçoit. Si elles coïncident, il y a de fortes chances qu'aucune erreur ne se soit glissée dans la transmission. En cas de disparité, une faute a forcément été commise et il y a lieu d'appeler la routine de traitement des erreurs que nous étudierons un peu plus loin. Le champ CRC est borné par le *CRC-Delimiter-Bit* qui est toujours récessif.

### Acknowledge-Field, sur 2 bits

C'est le champ d'accusé de réception, il sert de signal positif de confirmation que le transfert de données s'est déroulé sans aucune anicroche.

### ACK-Slot, bit unique

Voici un bit que la station émettrice lance en mode récessif. Il peut donc se faire supplanter par un bit dominant émanant d'une autre station.

Dans la même fenêtre temporelle, une station réceptrice abonnée au bus peut émettre un signal de bonne réception pour avertir que la transmission a été exempte d'erreur. Cet accusé de réception est représenté par un état dominant, que chaque récepteur peut envoyer en surimpression dans la plage d'ACK (récessif)

du format étendu (*Extended-Frame*), les renseignements le concernant, vous pouvez les consulter dans la littérature dont la liste a paru en fin du premier article, dans le numéro précédent.

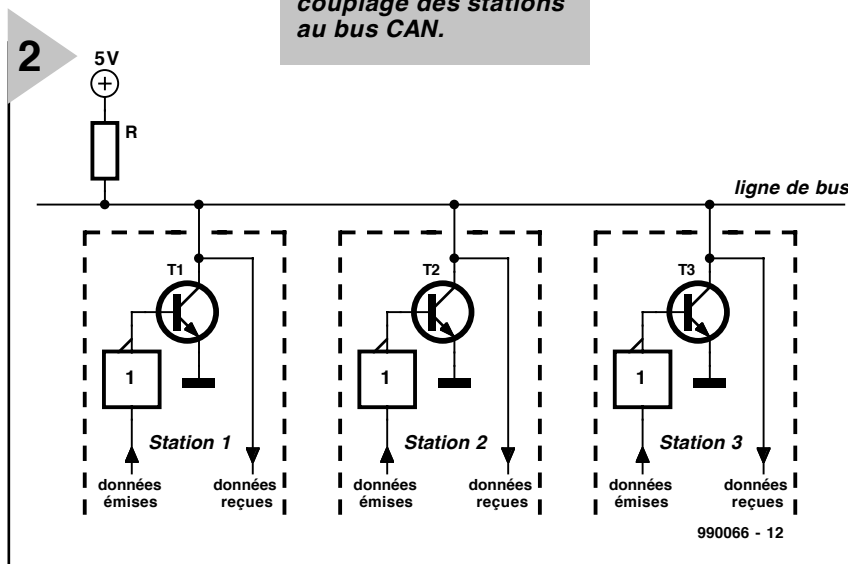
## LA PRÉVENTION DES CONFLITS

Venons-en plutôt à deux des questions prioritaires encore à débattre à propos du bus CAN. Puisque toutes les stations CAN ont un droit égal à émettre sur le bus, on peut légitimement se demander :

- Que se passe-t-il en réalité quand plusieurs postes veulent transmettre au même moment ?

- Lequel passera en premier, lesquels devront attendre ?

**Figure 2. Une représentation simplifiée du couplage des stations au bus CAN.**



de l'émetteur. En conséquence, si l'émetteur du message aperçoit dans cette fenêtre de temps un bit dominant, à la place de son bit récessif, il sait qu'une au moins des stations a reçu convenablement les données.

Le champ d'accusé de réception est borné par le bit *ACK-Delimiter*.

La trame complète d'un paquet de données se termine sur un *EOF* (*End of Frame*), une combinaison de bits constituée de sept bits récessifs.

Avant l'envoi de la trame suivante, l'émetteur doit respecter une courte pause sur le bus, de quoi permettre le traitement des données reçues ou au moins leur mise en mémoire, leur stockage dans la cambuse, oserait-on dire. Ce délai consécutif à la transmission d'une trame correspond à la durée d'au moins trois bits au cours desquels le bus reste en état récessif, avant qu'un nouveau bit de départ (SOF) ne puisse être envoyé. Cette période minimale d'attente s'appelle *Intermission-Field*.

Nous ne parlerons pas davantage ici

Pour la résolution de ces conflits, le bus CAN dispose d'une procédure d'accès, *bus arbitration* dit-on en anglais, à laquelle toutes les stations doivent se soumettre lorsqu'elles veulent transmettre quoi que ce soit.

C'est ici que les bits récessifs et dominants des champs d'arbitrage font merveille.

Voici comment cela fonctionne. Chaque poste reste à l'écoute du bus pendant qu'il transmet lui-même. Il envoie un bit, le relit sur le bus et le compare à celui qu'il y a envoyé. S'ils sont identiques, tout va bien. Mais s'il détecte une discordance, il se rend compte qu'il y a un problème. Nous connaissons bien la règle du jeu, à présent, un bit récessif (un « 1 » logique) peut à tout moment se faire écraser par un bit dominant (un « 0 » logique). Mais comme nous allons le voir, c'est beaucoup moins grave que de se faire écraser par un bus ! Aussi, traversons prudemment et allons voir l'étalage de la **figure 2**, qui nous offre une repré-

sentation simplifiée des étages de couplage au bus d'une station CAN. Il s'agit d'un montage à collecteur ouvert, qui réalise une fonction AND câblée, un ET (exclusif). Supposons d'abord que le poste 1 émette un bit récessif, il fait en sorte que le transistor T1 bloque. Sur le bus, on perçoit alors un état récessif (1 logique). Le poste 1 interroge le bus et y reconnaît le bit qu'il a émis. S'il transmet maintenant un état dominant (0 logique), il fait entrer T1 en conduction et ce conducteur du bus descend à la masse. Le bus affiche forcément un état dominant et le poste 1 s'en aperçoit, il retrouve ici encore la valeur qu'il y a mise.

Intéressons-nous cette fois aux trois postes reliés au bus. Nous voyons aisément que dès qu'un des postes émet un bit dominant (0 logique), le bus bascule dans un état dominant et les autres stations du bus y reconnaissent ce même état.

Nous en savons assez pour examiner l'exemple suivant, qui va nous montrer comment fonctionne l'accès automatique au bus CAN, l'arbitrage de bus. Partons de l'hypothèse que les trois postes représentés à la figure 3 décident en même temps de transmettre leur paquet de données référencées sous les identités suivantes :

Station 1 : message objet,  
identificateur = 367  
Station 2 : message objet,  
identificateur = 232  
Station 3 : message objet,  
identificateur = 239.

À l'instant **a**, les trois postes demandent simultanément l'accès au bus pour y placer leur trame. Ils commencent donc tous la phase d'arbitrage par l'expédition d'un bit SOF (comme en figure 1). Ce bit SOF est dominant et chacune des stations le relit sur le bus, identique à celui qu'elle a transmis. Les trois postes continuent donc imperturbablement la diffusion d'information en commençant par le champ d'identification. À l'instant **b**, tout le monde envoie un bit dominant et tout reste normal. Encore rien de spécial au temps **c**. Mais à l'instant **d**, la station 1 transmet un bit récessif, alors que les deux autres placent sur le bus un bit dominant. En se relisant, la station 1 découvre que son bit récessif s'est fait écraser et que sa tentative d'accès a échoué, au profit d'une autre station, au moins. À compter du temps **d**, le poste 1 remet donc ses velléités de déclaration et repasse à l'écoute de la conversation, mais ce n'est, pour lui, que partie remise. Les stations 2 et 3, en revanche, continuent à émettre.

Au cours des périodes **d** jusqu'à **i**, les stations 2 et 3 vont continuer à émettre en parallèle sans pouvoir s'en rendre compte. Mais au temps **j**, le poste 3

transmet un niveau récessif, incapable de venir à bout du niveau dominant que le poste 2 impose. Après relecture, le poste 3 admet alors, lui aussi, l'échec de sa démarche et reste en monitoring, puisqu'une autre station, pour un certain temps, du moins, a pu conquérir le bus. Qu'à cela ne tienne, il fera un nouvel essai de transmission plus tard.

Dans notre exemple, c'est la station 2 qui a triomphé et elle ira jusqu'au bout de la diffusion de sa trame de données. Remarquons au passage que la phase d'arbitrage peut durer jusqu'au bit RTR, avec pour devise : un seul vainqueur !

Repassons un instant à la loupe les identificateurs, pour constater que le poste qui doit transmettre le message dont l'identité affiche la valeur numérique la plus basse gagne toujours. Il dispose alors de la plus haute priorité de transmission.

Voilà donc comment se règle automatiquement, grâce à l'identificateur d'objet, la priorité de diffusion des messages sur le bus CAN. Un message portant l'identité 0 ne doit donc jamais attendre ; celui dont l'identificateur vaut 2032, affublé de la plus faible priorité, risque de devoir patienter un bon bout de temps.

Profitons-en pour nous intéresser à un autre message objet d'une grande importance sur le bus CAN.

### Remote-Request-Frame

Imaginons à présent la situation suivante. Le poste **D** émet régulièrement sur le bus CAN, toutes les cinq minutes, trois mesures de température affectées de l'identité 598 (d'une longueur de trois octets de données), que d'autres stations reçoivent et mettent à profit.

Pour l'une ou l'autre raison, la station **G** doit connaître immédiatement la valeur actuelle de la température et ne peut absolument pas attendre cinq minutes.

La station **G** dispose de la latitude de demander l'information à la station **D**, autrement dit, **G** a le droit de casser la cadence de transmission des données. Elle le fait en expédiant un télégramme de réquisition, sous forme de *Remote-Request-Frame*. Il se rédige de la même manière qu'un *Data-Frame*, comme à la figure 1, à quatre différences près.

- Dans le champ d'identification, on place le code de l'objet réclamé, ici donc un identificateur = 598.
- Dans le champ qui spécifie la longueur (DLC), on indique celle des données demandées, 3 dans notre cas.
- Alors que, pour un *data-frame*, le bit RTR (*Remote Transmission Request*) est dominant, il est émis ici comme récessif (1 logique). C'est la marque distinctive selon laquelle une station bien définie demande directement

des données à une autre station.

- Dans le corps d'un *Remote-Frame*, il n'y a pas de donnée, il n'existe d'ailleurs pas de champ à cet effet et la clé CRC vient immédiatement à la suite du champ DLC. Le *Remote-Frame* est ainsi construit comme un paquet de données qui serait dépourvu du moindre octet de données.

Un *Remote-Frame* émis agit comme ceci : toutes les stations reçoivent le message et à cause du bit RTR, celle qui est en mesure de fournir l'information adéquate doit se reconnaître parmi les autres. C'est la station **D**, en particulier, qui s'aperçoit que l'identificateur de l'objet demandé dans le *Remote-Frame* correspond précisément à celui de ses propres données et expédie par retour du courrier un paquet de données contenant les informations souhaitées.

## LA DÉTECTION ET LE TRAITEMENT DES ERREURS

Un atout essentiel du concept qui préside au fonctionnement du bus CAN, c'est sa remarquable aptitude à reconnaître une grande variété d'erreurs possibles lors du transfert et d'y réagir de manière appropriée. Voilà qui ressort clairement des évaluations poussées sur la question.

En effet, en transmis-

environnement de travail extrêmement perturbé. Si le bus fonctionne huit heures par jour, 365 jours par an, on estime que, grâce au système de protection contre les erreurs dont il est doté, il faudrait environ 1 000 ans avant qu'il ne laisse passer une seule faute. Il en rencontre continuellement, mais une erreur corrigée, ce n'est plus une erreur. Ce qui est grave, ce sont les fautes non décelées qui conduisent le système à travailler sur des valeurs fausses.

Qu'est-ce donc qui permet au bus CAN d'atteindre de tels sommets de sécurité ?

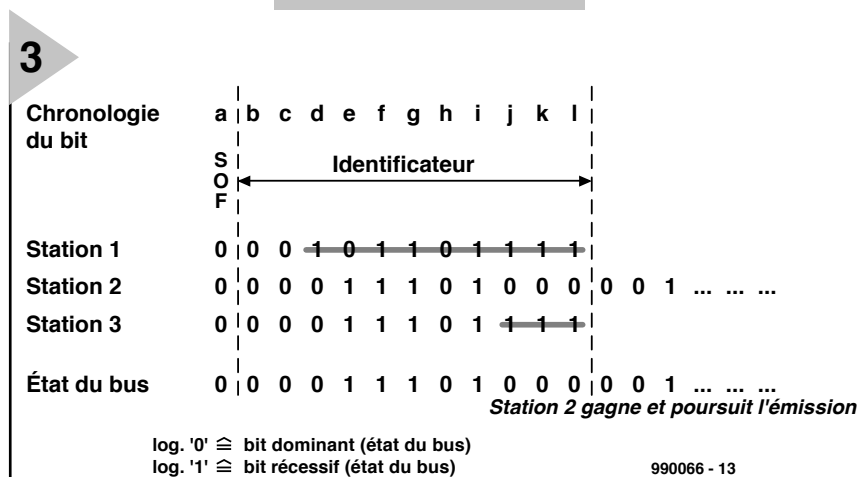
### La reconnaissance des erreurs de transmission

À cet égard, le bus CAN opère, simultanément et en parallèle, sur cinq concepts différents.

#### Reconnaissance des bits erronés

Chaque participant se relit en permanence sur le bus. Si jamais, à l'issue de la phase d'arbitrage, lorsqu'il est seul à utiliser le bus, il remarque une différence d'état entre le message qu'il émet et celui du bus, il en déduit qu'une panne s'est produite sur le support de transfert, le bus. Il cesse alors son émission et se branche sur la routine de traitement d'erreur (nous verrons ultérieurement de quoi il retourne).

Figure 3. L'arbitrage sur le bus CAN.



sion de données, le bus CAN atteint une distance de Hamming  $HD = 6$ , en ce sens que même avec six erreurs dans le mot transmis, on peut encore retrouver l'original. Voyons à quoi cela correspond. Sur un système équipé du bus CAN, on transmet continuellement des données sous un débit de 500 kbit/s. Tous les sept dixièmes de seconde, on injecte de l'extérieur un parasite qui cause une erreur sur un seul bit, ce qui correspond déjà à un

#### Reconnaissance des bits additionnels (Stuffbit)

Ici, la norme CAN est très claire : si, dans une trame, plus de cinq bits consécutifs présentent le même état logique, (par exemple un champ constitué de sept bits nuls) on intercale automatiquement un bit de l'état complémentaire, lors de la transmission, après chaque série de cinq bits identiques. Ce bit excédentaire, qui ne porte évidemment aucune information utile,



**Tableau 1.**

**Une comparaison entre le format normalisé CAN2.0A (Standard-Frame-Format) et sa version étendue CAN2.0B (Extended-Frame-Format).**

	<b>CAN 2.0A</b>	<b>CAN 2.0B</b>
Nombre maximum d'identités (objets) par bus	2 <sup>11</sup>	2 <sup>29</sup>
Nombre de stations (nœuds) par bus	max. 32	max. 32
Débit d'information	5 kbit/s jusqu'à 125 kbit/s	5 kbit/s jusqu'à 1 Mbit/s
Quantité d'information par trame	0 à 8 octets	0 à 8 octets
Longueur maximum d'une trame	117 bits	136 bits
Extension maximale du bus	voir texte	voir texte

s'appelle *stuffbit*, du verbe *to stuff*, farcir. Côté récepteur, ces bits additionnels sont naturellement détectés et éliminés, de manière à retrouver le message original.

On peut à présent tirer le meilleur profit de cette particularité des bits additionnels pour le contrôle d'erreur. Si d'aventure un récepteur compte dans une trame reçue plus de cinq bits de même parité à la file (sauf dans le champ d'EOF), il aura la certitude qu'il s'agit d'une bourde, que l'un ou l'autre bit a été inversé, par exemple, et enclenchera d'office la routine de traitement d'erreur.

#### *Reconnaissance d'erreur par clé CRC (contrôle de redondance cyclique)*

Ainsi que nous l'avons mentionné, il s'agit de l'utilisation de sommes de contrôle transmises en complément des données à l'attention du récepteur. En cas de disparité entre la somme transmise et celle calculée sur place, la routine de traitement peut localiser l'erreur et la corriger.

#### *Reconnaissance d'erreur par accusé de réception négatif*

Lors de la description des formats de trames (voir figure 1), nous avons fait la connaissance de la fenêtre temporelle d'ACK, couverte d'un état récessif par l'émetteur et que tout récepteur peut écraser d'un état dominant s'il estime avoir reçu le message correctement. L'émetteur le distingue et sait qu'une au moins des stations réceptrices a bien noté son message.

#### *Reconnaissance d'une erreur de format*

Les postes exploitent le fait qu'un message CAN doit toujours se présenter selon un format défini, doit être muni d'un *CRC-Delimiter*, d'un *ACK-Delimiter*, et d'un champ d'EOF composés uniquement de bits récessifs. Si l'un d'eux y trouve un bit dominant, il en déduit qu'une erreur de transmission a dû se produire et qu'il faut dès lors faire appel à la routine *ad hoc*.

### **Le traitement des erreurs de transmission**

La routine de traitement des erreurs

dispose de deux procédures.

La première sert à circonscrire l'inexactitude reconnue dans une trame et à la mettre hors d'état de nuire. La deuxième étape se doit de garantir à l'ensemble du système la cohérence des données et, sur le bus CAN, agit de la manière suivante : aussitôt qu'une station découvre une confusion, elle lance d'urgence un télégramme d'erreur, (*Error-Frame*), composé de 6 bits dominants, un drapeau d'erreur (*Error-Flag*) suivis d'un *Error-Delimiter*, 8 bits récessifs. Son expédition a pour conséquence que, pendant la première partie, seuls subsistent sur le bus les 6 bits dominant, tous les bits récessifs se trouvent effacés de la transmission, ce qui constitue en outre une transgression à la règle des cinq bits successifs de même état logique tolérés à la limite. Voilà qui ne passe pas inaperçu et tous les participants s'en émeuvent à juste titre, considèrent le message comme nul et non avenu et protestent en envoyant eux aussi un télégramme d'erreur. En d'autres mots, une station qui détecte une erreur sème volontairement la pagaille sur le canal jusqu'à ce que toutes les autres aient compris. Toute distorsion détectée en un endroit quelconque est immédiatement répercutée vers toutes les stations. Le mot d'ordre d'un bus CAN se perpétue ainsi : ou bien tout le monde travaille sur des données sûres, ou bien tout le monde fait la grève. C'est la meilleure façon de rétablir la confiance au sein du système. Il va de soi qu'au milieu d'une pareille révolution, le poste à l'origine du quiproquo s'en va observer une période de mutisme, jusqu'à ce que les clameurs se soient tues, avant de reprendre le « micro ».

#### *La panne localisée dans une station*

Mais que se passe-t-il si l'une des stations souffre d'un problème interne, travaille involontairement à un mauvais taux de transmission ou subit une grave perturbation locale ?

En pareil cas, elle se mettrait à envoyer sans cesse et sans qu'on puisse l'en empêcher, régulièrement, des télégrammes d'erreur et paralyserait tout le bus. Ici aussi, le concept du bus CAN

a prévu la parade, mais la place nous manque pour en exposer le principe.

Il nous faut donc vous renvoyer, pour une information plus détaillée, notamment à propos du dernier type de trame, le message de surcharge (*Overload-Frame*), rare, il est vrai, à la littérature dont la liste a été publiée dans le premier article.

## **RÉCAPITULATION**

En guise de conclusion de cette deuxième partie, le **tableau 1** vous présente une comparaison entre les versions actuelles des normes CAN2.A (format standard de trame) et CAN2.B (format large). Le moment est venu aussi de résumer brièvement le chemin parcouru.

Le bus CAN constitue un système industriel de transmission de données à haute performance et d'une grande sécurité. Au vu de la complexité des protocoles qu'il met en oeuvre, l'utilisateur potentiel peut se demander comment aborder la réalisation pratique d'un tel système, avec des bits dominants et récessifs, 11 bits d'identification, 15 bits de clé de contrôle CRC, suivis d'un délimiteur, 7 bits d'EOF, 6 bits de trame d'erreur, et tout le reste. Celui qui a passé sa vie dans les microcontrôleurs à 8 ou 16 bits risque de ne plus s'y retrouver. S'il fallait soi-même encoder le protocole CAN, il y aurait effectivement moyen d'avoir des frissons dans le dos. Mais il n'y a pas lieu de s'effrayer, puisque l'un des avantages appréciables du concept CAN, c'est que tout cela est déjà fait, que les blocs de construction du CAN sont disponibles à des prix compétitifs chez de nombreux fabricants et qu'ils exécutent en toute autonomie les procédures que nous venons de décrire. Cette assistance offerte par les constructeurs a d'ailleurs rendu le bus CAN très populaire sur le marché.

Dans le prochain article, nous examinerons en détail ces blocs de construction qui abritent, gravé dans la pierre (disons le silicium) le protocole CAN. Nous parlerons de ces puces et de leurs applications avant de vous en proposer une application matérielle.

(990066-1)

# EDiTS Pro

## *super-décodeur de locomotive*

Le super-décodeur de locomotive EDiTS, ESLD en raccourci, constitue une excellente alternative pour tous ceux qui aimeraient, pour relativement peu cher, de numériser leurs locomotives. L'un des avantages d'une réalisation personnelle est qu'il est possible d'adapter le montage à pratiquement n'importe quelle locomotive, de presque n'importe quelle marque. Le décodeur de locomotive présenté ici possède en outre certains extras qui ajoutent au plaisir de la numérisation d'un réseau ferroviaire.

projet : H.J. Prince

### **Spécifications :**

- ◆ Compatible avec les formats ancien et nouveau de Märklin;
- ◆ Convient tant aux systèmes bi-rails que tri-rails;
- ◆ Utilisable avec moteurs continu et alternatif;
- ◆ 4 fonctions, dont la quatrième peut également être utilisée en tant que clignotant ajustable;
- ◆ Adresse de locomotive programmable par PC ou matrice de diodes;
- ◆ Possibilité de réglage de la vitesse maximale;
- ◆ Réglage possible de l'inertie d'accélération et de freinage;
- ◆ Ajustage possible de la luminosité des feux avants (F0);
- ◆ Réglage possible de la fréquence de clignotement (fonction F4);
- ◆ Détection de locomotive par le biais d'une LED IR;
- ◆ Stockage pour une durée indéterminée, en cas d'absence de tension d'alimentation, des paramètres de circulation et de fonction.

Comme le prouvent les spécifications, on se trouve ici en présence d'un décodeur de locomotive incroyablement flexible et universel. Il convient à tous les systèmes courants et accepte d'être chargé des fonctions les plus disparates. Certains de ces réglages sont pilotables par logiciel au travers de l'unité de commande décrite en juin associée à un PC. Mais ce décodeur s'en tire également sans pilotage par PC. Il comporte une matrice de diodes qui permet la définition de l'adresse de la locomotive. L'EEPROM dispose à cet effet de quelques 16 adresses de locomotive préprogrammées.

### **FORMATS ANCIEN ET NOUVEAU**

Il va nous falloir, pour pouvoir montrer comment il est possible, avec le format Motorola existant, de définir un certain nombre de nouvelles fonctions, jeter un coup d'oeil sur la structure du format d'origine. Chaque mot de donnée (*dataword*) comporte 9 « trits » (bits ternaires), situation dont l'origine est la vieille combinaison 145026/145027 de Motorola. L'émetteur (145026) possède 9 entrées qui reconnaissent 3 niveaux :

haut (1), bas (0) et ouvert (X). Cette information arrive en série à la sortie. Le signal sériel comporte donc 9 « trits ». Märklin utilise 4 trits pour l'adressage de la locomotive, 1 trit pour la fonction marche/arrêt de l'éclairage frontal (F0) et les 4 derniers servant à donner la vitesse et le sens de circulation. Chaque « trit » comporte 2 bits qui rendent les 3 niveaux : 00, 01, 11 pour, respectivement 0, X, 1, soit 18 bits au total, situation illustrée par le tableau de la **figure 1**.

Dans le cas de l'ancien format, le mode d'utilisation des bits de données pour la vitesse et du bit de fonction 0 était purement binaire. Ceci signifie que l'on ne pouvait fixer qu'un maximum de  $2^4 = 16$  pas. 1 bit pour l'arrêt, un autre pour le changement de direction et 14 bits pour la vitesse. L'utilisation ternaire des bits permet  $3^4 = 81$  combinaisons. Il nous reste, une fois soustraits les 16 pas de l'ancien format de vitesse, 65 combinaisons, plus qu'il ne nous en faut pour piloter les nouvelles fonctions.

Nous ne pouvons pas entrer dans le détail des tableaux. En 3 mots : chaque mot ternaire de 4 trits représente la vitesse, direction et état de l'une des

sorties de fonction (marche/arrêt). Toutes les combinaisons se trouvent à l'état de tableaux dans le circuit intégré décodeur, de sorte que si l'on fait en sorte qu'elles correspondent aux données fournies par les contrôleurs de chech Märklin, tout marche comme sur des roulettes.

### **LE CONCEPT**

Nous avons veillé à réaliser un montage aussi compact que possible de manière à augmenter les possibilités d'utilisation de notre décodeur de locomotive. Ceci explique l'utilisation d'un microcontrôleur de la famille des PIC, un PIC16F84 plus exactement. Ce microcontrôleur d'E/S de l'écure Microchip dispose de suffisamment de possibilités embarquées pour une utilisation dans le cas présent. Il dispose en effet, outre de 13 broches d'E/S, également de suffisamment de RAM, d'EPROM et même d'EEPROM. Il est donc possible, avec ce contrôleur et quelques composants MS (à Montage en Surface), de réaliser un décodeur complet dont on retrouve le schéma en **figure 2**. En bas à gauche nous découvrons le pont de diodes, D1 à D4, grâce

auquel l'alimentation devient indépendante de la polarité de la tension véhiculée par les rails. Le microcontrôleur reçoit sa tension d'alimentation par le biais de la résistance R1 et de la jonction base-émetteur du transistor PNP, T1, tension qu'une diode zener, D9, limite à 5,1 V. Tant que dure la présence de la tension de rails, on aura circulation, par le biais de la jonction BE, d'un courant qui amènera le transistor à saturation et mettra l'entrée RA3 du PIC, sa broche 2, au niveau haut. Dès disparition (momentanée) de la tension de rails, et que la tension aux bornes du condensateur C3 chute en-dessous de la tension zener, le transistor bloque, l'entrée du PIC passant au niveau bas. Au bout d'un certain temps le programme exécute une routine de mise hors-tension, stockant en EEPROM les informations de vitesse, de direction et de fonction.

L'horloge du PIC est fournie par un résonateur céramique de 4 MHz. On peut envisager l'utilisation d'un quartz miniature, mais le résonateur est plus compact et meilleur marché, d'autant plus que son utilisation permet de se passer, le cas échéant, des condensateurs C1 et C2. L'information de rails est appliquée, au travers de R3, à l'une des entrées d'interruption du PIC. Les sorties RB1 à RB7 pilotent respectivement l'éclairage frontal, 4 fonctions et la LED IR, un ULN2004 en modèle CMS assurant le tamponnage des sorties de fonction (attention : 1,5 A maximum au total).

Les diodes D5 à D8 sont optionnelles et servent à constituer la matrice permettant une définition matérielle des adresses de locomotive. En fonction de leur nombre et de leurs positions dans la matrice, elles « réfèrent » à une des adresses de locomotive d'un tableau stocké en EEPROM. Il est possible, par leur intermédiaire, de définir un maximum de 16 adresses de locomotive sans faire appel à quelque électronique ou programme externe que ce soit. Chaque adresse du tableau est en outre reprogrammable, aspect auquel nous reviendrons plus loin. Si, sur la platine, on implante une diode aux positions identifiées par un D dans le tableau, on active l'adresse de locomotive correspondante. Un certain nombre d'adresses sont utilisées dans le « *central-control* » de Märklin et partant faciles à définir.

Le circuit de commande (*driver*) du pilote de moteur requiert quelques explications. Il est possible de le rendre utilisable pour des moteurs à courant tant alternatif que continu. On retrouve le schéma de la version pour courant continu en haut à gauche du schéma. Nul n'est besoin, dans le cas des moteurs-série tels que les utilise Märklin, d'implanter

Tableau 1		
Numéro de loc	Adresse de loc	Diode 5678
0	1	----
1	2	---D
2	3	--D-
3	4	--DD
4	5	-D--
5	6	-D-D
6	7	-DD-
7	8	-DDD
8	10	D----
9	19	D--D
10	20	D-D-
11	22	D-DD
12	24	DD--
13	30	DD-D
14	39	DDD-
15	40	DDDD

ni les 2 darlington, T4 et T5, ni les résistances R9 et R10. Les 2 enroulements de stator sont reliés aux points M1 et M2, l'enroulement d'ancrage commun l'étant au point M3. Les diodes D10 et D11 sont montées en sens inverse et servent alors de diode de suppression de la force contre-électromotrice (FCEM) du moteur. Les cathodes sont ainsi reliées au point M3. Il faudra, en cas d'utilisation d'un moteur à courant continu, mettre en place et souder T4, T5, R9 et R10 et connecter le moteur entre les points M1 et M2. Attention à la polarité des diodes vu qu'elle est alors précisément l'inverse.

## RECONNAISSANCE DE L'ADRESSE DE LOCOMOTIVE

Comme nous l'indiquons dans le premier de cette série d'articles, il est important, si l'on veut que le trafic se fasse en respect de la planification, de savoir qu'un convoi entre en gare et qui il est. Le décodeur de locomotive est en

**Tableau 1. Une matrice de diodes permet de définir les adresses de locomotive.**

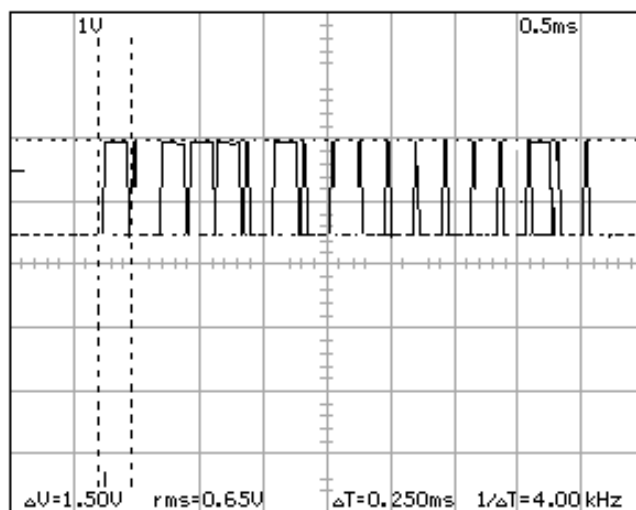
mesure, par le biais d'une LED infrarouge, câblée en pointillés sur le schéma de la figure 2, d'émettre un signal reprenant l'adresse définie sur le décodeur. Cette adresse, superposée sur une porteuse de quelque 38 kHz, pourra être captée par un décodeur IR standard disposé à proximité des rails voire entre ceux-ci. Après traitement, par le biais, à nouveau, d'un PIC, l'adresse de locomotive est transmise à l'unité de commande de EDiTS Pro. On utilise pour cela le même principe que dans le cas des répondeurs de EDiTS et du S88 de Märklin. Le programme de EDiTS Pro s'occupe du reste. Il est possible ainsi de définir des trajets associés à des convois. Nous reviendrons au répondeur/décodeur d'adresse de locomotive par IR dans le prochain article.

Le courant circulant à travers la LED IR est limité par une résistance-série de 2k $\Omega$ , la valeur de cette résistance ayant bien évidemment une influence sur la distance maximale de détection de la locomotive par le récepteur IR. Si l'on opte pour une valeur de 1 k $\Omega$ , le système reconnaît, en l'absence d'obstacle, la locomotive à 1 m déjà. Le choix du type de LED IR vous est laissé; on pourra, en fonction de l'application et de l'espace disponible sous la locomotive, opter pour un exemplaire CMS de 3 ou 5 mm.

## LE PROGICIEL

L'environnement dans lequel se fait la mise en oeuvre du décodeur est loin d'être une sinécure pour le processeur; les contacts intermittents des roues et du balai sur les rails ne cessent de produire des impulsions parasites (*glitch*) et

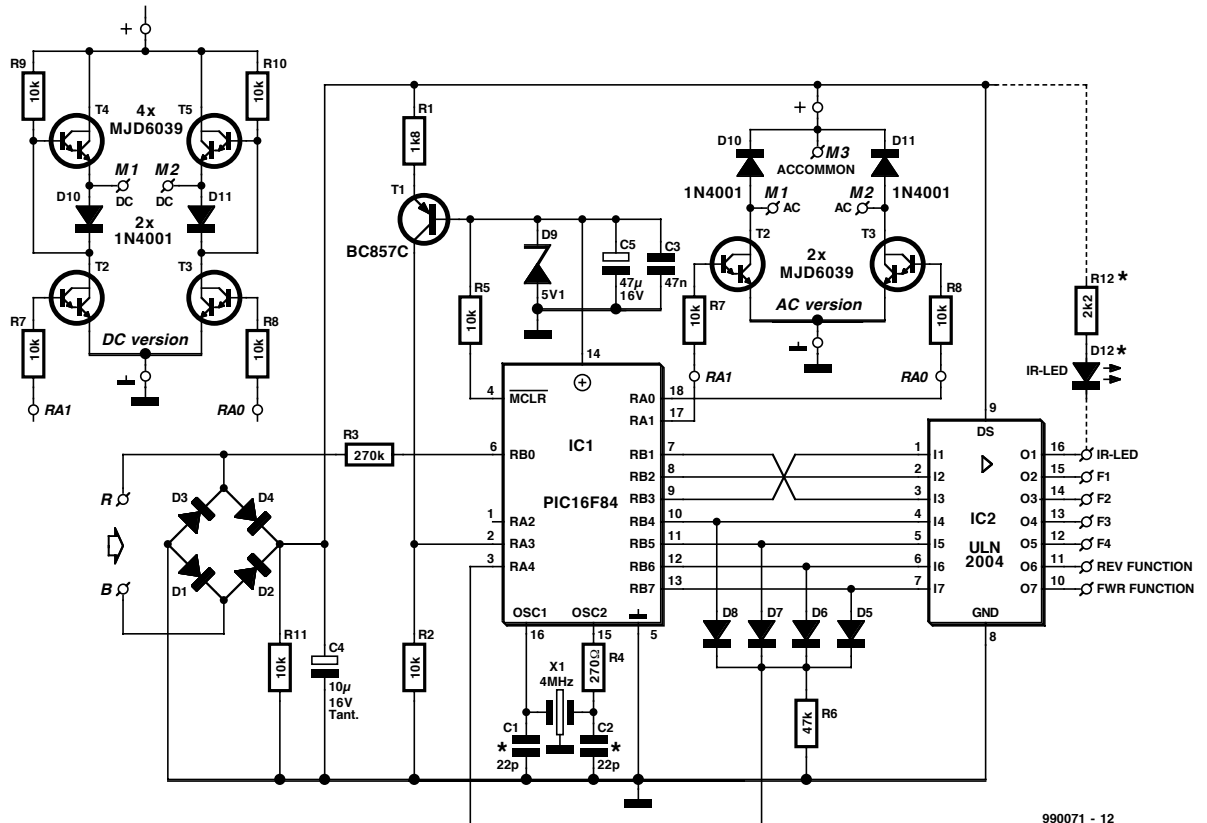
1



**Figure 1. Format d'un mot de données ternaire.**

990071-11

2



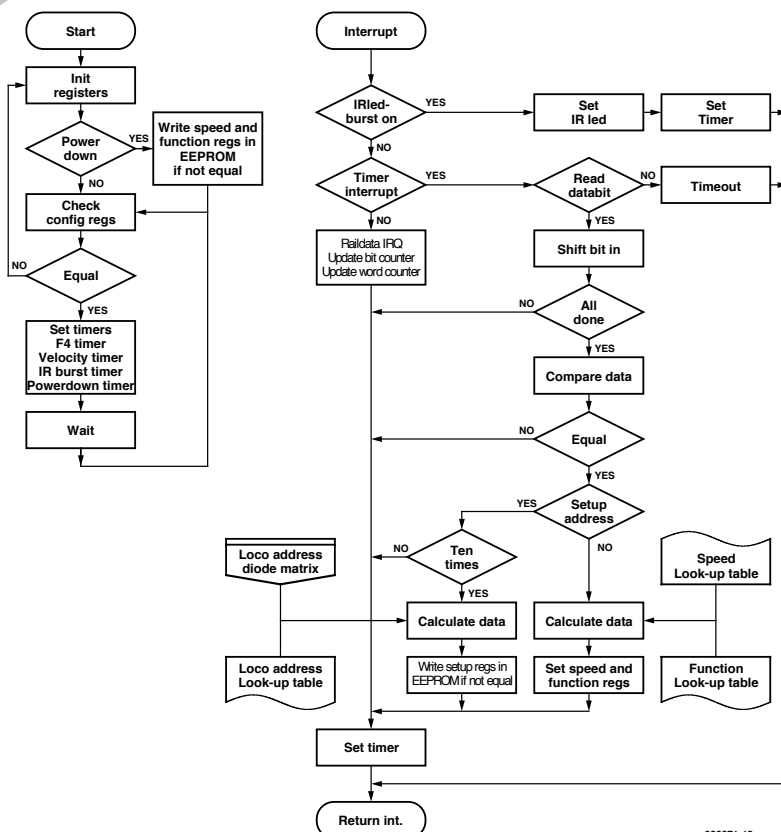
990071 - 12

**Figure 2. L'électronique du décodeur de locomotive. L'adjonction, au niveau de T2 et T3, de T4, T5, R9 et R10 (cf. en haut à gauche), permet d'utiliser le décodeur avec des moteurs à courant continu.**

des interruptions de la tension d'alimentation. Il est donc loin d'être exclu que l'on ait disparition de l'un ou l'autre bit. Il faudra donc veiller à ce que le déroulement du programme se fasse quelles que soient les circonstances. Ceci explique que l'on procède, à intervalle régulier, à un test de cohérence d'un certain nombre de registres cruciaux. En cas de problème à ce niveau, le programme saute à sa procédure d'initialisation ce qui se traduit par une remise à zéro de tous les registres.

La **figure 3** donne l'ordinogramme du programme du décodeur de locomotive. Sur la gauche on trouve le déroulement du programme principal, sur la droite celui de la routine d'interruption. Après une RAZ matérielle (*Hard Reset*) on commence par initialiser un certain nombre de registres de configuration du PIC. Dès apparition d'une situation de disparition de la tension d'alimentation (*power down*) le contenu des registres importants est stocké en EEPROM. Le programme procède ensuite au test d'un certain nombre de registres pour s'assurer que leur paramétrage est correct. En cas de disparité le programme reprend au début de l'ordinogramme et procède à une

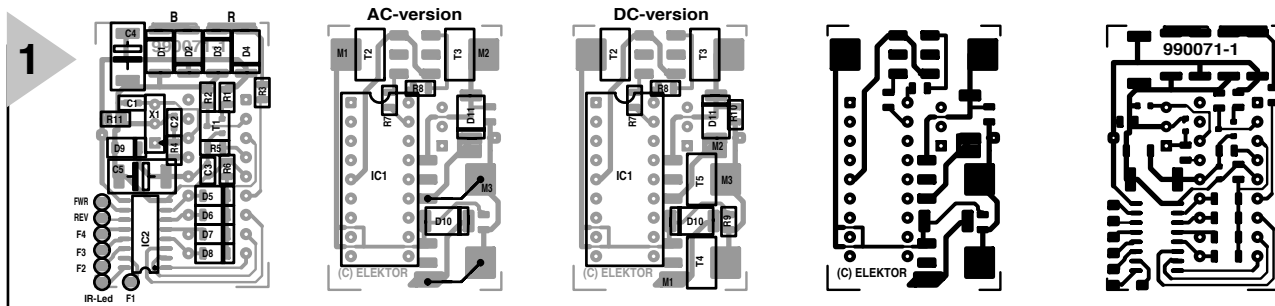
3



990071-13

**Figure 3. Ordinogramme du décodeur de locomotive; à gauche le programme principal, à droite la routine d'interruption.**





**Figure 4. Dessin des pistes et sérigraphie de l'implantation des composants (en versions CC et CA) de la platine double face. La LED IR et sa résistance de limitation seront montées en-dehors de la platine.**

réinitialisation.

On a ensuite mise à jour d'un certain nombre de temporisateurs chargés de la commande de processus répétitifs tels que la fréquence de clignotement F4, l'inertie de démarrage et de freinage, la période de répétition des impulsions de commande des moteurs et la gradation de l'éclairage avant. Une boucle d'attente détermine la durée nécessaire à l'exécution de la boucle principale et partant la fréquence de répétition des différents temporisateurs logiciels.

En situation « power down » tous les paramètres de vitesse, de direction et de fonction sont, nous le disions, stockés en EEPROM. Ceci n'est vrai que dans le cas des registres ayant changé en cours de temps. Cela évite une écriture inutile en EEPROM, à chaque interruption de la tension de rails, ce qui n'a qu'un effet bénéfique sur la durée de vie de l'EEPROM. La routine d'interruption est lancée à un flanc montant ou descendant dû à la présence de données sur les rails, ce qui se traduit par un signal sur la broche 6 du PIC, l'entrée du temporisateur intégré dans ce composant. On a, en fonction de la situation, soit prise compte de tous les bits soit commande de la LED IR. On procède, après réception de 2 mots de données, à leur comparaison. S'ils sont identiques et que l'adresse est 79, on a lancement de la routine de paramétrage (setup). À nouveau on limite l'écriture en EEPROM au strict nécessaire. Si l'adresse est celle de la locomotive, les bits de données sont transmis et les fonctions correspondantes du décodeur paramétrées.

## AU TRAVAIL

La réalisation du décodeur de locomotive sur la platine double face est une opération qui demande du soin et, partant, n'est pas nécessairement à la portée d'un amateur. Elle ne devrait pas poser de problème au modéliste aguerri sachant manier un fer à souder et les composants CMS.

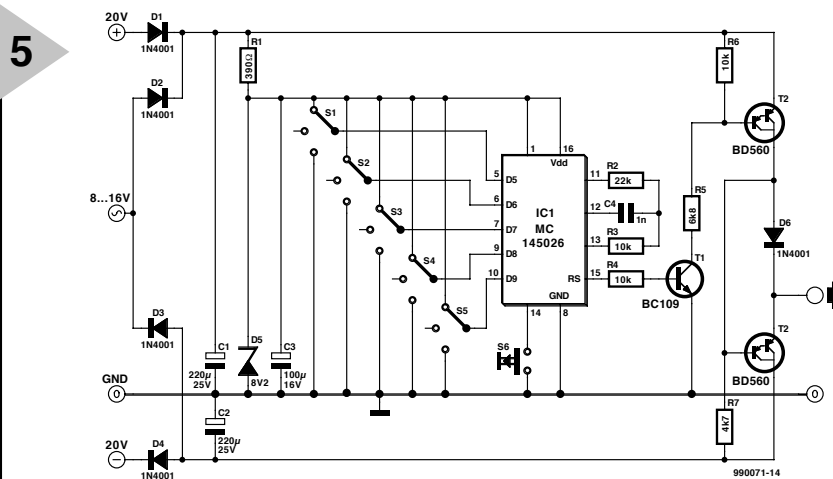
On optera pour le fer à souder à la

pointe la plus fine possible. On commencera par mettre de la soudure sur l'un des fils de soudure avant d'y placer le composant CMS à l'aide d'une pincette et de faire refondre la soudure sur ledit filot. Une fois cette soudure terminée on pourra souder une à une les autres pattes du composant. On pourra, si nécessaire procéder à une reprise de la première soudure. On mettra ainsi en place la totalité des composants dans l'ordre de leur taille croissante, le PIC en dernier. On pourra envisager l'utilisation d'un support pour le PIC. On optera, de préférence, pour un support à broches en tulipe vu qu'il faut pouvoir le souder côté « composants » vu que la platine, si elle est bien à double face, n'est pas à trous métallisés. L'absence de support réduit sensiblement l'épaisseur du montage, caractéristique favorable à l'implantation dans une locomotive de petite taille. Attention à la polarité des diodes D10 et D11 !

Nous vous proposons, en **figure 4**, les versions CC et CA. On constate l'absence, sur la version alternatif, de T4, T5, R9 et R10 remplacés par une paire de ponts de câblage.

Nous avons indiqué plus haut où connecter les moteurs.

**Figure 5. Auxiliaire de programmation rustique permettant une modification manuelle des registres.**



**Tableau 2. Tableau de programmation pour le paramétrage du décodeur de locomotive.**

tensité en fonction de la polarité régnant sur les rails. Il est préférable de ce fait d'alimenter les ampoules (et autres charges connectées aux sorties de fonction) à partir de + V (M3).

Une remarque pratique en guise de conclusion : la LED IR (D12) et sa résistance-talon de quelque 2kΩ2 ne sont pas montées directement sur la platine mais en externe. Le positionnement de la LED devra être tel qu'elle « regarde » le décodeur IR placé entre les rails ou à côté de ceux-ci.

### PARAMÉTRAGE DU DÉCODEUR

Cinq registres de l'EEPROM ont été réservés pour un certain nombre de paramètres, à savoir l'adresse de locomotive, la vitesse maximale, l'inertie de démarrage et de freinage à l'arrêt, la luminosité de l'éclairage frontal et la fréquence de clignotement de la fonction 4.

Le paramétrage des registres se fait par des combinaisons de bits de données à l'adresse de locomotive 79. Cela est vrai pour tous les décodeurs de locomotive; il faudra donc faire attention, lors de la programmation, qu'il n'y ait qu'une unique locomotive sur les rails vu que sinon toutes les locomotives concernées se trouvent paramétrées de la même façon. Le **tableau 2** donne les paramètres utilisables pour les adresses et les données.

Dès que le trit 5 est à zéro, on aura, à chaque fois, programmation d'une adresse de locomotive. L'adresse est dérivée des trits de donnée 6 à 9. Si le trit 5 est un X (01) ou 1 (11), on pourra programmer les autres registres, le registre concerné étant défini par le trit 6. Le programme d'EDiTS Pro se charge de tout.

Nous proposons, à l'intention de ceux qui travaillent en autonome et qui voudraient tout de même pouvoir adapter les registres, un petit circuit, représenté en **figure 5**. Il repose sur un 145026 (émetteur) de Motorola dont l'adresse a été fixée une fois pour toutes à 79.

Nous avons, à l'époque du système EDiTS, il y a de cela une bonne dizaine d'années, proposé un circuit de commande du même genre. Les trits de données se laissent définir par le biais de 5 mini-inverseurs à 3 positions placés en respect des codes donnés dans le tableau 2. On a, après action sur le bouton-poussoir S6, apparition des données sérielles à la sortie, le décodeur de locomotive étant programmé avec la valeur définie. Lors du paramétrage de l'adresse de locomotive on a écrasement, dans le tableau de locomotives,

**Tableau 2**

Trit 98765

0	LLLL0	programme adresse locomotive	
1	MMM01	programme vitesse maximale	
2	AAA0X	programme inertie de démarrage et de freinage	
4	SSS11	programme luminosité de l'éclairage	
5	KKK1X	programme fréquence de clignotement de la fonction 4	
Adresses loco			
	LLLL		LLLL
0	0000*	40	1111
1	0001	41	111X
2	000X	42	11X0
3	0010	43	11X1
4	0011	44	11XX
5	001X	45	1X00
6	00X0	46	1X01
7	00X1	47	1X0X
8	00XX	48	1X10
9	0100	49	1X11
10	0101	50	1X1X
11	010X	51	1XX0
12	0110	52	1XX1
13	0111	53	1XXX
14	011X	54	X000
15	01X0	55	X001
16	01X1	56	X00X
17	01XX	57	X010
18	0X00	58	X011
19	0X01	59	X01X
20	0X0X	60	X0X0
21	0X10	61	X0X1
22	0X11	62	X0XX
23	0X1X	63	X100
24	0XX0	64	X101
25	0XX1	65	X10X
26	0XXX	66	X110
27	1000	67	X111
28	1001	68	X11X
29	100X	69	X1X0
30	1010	70	X1X1
31	1011	71	X1XX
32	101X	72	XX00
33	10X0	73	XX01
34	10X1	74	XX0X
35	10XX	75	XX10
36	1100	76	XX11
37	1101	77	XX1X
38	110X	78	XXX0
39	1110	79	XXX1
		80	XXXX*

Paramétrage des données	
	MMM
	AAA
	SSS
	KKK
0	000
1	001
2	00X
3	010
4	011
5	01X
6	0X0
7	0X1
8	0XX
9	100
10	101
11	10X
12	110
13	111
14	11X
15	1X0
16	1X1
17	1XX
18	X00
19	X01
20	X0X
21	X10
22	X11
23	X1X
24	XX0
25	XX1
26	XXX

\*) n'est pas modifiable sur Märklin

\*) n'est pas modifiable sur Märklin

de la valeur définie par la matrice de diodes. Il est donc possible, en principe, d'écraser toutes les valeurs du tableau par la mise en place, une unique fois, de toutes les combinaisons de diodes.

Le montage peut être alimenté directement depuis le + 20 V du booster d'EDiTS, mais aussi par le biais d'un adaptateur secteur fournissant une tension alternative comprise entre 8 et 16 volts.

(990071)

# électronique en ligne

## regarder des films sur son PC *la marche inexorable du DVD*

L'ordinateur moderne est une véritable machine multimédia qui ne permet pas uniquement d'effectuer des calculs ou d'écrire des lettres. Il convient également à merveille pour surfer sur Internet, pour vivre des aventures ludiques et pour regarder la télévision. Pour peu qu'on le dote d'un lecteur de DVD-ROM, on peut même en faire un projecteur pour cinéma domestique.



De par son incroyable (de nos jours) capacité de 17 Goctets au maximum, le DVD convient à merveille pour le stockage de films et de concerts et ce à une qualité d'image et de son de très haut niveau. De très nombreux films fameux et d'innombrables concerts pop(ulaires) sont aujourd'hui disponibles sur DVD, avec un sous-titrage en plusieurs langues, post-synchronisation et canaux de son multiples (tels que PCM normal et Dolby 5.1).

Les lecteurs de DVD de « salon » requis pour la reproduction de ces oeuvres sont encore relativement chers, leur prix de base dépassant toujours encore quelque 3 000 FF. Nombreux sont, par conséquent, les possesseurs de PC à mettre à contribution leur ordinateur pour le décodage des données DVD et leur visualisation sur l'écran du PC. Ceci explique que de plus en plus de fabricants proposent des kits complets constitués d'un lecteur de DVD-ROM et d'une carte de décodage MPEG. Il est cependant possible, vu la puissance de traitement des PC les plus récents, de procéder à un décodage par logiciel uniquement (avec un processeur tournant à 300 MHz ou plus). La seule acquisition qu'il vous faille faire est celle d'un lecteur de DVD pour quelque 600 FF.

On trouve, sur Internet, différentes sources de lecteurs logiciels de DVD. Certaines sociétés proposent même une version de démonstration déchargeable gratuitement permettant de regarder un petit morceau d'un DVD ou dont le fonctionnement est limité dans le temps.

L'un des meilleurs lecteurs logiciel s'appelle ATI DVD ([www.atitech.com.uk/showcase/dvd/12faq.html](http://www.atitech.com.uk/showcase/dvd/12faq.html)).

Ce programme, destiné aux possesseurs d'une carte graphique de la marque ATI, peut être commandé en version CD-ROM par le biais d'Internet, pour quelques dizaines de francs. Le lecteur de DVD de ATI est en fait une version spéciale du lecteur Cinemaster de Quadrant (rebaptisé Ravissant aujourd'hui), programme qui devrait en principe tourner avec toutes les marques de cartes graphiques. Normalement, ce programme n'est fourni qu'avec des systèmes micro-informatiques complets. Ravissant propose des updates à l'adresse :

[www.qi.com.support/loaddown.html](http://www.qi.com.support/loaddown.html).

Prenant le forme d'un vrai lecteur de DVD, Power-DVD de la société taiwanaise Cyberlink ([www.cyberlink.com.tw](http://www.cyberlink.com.tw)).

est un autre programme populaire à l'interface très agréable. La version de démonstration disponible sur ce site tourne 30 jours.

Notons l'existence d'autres programmes, tels que XingDVD ([www.xingtech.com/video/mpeg/dvd/](http://www.xingtech.com/video/mpeg/dvd/)), WinDVD de Intervideo ([www.intervideoinc.com](http://www.intervideoinc.com)), DVD Express de Mediamatics ([www.mediamatics.com/dodex-press-info.htm](http://www.mediamatics.com/dodex-press-info.htm)) et Soft-DVD de Zoran ([www.zoran.com/softdvd.htm](http://www.zoran.com/softdvd.htm)).

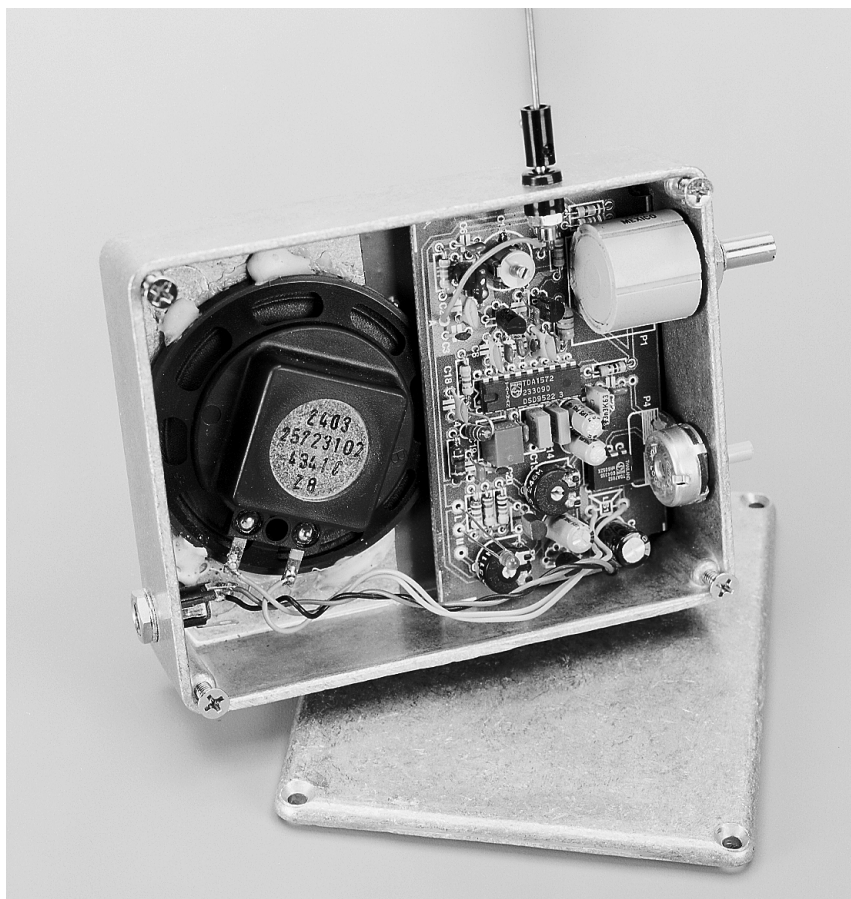
Vous pouvez aussi faire un tour à l'adresse : <http://poseidon.pspt.fi/vobdvd/> où vous trouverez des fichiers de démonstration DVD dans un format dit VOB. (995078)



# mini-récepteur O.C.

*petit, mais ô combien efficace*

Le mini-récepteur décrit dans le présent article est un de ces projets qui emballent dès la première minute. Il s'agit en effet d'un montage à la reproductibilité aisée, à la compacité remarquable et aux performances largement supérieures à la moyenne : une courte antenne télescopique lui suffit pour permettre l'écoute, à bonne puissance, de toutes les stations radios que l'on peut imaginer !



## Caractéristiques techniques :

- ◆ Plage de syntonisation : de 5,5 à 12,5 MHz environ (bande des 25, des 31, des 41 et de 49 mètres)
- ◆ Sensibilité :  $1 \mu V$  environ (pour un rapport signal/bruit de 6 dB)
- ◆ Plage CAG : 86 dB
- ◆ Fréquence centrale : 455 kHz
- ◆ Puissance audio en sortie : 1 W dans  $8 \Omega$
- ◆ Consommation de courant : de l'ordre de 50 mA (au repos)
- ◆ Tension d'alimentation : 12 à 15 V

Ce mini-récepteur est un montage dont tout amateur d'électronique tant soit peu intéressé par les Hautes Fréquences (HF) ne peut pas ne pas tomber instantanément amoureux. Une platine de quelque 8,5 fois 5 cm, dotée d'un nombre ridicule de composants,

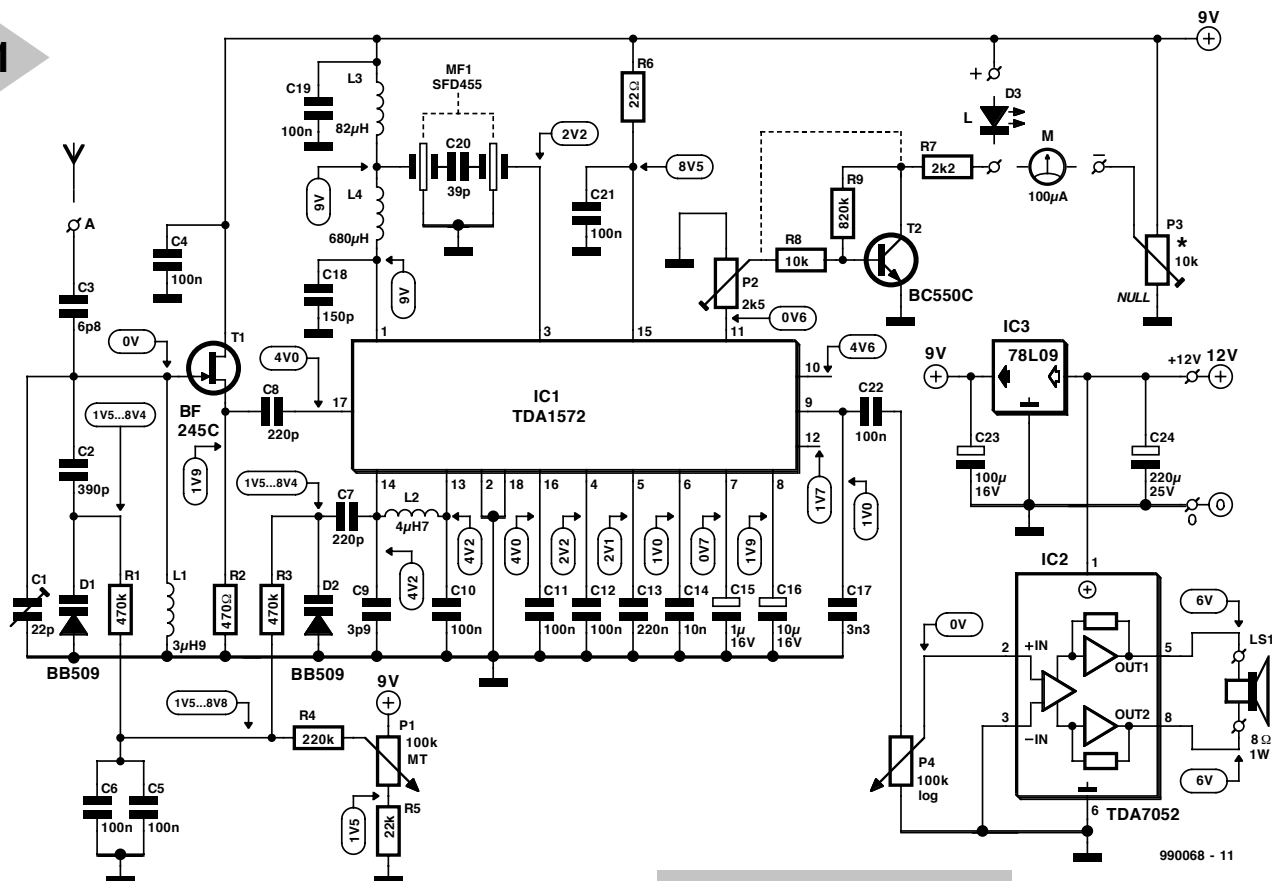
une antenne télescopique à l'entrée et un petit haut-parleur à la sortie et voici que, comme d'un coup de baguette magique, les stations radio du monde entier se « bousculent au portillon » pour entrer chez vous. Une véritable expérience unique que de constater que cette électronique de

3 fois rien réussit à capter des stations telles que Voice of America, Radio Moscou, Radio Prague pour n'en citer que les plus connues. On peut également capter Radio France International sur l'une ou l'autre fréquence, de sorte que ce petit récepteur Ondes Courtes s'avère une réalisation fort intéressante lorsque l'on envisage de partir en vacances hors de l'Hexagone.

## 4 BANDES EN UN

Ce récepteur a été développé spécifiquement pour les Ondes Courtes (O.C.) et ce de manière à être en mesure de capter les 4 bandes les plus importantes de ce domaine, à savoir les bandes des 25, 31, 41 et 49 mètres, sans avoir à passer d'une bande à l'autre. L'accord (la syntonisation) se fait par le biais de capacités variables (varicaps) et





**Figure 1. Le circuit qui bat au coeur de cette réalisation est un TDA1572, un récepteur AM intégré.**

d'un potentiomètre. Comme ce potentiomètre est du type 10 tours, il reste possible, en dépit de l'étendue de la plage à couvrir, d'arriver à réaliser, en tout confort, un accord précis sur la station recherchée. Le dispositif de visualisation de la syntonisation pourra prendre la forme, soit d'une LED soit d'un galvanomètre à bobine mobile. Le récepteur ne reçoit que les signaux en AM (Modulation d'Amplitude) vu que les émetteurs-radio trafiquant en Ondes Courtes utilisent, tous, ce type de modulation. La largeur de bande de la fréquence intermédiaire (FI.) a été fixée à 6 kHz, valeur largement suffisante pour garantir, côté audio, une réception AM de très bonne qualité. Que pouvons-nous ajouter à cette introduction ? Insistons sur son faible coût et sa reproductibilité aisée, vu que la majorité des fonctions requises se trouve intégrée dans...

## ...2 CIRCUITS INTÉGRÉS

La « matière grise » de notre mini-récepteur se résume en fait à une paire de circuits intégrés. L'un d'entre eux, IC2, est un amplificateur BF (Basses Fréquences) minuscule chargé de rehausser le signal capté appliqué à son entrée jusqu'à une puissance de 1 watt environ. Le second, IC1, est en

fait le pivot sur lequel repose notre montage. Il s'agit d'un TDA1572, un récepteur AM complet intégré sur une puce. Ce composant comporte, entre autres, un préamplificateur HF, un mélangeur (*mixer*), un oscillateur, un amplificateur de FI., un réglage de commande automatique de gain (CAG) et un détecteur AM. Nous ne pouvons pas entrer, dans le cadre de cet article, dans les détails du TDA1572, mais nous proposons aux plus curieux d'entre nos lecteurs, ailleurs dans ce magazine, une fiche de caractéristiques concise sous la forme d'une **info-carte**. Nous nous limiterons à signaler que le mélangeur est du type à double symétrie et que les aspects critiques auxquels il a été porté une attention particulière, lors de la conception du préamplificateur HF et du détecteur, furent une plage de dynamique importante et une distorsion faible.

La commande de l'oscillateur se fait en tension (VCO = *Voltage Controlled Oscillator* = oscillateur commandé en tension); il est prévu une compensation en température; il lui suffit d'une simple self et d'un réglage par varicap prévu à cet effet pour prendre vie. Il est intéressant en outre de savoir que le circuit intégré dispose d'une sortie spéciale destinée à attaquer un indicateur de puissance de champ.

Il est temps maintenant de jeter un coup d'oeil au schéma représenté en

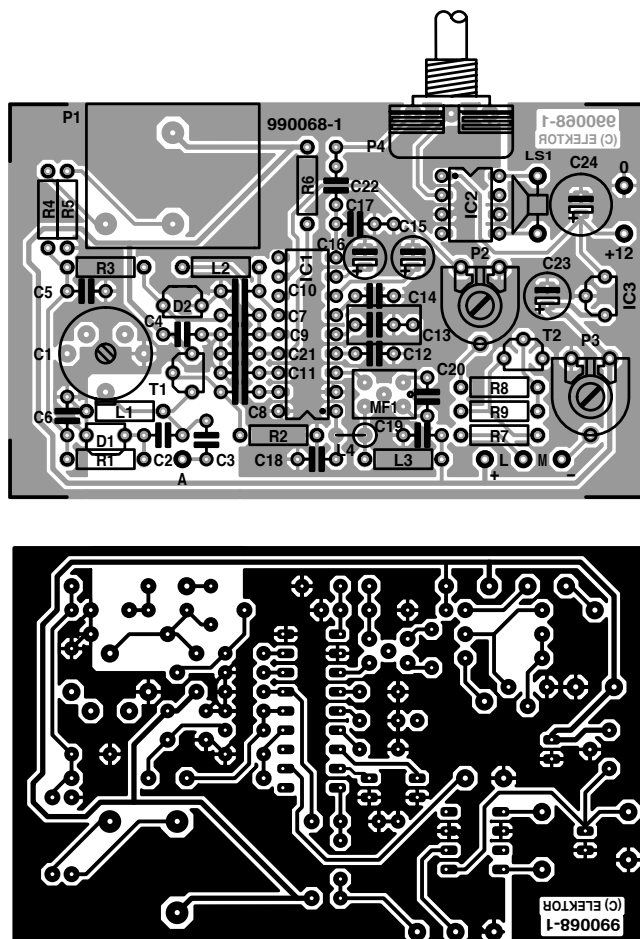
figure 1. Dans le but de simplifier le concept de ce récepteur le plus possible nous avons opté pour une approche « super-hétérodyne » (simple) à FI. de 455 kHz. Vu la plage de fréquences à battre, nous aurions pu opter pour une FI. un peu plus élevée, sachant que nous rencontrons, avec cette FI. de 455 kHz, quelques problèmes de fréquences-miroir (cf. l'encadré). Cet inconvénient ne pèse pas lourd lorsqu'il est confronté à la simplicité de la réalisation et à la facilité de trouver le filtre 455 kHz utilisé, et cela à un prix très abordable.

Comme le montre un examen du schéma, notre récepteur possède 2 réseaux accordés, un réseau à l'entrée constitué de L1, C2, D1 et C1 et le réseau de l'oscillateur qui se compose de L2, D2, C7 et C9. Les réseaux sont syntonisés (accordés) par le biais des varicaps D1 et D2, de façon à être synchrones, à ceci près que la fréquence du réseau de l'oscillateur est, toujours, supérieure de 455 kHz à celle du récepteur. Les varicaps dérivent leur tension de commande du curseur d'un potentiomètre 10 tours, P1, qui se trouve, à son tour, à une tension régulée de 9 V fournie par IC3.

Remarquons au passage qu'il ne vous sera pas nécessaire de bobiner vous-même les selfs L1 et L2; on pourra utiliser des mini-selfs de choc du commerce.

L'antenne (téléscopique) est connectée

*Note : la bande des 49 m va de 5 950 à 6 200 kHz, celle des 41 m de 7 100 à 7 300 kHz, la bande des 31 m va elle de 9 500 à 9 900 kHz, la bande des 25 m s'étendant elle de 11 650 à 12 050 kHz*



**Figure 2. Il est étonnant de constater qu'en dépit de ses dimensions compactes, on se trouve ici en présence d'un récepteur O.C. complet associé à un amplificateur BF (audio).**

au « sommet » du réseau d'entrée au travers du condensateur de couplage C3. Bien que

nous aurions pu connecter ce réseau directement à la broche d'entrée correspondante (broche 17) du TDA1572 nous ne l'avons pas fait à dessein. Vu que l'entrée en question possède une impédance relativement faible, cela se traduirait par une atténuation trop forte du réseau. Ceci explique la présence, entre le réseau d'entrée et le circuit intégré récepteur, d'un tampon prenant la forme d'un transistor monté en source-suiveur, T1. Son impédance d'entrée élevée constitue une charge insignifiante tant pour le réseau que pour l'antenne télescopique (à l'impédance élevée). Ceci ne peut avoir que des effets bénéfiques sur la sensibilité et la sélectivité du récepteur.

Le filtre céramique de FI., MF1, est du type symétrique, ses 2 résonateurs étant couplés par le condensateur externe C20. Les mini-selfs L3 et L4 adaptent l'impédance du filtre à l'impédance du filtre. Ces selfs également pourront être des selfs dont la forme rappelle celle de résistances.

Depuis la broche 8 du TDA1572, le signal BF (audio) capté préamplifié attaque, au travers de la commande de

volume que constitue P4, l'amplificateur de puissance intégré, IC2. Détail frappant de ce fameux TDA7052, l'absence totale de

composants externes; de par la symétrie de la sortie, on peut même se passer de condensateur de sortie !

## INDICATEUR D'ACCORD ET ALIMENTATION

Il existe, au niveau de l'indication d'accord, 2 approches possibles. On pourra prendre un galvanomètre à bobine mobile de 100  $\mu$ A (M) directement, au travers de la résistance R7 il est vrai, sur les curseurs de P2 et P3. Les résistances R8 et R9 sont alors à remplacer par un pont de câblage, le transistor T2 pouvant être oublié. Par le biais de P2, on ajuste le débattement à pleine échelle du galvanomètre, P3 servant à régler le point zéro. Si l'on dispose de moins d'espace ou que l'on préfère utiliser une LED comme « oeil de syntonisation », il faudra mettre T2, R8 et R9 en place et intercaler ladite LED (à haut rendement) entre R7 et le + 9 V. P3 pourra dans ce cas-là être supprimé. IC3, le régulateur, nous fournit la tension de 9 V régulée requise pour l'alimentation sous 9 V de IC1 et pour l'accord des varicaps. L'amplificateur audio, IC2, pourra être alimenté direc-

## Liste des composants

### Résistances :

R1, R3 = 470 k $\Omega$   
 R2 = 470  $\Omega$   
 R4 = 220 k $\Omega$   
 R5 = 22 k $\Omega$   
 R6 = 22  $\Omega$   
 R7 = 2k $\Omega$   
 R8 = 10 k $\Omega$   
 R9 = 820 k $\Omega$   
 P1 = 100 k $\Omega$  10 tours  
 P2 = ajustable 2k $\Omega$   
 P3 = ajustable 10 k $\Omega$   
 P4 = 100 k $\Omega$  log.

### Condensateurs :

C1 = ajustable 22 pF ou 40 pF  
 C2 = 390 pF  
 C3 = 6pF8  
 C4 à C6, C10 à C12, C19, C21, C22 = 100 nF  
 C7, C8 = 220 pF  
 C9 = 3pF9  
 C13 = 220 nF  
 C14 = 10 nF  
 C15 = 1  $\mu$ F/16 V radial  
 C16 = 10  $\mu$ F/16 V radial  
 C17 = 3nF3  
 C18 = 150 pF  
 C20 = 39 pF  
 C23 = 100  $\mu$ F/10 V radial  
 C24 = 220  $\mu$ F/25 V radial

### Selfs :

L1 = 3 $\mu$ H9  
 L2 = 4 $\mu$ H7  
 L3 = 82  $\mu$ H  
 L4 = 680  $\mu$ H

### Semi-conducteurs :

D1, D2 = BB509  
 T1 = BF245C ou BF256C  
 T2 = BC550C ou BC549C  
 IC1 = TDA1572 (DIL18)  
 IC2 = TDA7052 (DIL8)  
 IC3 = 78L09

### Divers :

MF1 = SFD455  
 M = galvanomètre à bobine mobile 50 à 200  $\mu$ A  
 L = LED haut rendement (high-efficiency)  
 LS1 = haut-parleur 8  $\Omega$ /1 W tel que, par exemple, Philips AD2071Y8)  
 boîtier tel que, par exemple, Hammond type1590B

tement par la tension d'entrée en amont du régulateur. Cette tension doit se trouver entre + 12 et + 15 V. On pourrait envisager l'utilisation de piles, mais vu l'encombrement d'un set de 10 piles-bâton et la consommation de quelque 50 mA, il nous paraît plus judicieux d'opter pour un adaptateur secteur.

## RÉALISATION ET RÉGLAGE

De par l'existence d'une platine, dont on retrouve le dessin en figure 2, la réalisation de ce mini-récepteur ne devrait pas prendre plus d'une heure ou d'une heure et demie, même à un amateur

**Figure 3. La mise en place des composants ne devrait pas avoir de quoi vous effrayer.**

relativement inexpérimenté. Assurez-vous de la polarité des condensateurs électrochimiques et des circuits intégrés et respectez le code des couleurs des selfs L1 à L4, sachant qu'une intervention de 2 des selfs se traduira par un fonctionnement insatisfaisant du récepteur, si tant est qu'il fonctionne. Les potentiomètres P1 et P4 pourront être montés à même la platine. La LED d'accord, si on opte pour ce mode de visualisation, verra sa cathode (broche courte) reliée au picot marqué « L », son anode étant elle soudée au point marqué « + ». Un galvanomètre sera pris entre les bornes marquées « M », sa borne négative étant reliée au point « - ». Nous avons évoqué plus haut les conséquences d'un choix entre une LED et un galvanomètre.

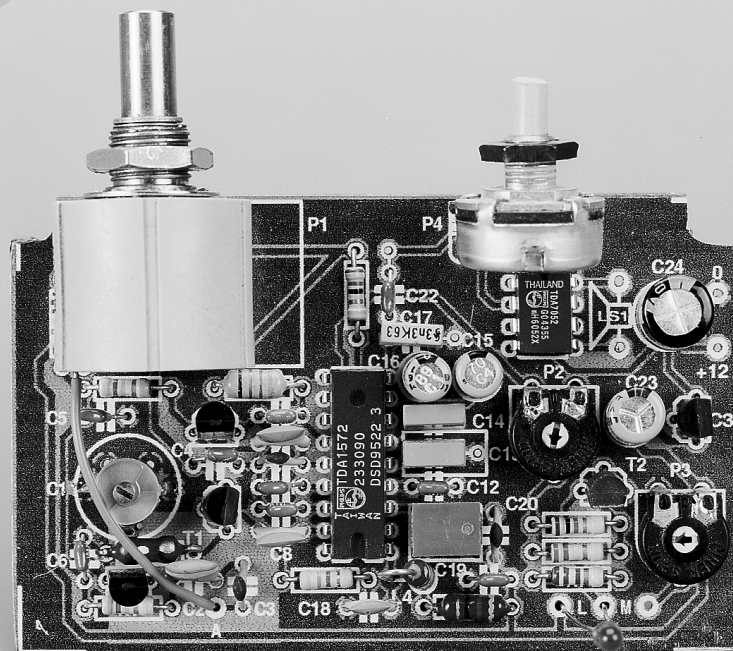
On pourra, une fois la platine terminée (cf. **figure 3**), pour procéder à un premier test de fonctionnement, connecter au point A une antenne télescopique, voire un morceau de câble de quelque 50 cm de long, prendre un petit haut-parleur entre les picots LS et brancher un adaptateur secteur aux points d'alimentation (broches 0 et + 12). Dès cet instant on devrait entendre du bruit dans le haut-parleur. Une action progressive sur P1 devrait se traduire par des pics de bruit voire par l'apparition de musique ou de parole.

Il vous faudra, si le récepteur devait rester muet comme une carpe, revérifier minutieusement votre réalisation. On pourra se simplifier la vie en contrôlant, à l'aide d'un multimètre, la présence des valeurs de tension mentionnées sur le schéma aux endroits correspondant du montage. Ces valeurs de tension s'entendent en l'absence d'antenne et hors-réception de station.

Il est temps, dès lors que le montage fonctionne comme il faut, de lui trouver un « joli » boîtier. Nous avons opté pour notre prototype, pour un coffret métallique en fonte injectée de chez Hammond (cf. la liste des composants), mais il existe d'autres boîtiers pouvant parfaitement abriter la platine et le haut-parleur. On peut envisager l'utilisation d'un boîtier en plastique mais les effets de passage d'une main à proximité ou de rayonnements parasites directs sont plus sensibles.

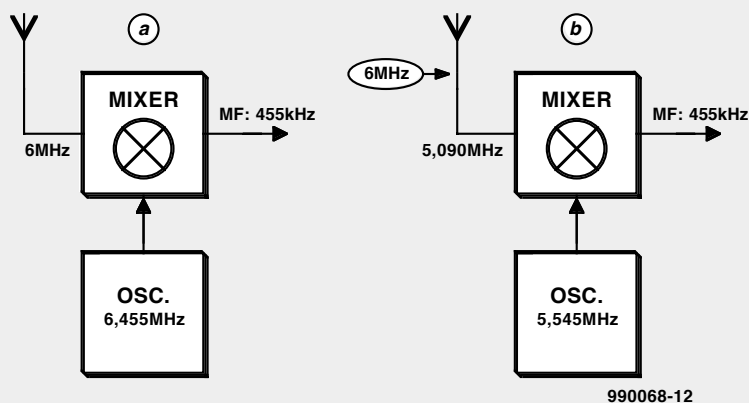
Venons-en maintenant au réglage. Cette opération se résume à peu de choses vu que le récepteur ne possède qu'un seul point de réglage, à savoir le condensateur ajustable C1. Voici comment s'y prendre pour déterminer le réglage optimal. On mettra le poten-

3



## Miroirs

Seuls les récepteurs super-hétérodyne connaissent le phénomène des fréquences-miroir; elles sont inhérentes au mélange avec un signal d'oscillateur. La fréquence d'un « miroir » est décalée vers le haut d'une valeur égale à 2 fois la différence de la F.I. par rapport à la fréquence du signal reçu. Si, sur cette fréquence, on trouve à nouveau un signal émis par une station, on retrouvera, après mélange avec le signal d'oscillateur, la même fréquence intermédiaire que précédemment. Jetons un coup d'oeil à la **figure A**. On constate que la syntonisation est faite sur une station travaillant à 6 MHz. Comme la F.I. est de 455 kHz, l'oscillateur est accordé à 6,455 MHz. En effet,  $6,455 \text{ MHz} - 6,000 \text{ MHz} = 455 \text{ kHz}$ .



Nous avons, en **figure B**, accordé le même récepteur à une fréquence légèrement plus faible, à savoir 5,090 MHz. L'oscillateur se trouve à nouveau à une fréquence supérieure de 455 kHz, soit donc à 5,545 MHz. Pas de problème. C'est maintenant que les choses se gâtent. Bien que le récepteur soit accordé à 5,090 MHz, on peut également y détecter (recevoir) la fréquence-miroir de la station trafiquant à 6 MHz. En effet,  $6,000 \text{ MHz} \text{ moins la fréquence d'oscillateur de } 5,545 \text{ MHz}$  nous donne à nouveau une fréquence intermédiaire de 455 kHz !

Comment faire pour nous débarrasser de cette fréquence-miroir ? On pourra commencer par opter pour une F.I. élevée. La différence entre le miroir et la fréquence d'origine est alors tellement importante que le miroir est bloqué par le réseau d'entrée. On peut ensuite, au niveau de l'entrée, en amont du mélangeur donc, augmenter la sensibilité d'entrée. Dans le cas d'un amplificateur aussi simple que celui décrit ici, il n'existe que peu d'options, le remède le plus efficace contre les miroirs étant d'utiliser une antenne courte.

tiomètre d'accord P1 à mi-course avant de mettre le récepteur sous tension et d'agir progressivement sur le potentiomètre de volume P4. On joue ensuite sur C1 jusqu'à ce que le signal de bruit produit par haut-parleur soit à son maximum. On connecte ensuite une antenne (une antenne télescopique de 50 cm suffit largement), tourne progressivement le P1 de syntonisation

vers la gauche et on se cale sur la première station de bonne puissance que l'on rencontre. On joue à nouveau sur C1 pour disposer du signal maximum. Il ne reste plus que P2 et P3. En cas d'utilisation d'une LED d'accord il faudra ajuster P2 de manière à ce que la LED s'illumine à peine lors de la réception de stations faibles et qu'elle brille bien en présence de stations de forte

puissance. Si l'on a opté pour le galvanomètre, il faudra commencer par positionner P3 de façon à ce que l'aiguille soit à zéro en l'absence de signal. On recherche ensuite une station puissante et on ajuste, par action sur P2, le débattement à pleine échelle. Il est recommandé de reprendre ces 2 réglages un certain nombre de fois.

*Pour peu que nous fermions l'oeil un court instant, cela n'empêche pas certains de nous réveiller. Merci Mr Kok, vous avez parfaitement raison. Nos plus plates excuses pour ce « slip of the pen » !*  
La rédaction

## Processeur de copie vidéo

J'ai réalisé le processeur de copie vidéo décrit dans le numéro de novembre 97 en utilisant la platine originale et l'EPLD programmée. Le montage fonctionne mais il est entaché d'une certaine instabilité de fonctionnement. La génération des impulsions M-V-OFF n'est pas constante. Il arrive qu'elles ne soit pas, occasionnellement, présentes, de sorte que les impulsions de codage Macrovision arrivent de temps à autre à la sortie. Le résultat est un AVR déréglé de temps à autre (image claire et sombre). Y-a-t-il une raison: cette instabilité ? Les signaux HVSIN sont stables.

G. Drongen

*Ce problème est connu et apparaît sur l'un ou l'autre montage lorsque la tension d'alimentation est limitée. La solution à ce problème consiste à prendre, pour T1, un transformateur fournissant une tension légèrement supérieure, voire, à remplacer IC2 par un 4805.*  
La rédaction

## D'autres FET de puissance ?

Je sais que certains de vos lecteurs cherches des alternatives aux FET de puissance (Power FET) de la fameuse série 2SK/2SJ. Il semblerait qu'il y ait des problèmes pour les trouver et que personne ne connaisse de remplaçant.

Il n'y a pas longtemps, j'ai lu dans un magazine anglais une pub de la société Profusion. Il distribuent des FET de la firme Exicon et, entre autres, des remplaçants-type des types de FET indiqués plus haut. Il semblerait que les types suivants conviennent : ECF10N16 et ECF10P16. Dans leur boîtier TO-3 ils s'accommodent tous 2 de 8 A et 160 V. Il y a encore d'autres FET (plus puissants encore). Il n'est pas exclu qu'il faille modifier quelque peu la

tension de polarisation pour pouvoir utiliser ces FET en tant que remplaçants directs des 2SK135 et 2SJ50. L'adresse de Profusion est la suivante :  
Profusion plc,  
Aviation Way, Southend-on-Sea,  
Essex SSM2404 6UN,  
Grande Bretagne  
Tél.: (+ 44).1702.543.500  
Fax: (+ 44).1702.543.700  
E-mail: sales@profusion.co.uk

G. Tent

## Mesures de temps en VISUAL BASIC

Dans l'article publié dans le numéro de septembre 1998 il existe un petit programme utilisant les instructions PortIn(..) et PortOut(..). Si j'utilise ce programme dans mon Visual BASIC 4.0, ce dernier ne reconnaît pas ces instructions. À quoi cela est-il dû et existe-t-il une solution à ce problème ?

C. Mijnen

*Vous n'êtes pas le seul à avoir rencontré ce problème. Après concertation avec l'auteur, il apparaît qu'il faut, pour cela, ajouter un fichier .ddl à Visual BASIC. Nous pouvons le fournir, par E-mail, aux intéressés.*  
La rédaction

## Wave-Player

*Ce montage, publié en février 99, semble intéresser nombre d'entre nos lecteurs. Il semblerait que l'on propose, pour IC5, un TDA7052 « ordinaire » et non pas le TDA7052A. Cela pose cependant malheureusement un problème sachant que seule la version A dispose d'une entrée de commande pour le réglage de volume et d'une entrée de silencieux (broche 4). Il nous reste à signaler une petite erreur dans le schéma : la broche 8 de IC5 s'est en effet vu attribuer le numéro 7.*

## Récepteur universel

*Un certain nombre de réactions au montage « récepteur universel » publié dans les numéros de janvier et février de cette année, nous donnent à penser que nombreux sont ceux qui désirent réaliser ce montage, se voient donner, pour IC5, un MC145156 au lieu du MC14516-*

*2. D'après nos informations, il semblerait que la première version ne possède pas de résistances de forçage au niveau haut (pull up) internes pour les entrées du facteur de division de référence. Ceci se traduit par un facteur de division non défini et un risque de non-verrouillage de la PLL. On pourra, pour remédier à cette situation, relier les broches 2 (RA2) et 20 (RA0) de IC5 au + 5 V.*  
La rédaction.

## Système d'enregistrement de données

Cet article publié en février 1999 comporte malheureusement 2 petits défauts. On risque des pertes de données, lors d'un transfert de données sans acquittement (handshake), si le récepteur devient plus lent que l'émetteur. Dans le cas du système d'enregistrement cela peut arriver lors du transfert de données vers le PC lorsque ce dernier écrit un bloc de données sur le disque dur. Pour éviter cela, le système d'enregistrement de données possède un pilote de flux de données (acquittement logiciel). Le programme Hyperterminal de Windows émet un 13<sub>HEX</sub> pour bloquer le flux de données et un 11<sub>HEX</sub> pour permettre au système de reprendre l'émission de données. Il faut cependant pour que les choses se passent ainsi, que l'option XON/OFF ait été activée. Le transfert de données vers le PC se fait sous le format 8 bits de données et 1 bit d'arrêt. Il est fait mention, à tort de 2 bits d'arrêt. Le format correct est partant 1200/8/N/1 ou 9600/8/N/1.

On trouve aujourd'hui de plus en plus de multimètres dotés d'une interface RS-232. Si le protocole de transfert d'un multimètre donné diffère de celui que connaît le M-3610-D utilisé dans la présente réalisation, cela peut avoir des conséquences sur le fonctionnement, voire le rendre impossible. L'auteur est prêt dans de telles circonstances, à adapter son programme en conséquence. Adressez votre demande par E-mail à la rédaction  
Protocole de transfert du M-3610-D :  
Paramètres de communication : 1200/7/N/2.  
Format de données : 14 octets ASCII, le dernier octet

envoyé étant un CR (0D<sub>HEX</sub>).  
Demande de données : l'émission d'un « D » indique au VMN qu'il doit envoyer les données.  
R. Lock (auteur)

## Chargeur CdNi simple

Le schéma de ce montage publié en février 1999 comporte une erreur. La liaison entre la sortie du 78L05 et R3 n'a pas lieu d'exister. Le 78L05 n'a en effet rien à voir avec la tension de charge, qui est le domaine de la tension non régulée fournie par T1. Il faut donc établir une liaison entre la sortie « + » de B1 et la résistance R3. La platine ne comporte pas cette erreur.

G. Huizinga

*Nous avons également, comme d'autres lecteurs, relevé cette erreur. Il ne s'agit, heureusement, que d'une erreur de dessin qui n'a pas de conséquence sur ceux qui auront utilisé la platine ou repris son dessin des pistes pour réaliser la leur.*  
La rédaction.

## « Accubench »

J'ai réalisé ce montage publié dans le cahier PC-PLUS et il ne fonctionne pas. Après mûre réflexion il apparaît qu'il existe, entre le schéma et le dessin des pistes, un certain nombre de différences dont je vous adresse la liste. J'aimerais bien savoir qui, du schéma ou du dessin des pistes, a raison de manière à arriver à faire fonctionner ce montage.

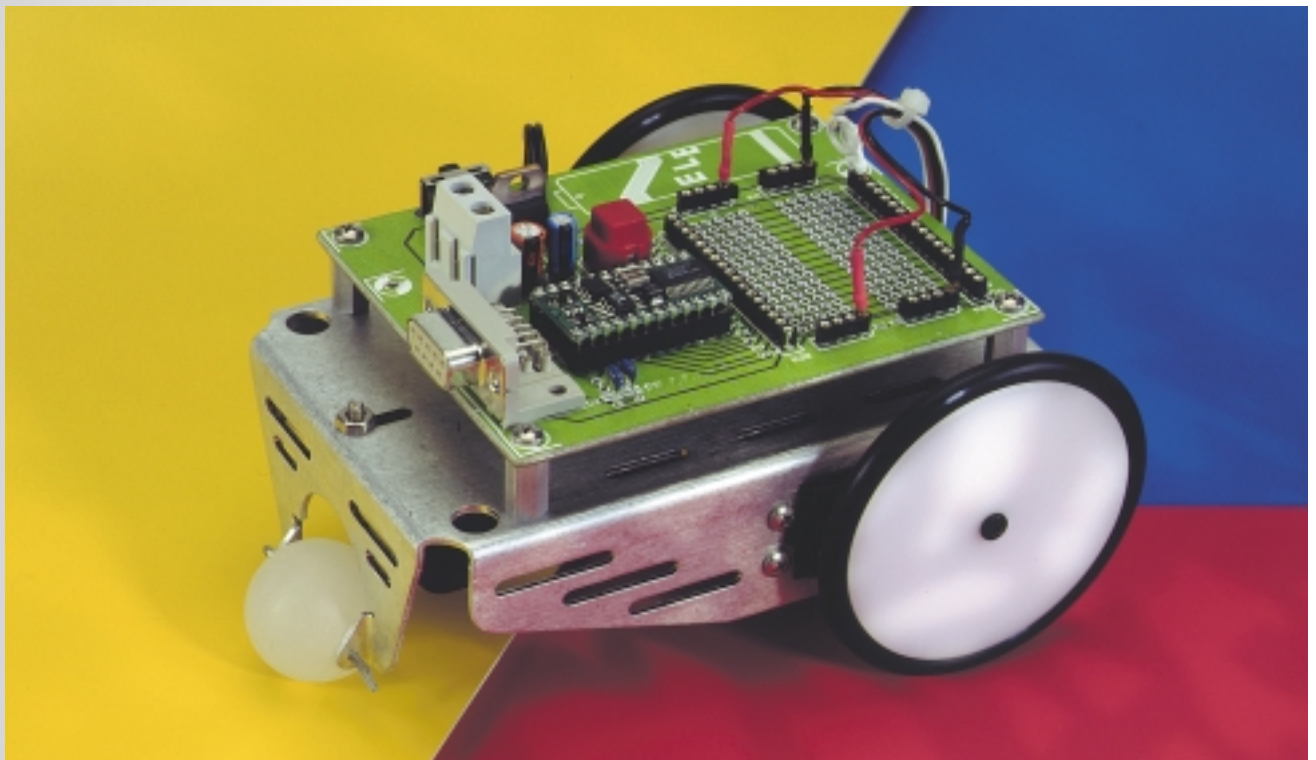
D. Echelsheim

*Les différences que vous avez constaté tiennent au fait que certaines des portes intégrées dans IC4 ont été interconnectées différemment vu que cela simplifie le dessin de la platine. Cela n'a pas d'influence sur le fonctionnement du circuit. Plus ennuyeux est le fait que l'auteur a, lors du dessin de sa platine, oublié une piste entre les broches 2 et 8 de IC1, ce qui se traduit par une absence de connexion à la masse de l'extrémité inférieure du condensateur C1. Si vous établissez cette connexion il y a de fortes chances que ce montage fonctionne comme il faut. Toutes nos excuses pour cette erreur.*  
La rédaction



# cours de programmation du BASIC Stamp (2)

## *2ème partie : construction du BoE-Bot*



Véhicule robot doté de la version « Elektorienne » du BoE.

par Chuck Schoeffler, Ph. D.  
et Ken Gracey

### ASSEMBLAGE D'UN CHÂSSIS DE ROBOT

Le châssis du robot devra recevoir 2 servos d'activation du train, un set d'accus, et disposer d'une zone de prototype (le *Board of Education*). Nous avons utilisé un châssis en aluminium (disponible auprès des distributeurs de Parallax Stamp), mais vous pouvez aussi, vu que nous vous proposons des dessins cotés, réaliser votre propre châssis en aluminium ou en plastique. En fait vous pouvez même télécharger des dessins cotés au format \*.dwg et \*.dxf d'Autocad et les adapter à votre cahier des charges. L'adresse Internet à consulter est :

<http://www.stampsinclass.com>.

Les figures 4 et 5 représentent une vue verticale et latérale du châssis du BoE-Bot.

### ASSEMBLAGE DU BoE-BOT

La construction de la plate-forme du BoE-Bot comporte 5 étapes :

1. Modification des servo Futaba pour une rotation complète.
2. Calibration des servos.
3. Montage des servos sur la plate-forme robotisée et fixation des roues.
4. Mise en place de la roue arrière et du porte-piles.
5. Montage du BoE.

#### Modification des servo Futaba pour une rotation complète

Le BoE-Bot utilise une paire de servos

S-148 de Futaba modifiées. La S-148 permet, à faible coût, de réaliser des moteurs d'engrenage faciles à modifier de manière à permettre à la plate-forme de se mouvoir. Il est aisé de modifier les servos pour qu'elles tournent sur 360°. À l'achat, la plupart des servos utilisées pour le modélisme sont conçues de manière à avoir une plage de déplacement totale de 90° environ. Les servos répondent à un signal MLI (Modulation en Largeur d'Impulsion, PWM pour *Pulse Width Modulation* en anglais) qui leur est envoyé par le biais du BASIC Stamp. Il est fait appel pour cela à l'instruction PULSOUT.

L'opération des servos Futaba S-148 ne prend que quelques minutes si tant est que vous ne l'avez jamais fait, ne les fait pas souffrir, ne nécessite qu'un tournevis cruciforme, une petite lime fine ou un rien de papier émeri et implique un

désassemblage soigneux. Il est possible de revenir ultérieurement à l'état de départ pour que la servo refonctionne comme à l'origine à condition de garder la petite plaquette de plastique (que nous allons enlever) ou d'acheter un set de remplacement dans un magasin de bricolage.

Les servos Futaba comportent un disque d'activation fixé à l'axe de sortie par le biais d'une vis cruciforme.

Gentiment, on fait tourner ce disque dans un sens puis dans l'autre pour voir les limites de son déplacement. On voit que la rotation

totale se fait sur de l'ordre de 180°. Il va nous falloir faire en sorte que le disque tourne librement sur 360° sans rencontrer

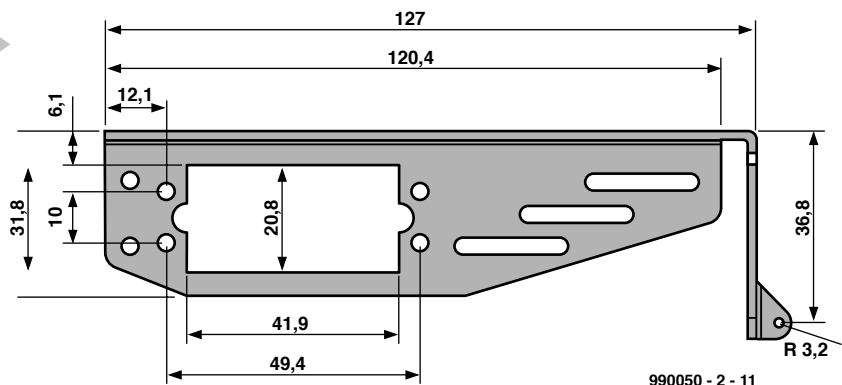
non plus de blocage au-delà. On prendra ensuite le tournevis cruciforme et on dévisse la vis servant à fixer le disque pour enlever le disque percé des 12 orifices. On dévisse ensuite avec précaution les 4 vis du dessous pour enlever le capot. La plaquette du dessous tombe, n'étant plus tenue. Rassurez-vous, vous n'aurez pas à faire de soudure à moins d'avoir rompu l'un des conducteurs de la liaison trifilaire.

En tenant fermement le boîtier on enlève doucement le capot en veillant à ce que les 4 roues dentées que l'on voit apparaître restent bien en place. La **figure 6** donne un croquis de la servo et indique la dénomination des roues dentées.

Il vous faudra modifier l'engrenage de sortie, à savoir celui que vous teniez du doigt. Pour ce faire on extrait l'engrenage 3. On aperçoit, sur le dessus de l'engrenage de sortie, un ergot d'arrêt qu'il va nous falloir limer pour permettre à la servo de tourner librement sur 360°. Attention lors de la suppression, par quelque moyen que ce soit, lime, papier émeri, à ne pas abîmer l'engrenage. La **figure 7** montre la position de l'ergot.

On extrait ensuite l'engrenage de sortie et, lorsqu'on le retourne, on découvre un anneau métallique bloqué

4



**Figure 4. Dessin coté (en mm) du châssis, vu par le travers, (sans échelle).**

au coeur de l'engrenage; il va vous falloir le sortir avec précaution de manière à pou-

voir extraire la plaquette de commande du potentiomètre. On pourra conserver ladite plaquette si l'on envisage de remettre la servo dans son état d'origine. Après avoir remis l'anneau métallique à sa place, on remonte en place, successivement, l'engrenage de sortie et l'engrenage 3. La **figure 8** montre le dessous de l'engrenage de sortie.

#### Calibration des servos

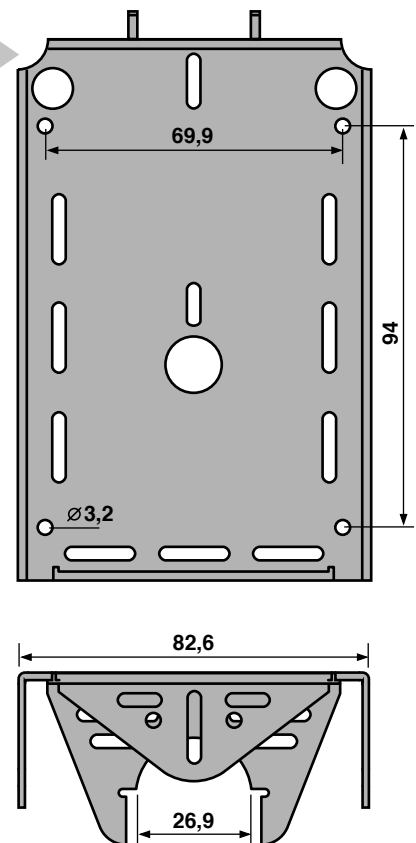
Il faudra, avant de réassembler la servo, vérifier la calibration de la servo et vous assurer qu'elle s'arrête lorsque le BASIC Stamp envoie une instruction de PULSOUT de 750. Il est donc temps de sortir votre BASIC Stamp ou BoE et de saisir le petit programme listé en **listage 1**. IL va vous falloir connecter votre BASIC Stamp à un PC (IBM), saisir le code-source dans l'éditeur et le télécharger (*download*). Notons que vous pouvez télécharger gratuitement l'éditeur pour le BASIC Stamp à l'adresse Internet :

<http://www.parallaxinc.com>.

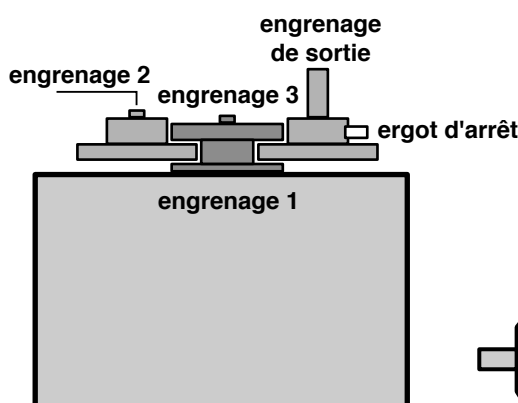
La **figure 9** montre la disposition à adopter pour procéder à l'étalonnage. Il vous faudra, si vous n'utilisez pas le BoE pour la calibration de la servo, disposer d'une source de tension autonome fournissant entre 5 et 6 V continus pour l'alimentation des servos.

**Figure 5. Dessin coté (en mm) du châssis, vu du dessus et de l'arrière (sans échelle).**

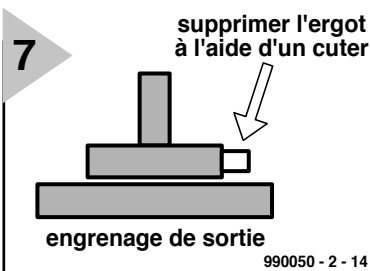
5



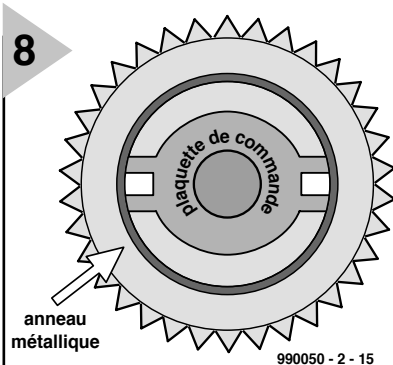
6



**Figure 6. Une fois le capot supérieur de la servo enlevé, on voit les engrenages qu'elle comporte.**



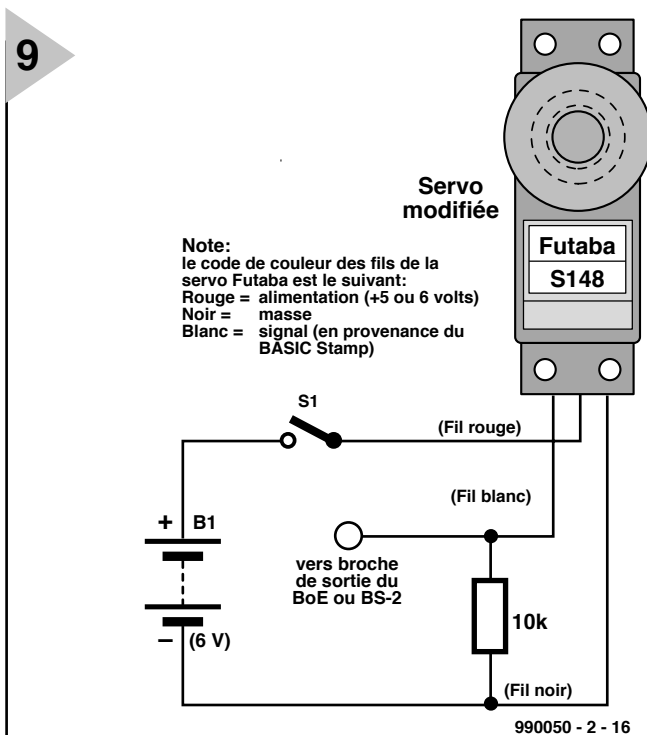
**Figure 7. Suppression de l'ergot présent sur l'engrenage de sortie.**



**Figure 8. Engrenage de sortie vu du dessous. Il faudra enlever la plaquette de verrouillage.**

Vous risquez, si vous n'optez pas pour cette approche, de griller le régulateur présent sur le BASIC Stamp. Le BoE utilise un régulateur à faible chute de tension; il peut attaquer les servos par le biais de sa sortie. En cas d'utilisation d'une alimentation de 6 V on connectera directement les contacts alimentation et masse de la servo aux bornes de l'alimentation en question. Si l'on applique directement plus de 5 ou 6 VCC aux servos il se peut qu'elles ne fonctionnent pas correctement sous la commande du programme et le risque de les endommager n'est pas imaginaire. En cas d'endommagement des servos, il y a de fortes chances que seule la platine d'électronique soit endommagée; on pourra l'enlever et utiliser la servo en tant que moteur d'engrenage à couple élevé. Elles restent utilisables pour des applications robotiques mais il ne sera plus possible de les faire tourner dans le sens horaire ou anti-horaire par le biais d'une instruction PULSOUT.

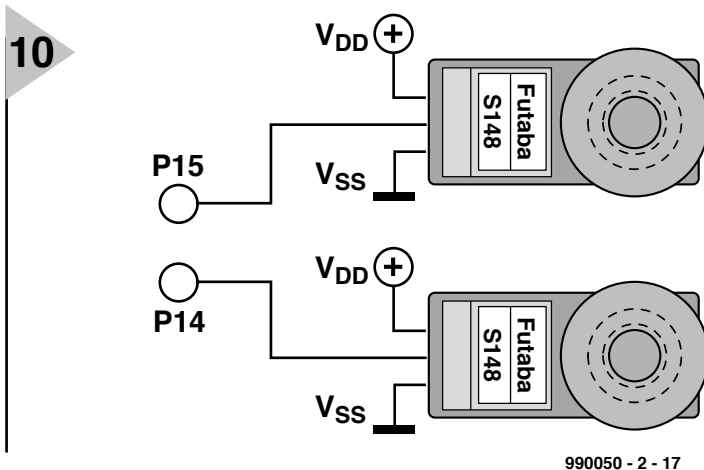
Chargez votre programme de calibration dans le BASIC Stamp et vérifiez la rotation des engrenages de la servo. Il vous faudra, si tel est le cas, ajuster l'axe du potentiomètre présent sous l'engrenage de sortie jusqu'à ce que tout s'arrête. Lorsque vous avez atteint cet objectif, vous pourrez déconnecter la



**Figure 9. Dispositif de calibration de la servo.**

## Listing 1. Code de calibration de servo

```
' Program for calibrating servo to its center using BS-2
' C. Schoeffler, University of Idaho
center: ' establishes a name for this calibration routine
pulsout 15, 750 ' sends a pulse of 1.5 milliseconds to the servo
pause 20 ' delay between pulses is 10 ms to 20 ms
got o cent er
```



**Figure 10. Schéma de câblage pour la commande des servos du BoE-Bot.**

servo et la remonter. Revérifiez, avant de remonter toutes les vis, que la servo est bien arrêtée lorsque vous envoyez le programme de test. Les pièces de la servo devraient se mettre gentiment en place de sorte que le point de jonction des capots du boîtier doivent pratiquement être invisibles.

**Figure 11. Le dessous du BoE-Bot.**

#### Montage des servos sur la plate-forme robotisée et fixation des roues

Une fois les servos modifiés et testés, il sera temps de les monter sur le châssis de votre robot et de les connecter au BASIC Stamp. On voit en **figure 10**, comment interfacer les servos au BASIC Stamp. L'identification des fils de la servo est facile, le rouge étant l'alimentation positive de 5 ou 6 VCC, le noir la masse et le blanc le signal. Le BoE-Bot est configuré pour une connexion et déconnexion facile du set de piles, ce qui permet de se passer d'interrupteur marche/arrêt pour l'alimentation. On pourra, une fois les servos montés sur la plate-forme du BoE-Bot, fixer les roues en les bloquant à l'aide de l'une des vis cruciformes normalement utilisées pour fixer le trapèze de commande sur la servo.

#### Mise en place de la roue arrière et du porte-piles

Montez, si vous utilisez « notre » châssis, la « roue » arrière à l'aide d'un axe en acier ou d'une goupille. La « roue » arrière prend ici la forme d'une boule de polyéthylène de 25,4 mm de diamètre. Il vous faudra y percer un trou. La photo de la figure 10 montre la technique de fixation du porte-piles sur le dessous de la plate-forme du BoE-Bot. Après avoir monté le porte-piles il faudra souder une paire de conducteurs à ses bornes pour le passage du 6 VCC sur la partie supérieure du BoE-Bot. On pourra en envisager, si le châssis n'est pas en métal, d'utiliser du Scotch double face ou de la bande Velcro.

#### Montage du BoE

On montera le BoE sur le châssis du robot à l'aide des vis, boulons et entretoises nécessaires. Attention à éviter tout court-circuit entre la platine du BoE et le châssis du robot.

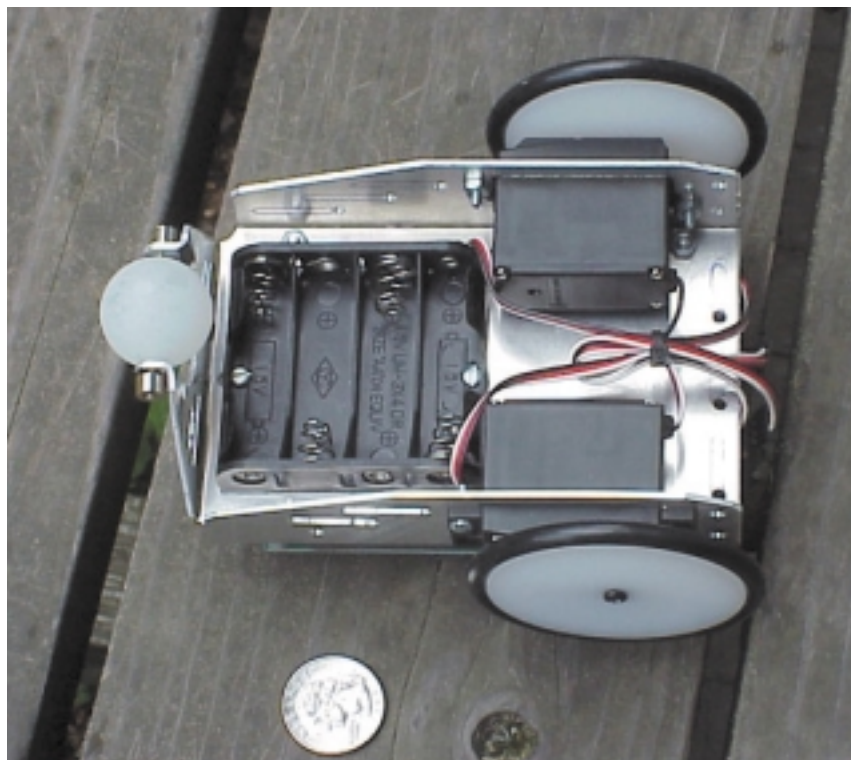
#### CONCLUSION

Il est temps, maintenant que vous disposez d'une plate-forme robotisée basée sur le BASIC Stamp, de nous lancer dans les prémices de la commande d'Entrées/Sorties.

Le mois prochain nous démarrerons la programmation BASIC et procéderons à la mise en place d'un capteur.

(990050-2)

**Figure 12. Contenu du kit de robot proposé par les distributeurs de Parallax Stamp. Le châssis métallique sera disponible à part.**



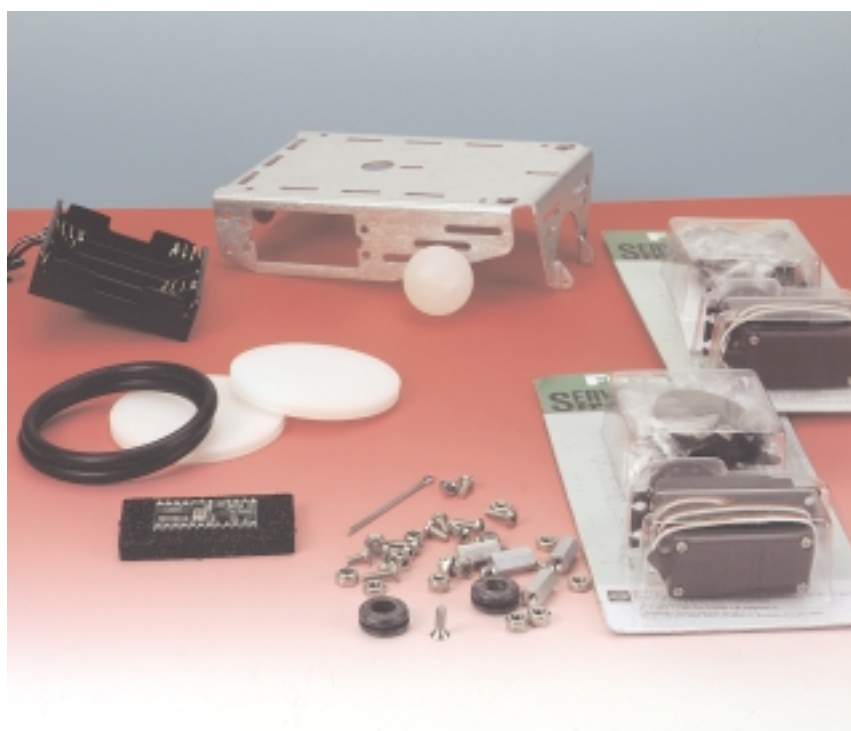
## Internet

<http://www.parallaxinc.com> –BASIC Stamp Manual Version 1.9, BASIC Stamp DOS et Windows Editor, exemples de programme. Distributeurs internationaux.

<http://www.stampsinclass.com> –documentation du BoE, cours de robotique (Robotics curriculum), dessins aux format \*.dxf et \*.dwg, groupe de discussion concernant l'utilisation à des fins éducatives du BASIC Stamp.

[chucks@turbonet.com](mailto:chucks@turbonet.com) –créateur du BoE-Bot et auteur de cette série. Assistance technique (en anglais).

[kgracey@parallaxinc.com](mailto:kgracey@parallaxinc.com) –co-auteur de cet article. Assistance technique et questions concernant le programme éducatif.



# faces avant par PC

## *approche simple mais résultat professionnel*

L'usinage de panneaux frontaux (plaques frontales usinées) et de films pour face avant à coller sur ceux-ci ne pose de problème insurmontable, ni au logiciel de dessin ni au PC. Il suffit en général que le logiciel de dessin puisse représenter et traiter simultanément plusieurs couches (layer).

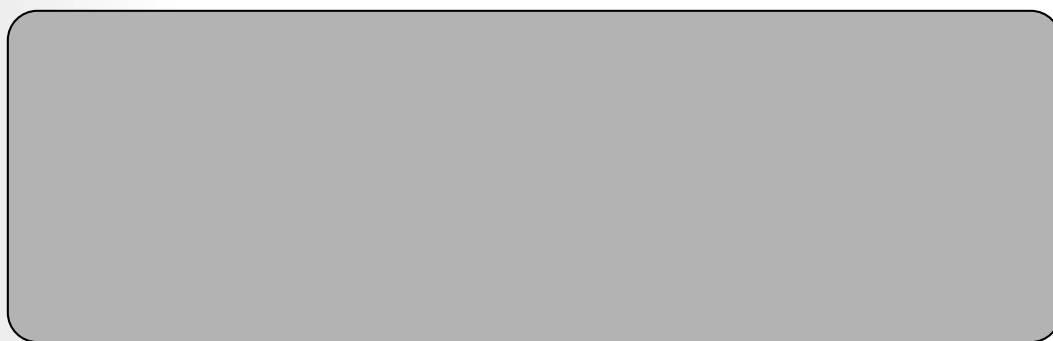
Parmi les programmes idoines, citons Designer 3.1, Draw (tous deux de Micrografx), Corel Draw 3 de Corel ou encore Autocad.

C'est le logiciel de dessin qui détermine dans la plupart des cas le niveau

à bout de l'épaisseur de la feuille frontale et le mécanisme d'entraînement ne doit pas être trop labyrinthique.

Le support consiste en un papier spécial qu'il est facile de se procurer. On a aussi besoin d'une laque acrylique

1



990056 - 11

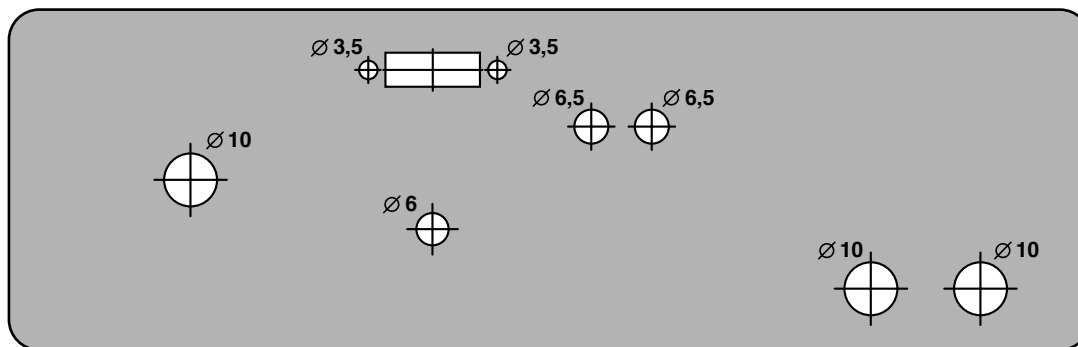
**Figure 1. Contour du panneau frontal.**

du matériel. Les logiciels des générations précédentes se contentent d'un processeur 386 cadencé à 33 MHz, tandis que les nouveaux programmes requièrent au moins un Pentium et 16 Mo ou plus de mémoire de travail. Un logiciel graphique est très souvent extrêmement gourmand en temps de calcul et occupe une fraction importante de la mémoire de travail.

La résolution de l'imprimante devrait atteindre au moins 300 x 300 dpi. Il n'importe absolument pas qu'il s'agisse d'une imprimante laser ou d'une imprimante couleur à jet d'encre. L'alimentation en papier doit pouvoir venir

transparente pour recouvrir par vaporisation les couleurs imprimées ou le toner.

La suite de l'ouvrage ne nécessite qu'un coupe-papier ou un coupe-papier (un scalpel est idéal), des ciseaux et une règle en acier pour couper la feuille et y ménager des ouvertures. Les trous et les coins correspondant aux ouvertures sont reportés sur le panneau frontal au moyen d'un pointeau. L'usinage de la plaque frontale peut être effectué avec une perceuse, une fraiseuse et une lime. Une perceuse avec adaptateur pour le fraisage constitue la solution la plus appropriée pour cette opération.



990056 - 12

**Figure 2. Plan coté avec perçages et évidements.**

## PRÉPARATIFS

Un projet peu complexe servira à illustrer la création de films pour face avant et l'usinage du panneau. Le panneau frontal est équipé d'un commutateur rotatif à six positions, d'un bouton et d'un commutateur à coulisse à quatre positions, ce à quoi viennent s'ajouter deux LED 5 mm et deux douilles de montage de 4 mm.

Avant de se lancer dans le projet, on devrait avoir une idée précise du nombre, des dimensions et de la géométrie des perçages et des ouvertures. On mesurera donc toutes les dimensions qui entrent en jeu avec un pied à coulisse. Moyennant quoi, on pourra enfin s'attaquer à la phase de conception sur PC.

L'échelle du programme de dessin choisie devrait être 1:1. La plupart des programmes offrent une option de menu à cet effet. La résolution du quadrillage ne devrait pas dépasser 0,25 mm/unité. Dessiner sur une page vierge, pas sur un formulaire à bords définis à l'avance.

## CONCEPTION GRAPHIQUE

Les dessins sont créés sur trois à quatre couches (layer) :

*Dessin du contour (première couche)*

La première couche contient le contour du panneau frontal (figure 1). On y répartit

les surfaces de distribution des éléments de commande et d'affichage et elle constitue aussi le cadre du plan coté et de la disposition graphique de la feuille frontale.

*Création du plan coté (couches 2/3)*

Le plan coté contient tous les détails mécaniques nécessaires à l'usinage de la plaque frontale. On y porte le centre et le diamètre des perçages et des ouvertures. Veiller lors de la construction à ce que l'extérieur des commutateurs rotatifs ou des potentiomètres ne dépassent pas les bords de la plaque frontale.

Les données d'usinage mécanique devraient clairement ressortir du dessin. Il est à conseiller de consacrer une couche aux marquages et une autre aux dimensions. La figure 2 indique les perçages pour le commutateur rotatif et les douilles ( $d = 10$  mm), les deux LED ( $d = 6,5$  mm), le bouton ( $d = 6$  mm) et l'évidement avec trous de fixation du commutateur à coulisse. On pourra reporter par la suite les marquages sur le panneau frontal à l'aide d'un pointeau.

*Disposition graphique de la feuille frontale (couche 4)*

La troisième étape concerne la disposition graphique du film pour face avant dont font partie les échelles, les légendes, la désignation du type d'appareil,

etc. On définira aussi à ce stade les arrière-plans qui servent par exemple à faire ressortir des unités fonctionnelles. Superposer les autres couches pour effectuer un positionnement exact des éléments graphiques. La superposition des croix de position des perçages et des découpures facilitera la réalisation du film pour face avant. Veiller à ce que la couche des éléments graphiques soit à l'avant-plan.

Dans un cas particulier, le commutateur rotatif a été muni d'une échelle à 6 positions représentant le nombre de batteries. Un angle de  $30^\circ$  sépare les positions adjacentes. L'interrupteur à coulisse qui fixe le courant de charge est muni d'une échelle linéaire indiquant ses positions.

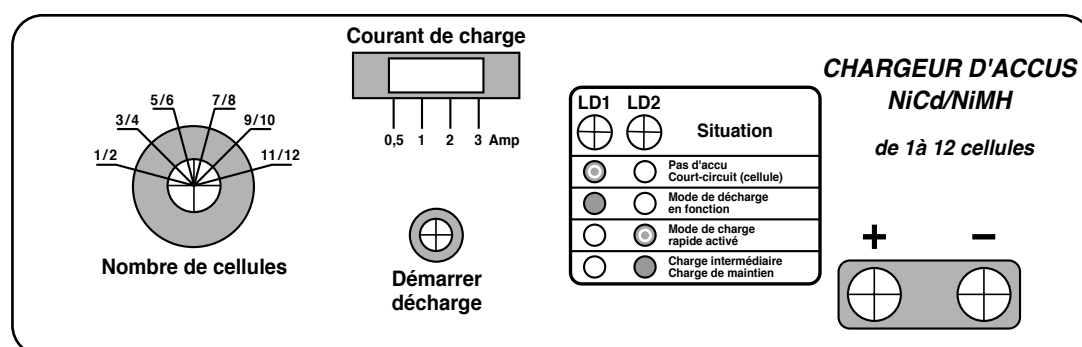
Les indicateurs d'état comportant deux LED sont placés dans un champ englobant. Ce champ contient aussi l'explication des états de fonctionnement. La polarité des douilles de sortie est également indiquée. Le texte explicatif attribué à chaque élément du film pour face avant simplifie l'utilisation.

Le cadre qui entoure certains éléments en souligne le caractère significatif. La désignation du type de l'appareil est elle aussi placée sur le film de la face avant.

## L'IMPRESSION

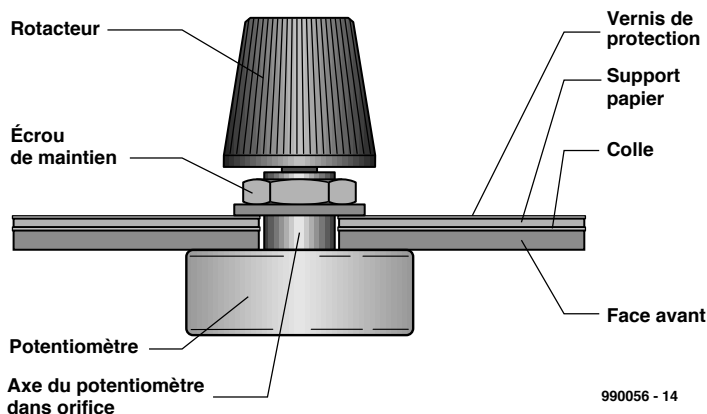
La fabrication du panneau avant d'un appareil nécessite deux impressions : un plan coté pour l'usinage de la plaque frontale et le film pour la face proprement dit.

**Figure 3. Dessin final du film pour face avant.**



990056 - 13





**Figure 4. Section de la face avant définitive.**

Du papier normal suffit pour imprimer le plan coté. Le choix du matériau du film pour la face avant dépend des possibilités offertes par l'imprimante. Une imprimante laser permet de se contenter là aussi de papier ordinaire, mais une imprimante à jet d'encre a par contre besoin d'un papier spécial pour atteindre la netteté des contours et la luminosité des couleurs requises. On choisira par exemple le No. 2576 de la société Zweckform.

Le plan coté est constitué par l'impression des couches 1 à 3, le film pour la face avant par celle des couches 1, 2 et 4. Les étapes suivantes de l'usinage sont différentes pour le plan coté et la feuille frontale. Découper le plan coté aux dimensions voulues et le mettre de côté. Vérifier que l'impression de la

feuille frontale est d'une propreté absolue et totalement dépourvue de poussière. Vaporiser ensuite une laque transparente sur l'impression. Procéder par pulvérisations de courte durée pour que la couleur de l'imprimante à jet d'encre ou le toner ne se dissolve et ne s'empâte pas dans la laque. Revêtir de plusieurs couches de laque si nécessaire. Laisser ensuite la feuille sécher pendant au moins trois heures.

Réduire enfin la feuille aux dimensions voulues avec un coupeur et des ciseaux et découper tous les emplacements des évidements et des perçages. Toutes les conditions sont remplies pour s'attacher à l'usinage du panneau frontal.

## USINAGE DU PANNEAU FRONTAL

Fixer tout d'abord le plan coté coupé aux dimensions voulues sur la plaque frontale par des bandes adhésives. Reporter ensuite le centre de chaque perçage et les coins des découpures au moyen d'un pointeau. On relie les coins par des lignes au moyen d'une pointe à tracer et d'une règle en acier ou d'une équerre combinée. Enlever le plan coté une fois les travaux de perçage, de fraisage, etc. effectués. Contrôler ensuite tous les perçages et toutes les ouvertures avec un pied à coulisse pour éviter les surprises lors de l'application de la feuille frontale.

Cette manière de procéder élimine les possibilités d'erreur lors du traçage sur la plaque frontale car le plan coté et la feuille frontale ont été créés et placés dans le même document.

Monter les éléments de commande à fixer avant de poser la feuille frontale pour rendre invisible le vissage sur la plaque frontale. Coller ensuite la feuille frontale à l'aide d'une colle adéquate ne séchant pas trop rapidement sur le panneau frontal usiné. Immobiliser la feuille frontale une fois qu'elle est bien placée à l'aide de bandes adhésives ou de trombones. On peut commencer à monter les éléments de commande et d'affichage lorsque la colle est sèche. La **figure 4** représente une coupe de la plaque frontale et d'un potentiomètre muni d'un bouton.

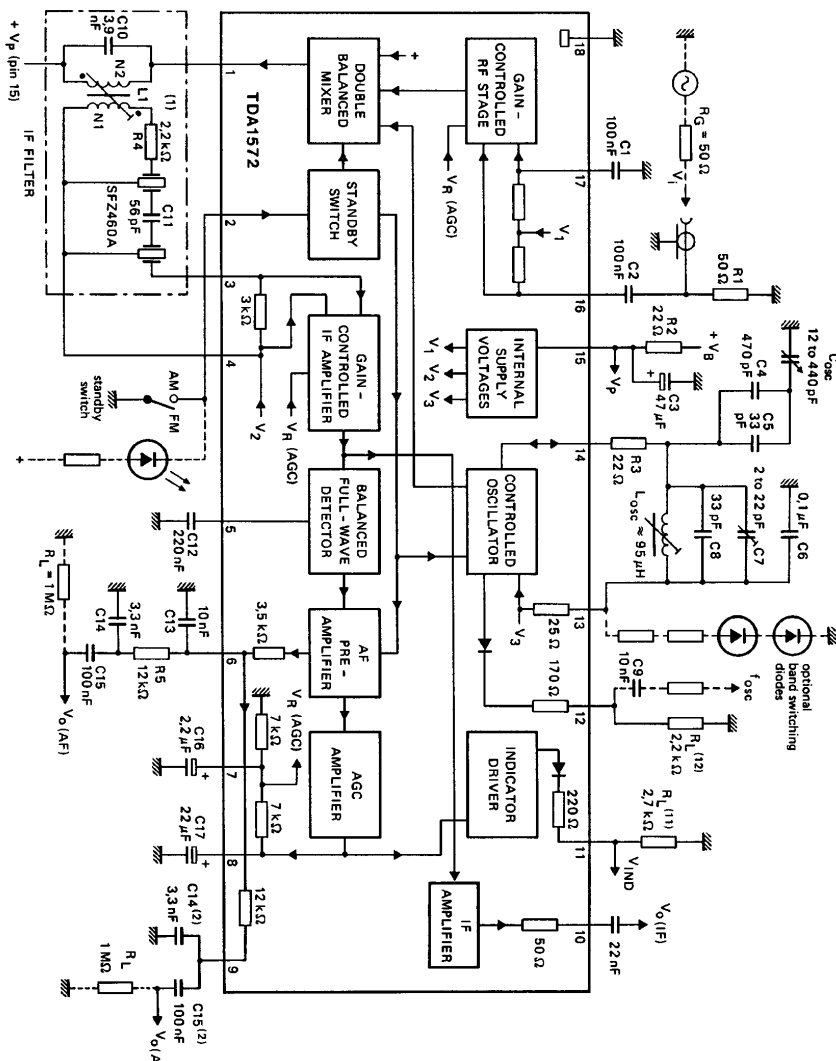
(990056)

# TDA1572

Circuits intégrés  
Analogique, HF



- (1) Coil data: TOKO sample no. 7XNS-A7528DV; L1 : N1/N2 = 12/92; Q<sub>0</sub> = 65; Q<sub>g</sub> = 57.  
(2) Filter data: Z<sub>F</sub> = 700 Ω at R<sub>S4</sub> = 3 kΩ; Z<sub>L</sub> = 4,8 kΩ.  
(3) AF output is pin 6 is not used.



# TDA1572

Circuits intégrés  
Analogique, HF



## TDA1572

Circuit de réception AM

## Fabricant

Philips Semiconductors



# PHILIPS

## Description générale

Le TDA1572, un récepteur AM intégré, remplit toutes les fonctions actives et se charge en partie du filtrage requis par un récepteur radio en modulation d'amplitude (AM). Il a été prévu pour une utilisation dans les récepteurs fixes alimentés par le secteur et dans les auto-radios. Ce composant peut être utilisé pour des fréquences d'oscillateur allant jusqu'à 50 MHz et peut traiter des signaux HF d'un niveau pouvant atteindre jusqu'à 500 mV. L'approche quasi-symétrique du concept adopté minimise le rayonnement HF et la sensibilité aux interférences. Le VCO (Voltage Controlled Oscillator = oscillateur commandé en tension) fournit des signaux ne présentant qu'une distorsion extrêmement faible et d'une pureté spectrale remarquable sur l'ensemble de la plage de fréquences et ce même en cas de syntonisation (accord) par le biais de diodes à capacité variable (varicap). On pourra, si nécessaire, utiliser des diodes de changement de bande. La prise d'un bloc de filtrage en amont de l'amplificateur de fréquence intermédiaire (FI) donne la sélectivité requise.

## Exemple d'application

mini-récepteur Q.C., Elektor n° 255, octobre 1999

## Caractéristiques :

- Entrées protégées contre tout risque d'endommagement par décharge d'électricité statique
- Étage HF à commande de gain
- Mélangeur symétrique double
- Oscillateur commandé en tension et compensé en température tamponné séparément et conçu pour travailler avec de simples bobines
- Étage de FI à commande par gain caractérisé par une plage de commande automatique de gain (CAG) étendue
- Détecteur d'enveloppe symétrique pleine onde
- Génération interne de la tension de CAG avec possibilité d'un filtrage du second ordre
- Indicateur de puissance de champ tamponné doté d'une protection contre les courts-circuits

- ➔ Préamplificateur BF avec possibilités d'un filtrage audio simple
- ➔ Commutateur de mise en veille (standby) électronique
- ➔ Sortie de FI pour démodulateur stéréo et accord par recherche

## Description fonctionnelle

### Étage HF à commande par gain et mélangeur

L'amplificateur différentiel de l'étage HF fait appel à un réseau de contre-réaction négatif pour disposer d'une plage de dynamique importante. On obtient un excellent comportement en intermodulation par intégration de retards de CAG aux différentes étapes du signal. Les signaux importants ne subissent qu'une distorsion faible, le rapport signal/bruit, (S+ N)/N, des signaux faibles est sensiblement amélioré. Le traitement à faible bruit est effectué dans l'amplificateur différentiel et obtenu par l'utilisation, à ce niveau, de transistors à résistance de base faible. Un mélangeur symétrique double met à disposition le signal FI de sortie en broche 1.

### L'oscillateur

L'oscillateur de l'amplificateur différentiel est compensé en température et s'accommode de simples bobines. L'oscillateur est commandé en tension et se caractérise par une distorsion faible et peu de rayonnements parasites. Il convient à merveille à une syntonisation électronique reposant sur l'utilisation de diodes à capacité variable (varicap). Il est facile d'ajouter des diodes de changement de bande si l'on utilise la tension régulée disponible entre les broches 13 (sortie) et 18 (masse), V<sub>13-18</sub>. On dispose d'une sortie d'oscillateur supplémentaire tamponnée (broche 12) pour la commande d'un synthétiseur. Si l'on ne s'en sert pas on pourra supprimer la résistance R<sub>L12</sub>.

### Amplificateur FI commandé par gain

Cet amplificateur comporte 2 étages d'amplification différentielle à gain variable cascades et couplés par un filtre passe-bande. Les 2 étages sont pilotés en gain par le réseau CAG de réinjection négative. Le signal FI est disponible en broche 10.

### Détecteur

Le détecteur symétrique d'enveloppe pleine-onde se caractérise par une distorsion extrêmement faible et ce sur une plage de dynamique importante. La porteuse FI résiduelle est bloquée par le biais d'un filtre passe-bas pris sur le trajet du signal.



**Préamplificateur BF**

Cet étage préamplifie le signal de sortie audio (d'où le BF). La sortie de l'amplificateur est dotée d'un émetteur-sui-veur avec réseau de résistances qui, associé à un conden-sateur externe constitue le filtre passe-bas requis pour un filtrage BF.

**Amplificateur de CAG**

L'amplificateur de CAG (Commande Automatique de Gain) fournit une tension de commande proportionnelle à l'am-plitude de la porteuse. Un filtrage du second ordre de la tension de CAG donne des signaux ne présentant que très peu de distorsion et cela même aux fréquences graves. Cette technique de filtrage se traduit également par une vitesse de stabilisation CAG élevée ce qui convient à une syntonisation par recherche électronique. Il est possible en outre de réduire encore plus la durée nécessaire à cette stabilisation par l'utilisation, pour le filtre externe, de condensateurs de valeur plus faible, C16 et C17. La ten-sion de CAG est appliquée aux étages HF et de FI en res-

pectant les retards CAG adéquats. On pourra supprimer le condensateur pris à la broche 7 pour les applications faible coût.

**Sortie de l'indicateur de puissance de champ**

Une source de tension tamponnée fournit un signal de puissance de champ à haut niveau présentant une bonne linéarité pour des signaux d'entrée logarithmiques et ce sur l'ensemble de la plage de dynamique. On pourra, si l'on n'a que faire de la l'information de puissance de champ, ne pas implanter la résistance  $R_{L(11)}$ .

**Inverseur de mise en veille**

Cet interrupteur est prévu à l'origine pour le passage de l'AM à la FM. En mode de veille (*standby*) l'oscillateur, le mélangeur et le préamplificateur BF sont mis hors-circuit.

**Protection anti-court-circuit**

Toutes les broches sont dotées d'une protection contre les courts-circuits vers la masse.

**Caractéristiques**

$V_P = V_{15-18} = 8,5 \text{ V}$ ;  $T_{\text{amb}} = 25^\circ \text{C}$ ;  $f_i = 1 \text{ MHz}$ ;  $f_m = 400 \text{ Hz}$ ;  $m = 30\%$ ;  $f_{\text{IF}} = 460 \text{ kHz}$ ;  
mesuré sur circuit de test, toutes les tensions étant référencées à la masse; sauf indication contraire.

PARAMÈTRE	SYMBOLE	MIN.	TYP.	MAX.	UNITÉ
<b>Alimentation</b>					
Tension d'alimentation (broche 15)	$V_P$	7,5	8,5	18,0	V
Courant d'alimentation (broche 15)	$I_P$	15	23	30	mA
<b>Étage HF et mélangeur</b> (broches 16 et 17)					
Tension d'entrée CC	$V_i$	—	$V_P/2$	—	V
Impédance d'entrée HF à $V < 300 \mu\text{V}$	$Z_i$	—	5,5	—	k $\Omega$
Capacitance d'entrée HF	$C_i$	—	25	—	pF
Impédance d'entrée HF à $V_i > 10 \text{ mV}$	$Z_i$	—	8	—	k $\Omega$
Capacitance d'entrée HF	$C_i$	—	22	—	pF
Impédance de sortie FI (broche 1)	$Z_o$	200	—	—	k $\Omega$
Capacitance de sortie FI	$C_o$	—	6	—	pF
Transconductance de conversion avant début de CAG	$I_1/V_i$	—	6,5	—	mA/V
Tension de sortie FI maximum, couplage inductif à la broche 1 (valeur crête à crête)	$V_{1-15(p-p)}$	—	5	—	V
Valeur CC du courant de sortie; à $V_i = 0 \text{ V}$ (broche 1)	$I_o$	—	1,2	—	mA
Plage CAG de l'étage d'entrée	—	—	30	—	dB
Capacité de traitement du signal BF : (valeur efficace): tension d'entrée pour THD = 3% à m = 80%	$V_i \text{ (rms)}$	—	500	—	mV
<b>Oscillateur</b>					
Plage de fréquences	$f_{\text{osc}}$	0,1	—	60	MHz

PARAMÈTRE	SYMBOLE	MIN.	TYP.	MAX.	UNITÉ
Amplitude de l'oscillateur (broche 13 vers 14)	V	—	130	150	mV
Impédance de charge externe (broche 14 vers 13)	$R_{\text{ext}}$	0,5	—	200	k $\Omega$
Impédance de charge externe pour absence d'oscillation (broche 14 vers 13)	$R_{\text{ext}}$	—	—	60	$\Omega$
Réjection d'ondulation à $V_{P(\text{rms})} = 100 \text{ mV}$ ; $f_p = 100 \text{ Hz}$ (SVRR = $20 \log [V_{15}/V_{13}]$ )	$R_R$	—	55	—	dB
Tension de source pour les diodes de commutation ( $6 \times V_{BE}$ ) (broche 13)	V	—	4,2	—	V
Courant de sortie CC (pour diodes de commutation) (broche 13)	$-I_o$	0	—	20	mA
Variation de la tension de sortie à $\Delta I_{13} = 20 \text{ mA}$ (passage à la charge maximum) (broche 13)	$\Delta V_i$	—	0,3	—	V
<b>Sortie tamponnée de l'oscillateur</b> (broche 12)					
Tension de sortie CC	$V_o$	—	0,8	—	V
Amplitude du signal de sortie (valeur crête à crête)	$V_{o(p-p)}$	—	320	—	mV
Impédance de sortie	$Z_o$	—	170	—	$\Omega$
Courant de sortie	$-I_o(\text{peak})$	—	—	3	mA
<b>Étages de FI, CAG et BF</b>					
Tension d'entrée CC (broches 3 et 4)	$V_i$	—	2,0	—	V
Impédance d'entrée FI (broche 3 vers 4)	$Z_i$	2,4	3,0	3,9	k $\Omega$
Capacitance d'entrée FI	$C_i$	—	7	—	pF
Tension d'entrée FI pour THD = 3% à m = 80% (broches 3 et 4)	$V_i$	—	90	—	mV
Impédance de sortie FI (broche 10)	$Z_o$	—	50	—	$\Omega$
Tension de sortie FI hors-charge à $V_i = 10 \text{ mV}$ (broche 10)	$V_o$	180	230	290	mV
Gain en tension avant début de CAG (broche 3 vers 4; 6 vers 18)	$G_v$	—	68	—	dB
Plage CAG des étages FI : variation de $V_{3-4}$ pour une variation de $V_{o(AF)}$ ; 1 dB de $V_{3-4}$ (ref) = 75 mV	$\Delta V_v$	—	55	—	dB
Tension de sortie BF à $V_{3-4(IF)} = 50 \mu\text{V}$	$V_{o(AF)}$	—	130	—	mV
Tension de sortie BF à $V_{3-4(IF)} = 1 \text{ mV}$	$V_{o(AF)}$	—	310	—	mV
Impédance de sortie BF (broche 6)	$Z_o$	2,8	3,5	4,2	k $\Omega$
<b>Pilote d'indicateur</b> (broche 11)					
Tension de sortie à $V_i = 0 \text{ mV}$ ; $R_L = 2,7 \text{ k}\Omega$	$V_o$	—	—	140	mV
Tension de sortie à $V_i = 500 \text{ mV}$ ; $R_L = 2,7 \text{ k}\Omega$	$V_o$	2,5	2,8	3,1	V
Résistance de charge	$R_L$	1,5	—	—	k $\Omega$
<b>Inverseur de mise en veille</b>					
Seuil de commutation à $V_P = 7,5$ to $18 \text{ V}$ , $T_{\text{amb}} = -40$ to $+80^\circ \text{C}$					
Tension ON	$V_{2-1}$	0	—	2,0	V
Tension OFF	$V_{2-1}$	3,5	—	20,0	V
Courant ON à $V_{2-1} = 0 \text{ V}$	$-I_2$	—	100	200	$\mu\text{A}$
Courant OFF à $V_{2-1} = 20 \text{ V}$	$I_2$	—	—	10	$\mu\text{A}$

S'il est un domaine dans l'électronique professionnelle où l'on a fait des progrès remarquables, c'est sans aucun doute celui des circuits intégrés programmables, ceux conçus pour remplir des fonctions logiques en particulier. Là où, il n'y encore que 2 lustres, il fallait une carte de composants logiques discrets complète (typiquement de la série 74), on trouve aujourd'hui un seul et unique composant programmable. Cette évolution est due à l'utilisation de composants comportant de plus en plus de « portes » et de broches. De nos jours, ces composants sont pratiquement toujours des FPGA (*Field Programmable Gate Array*).

Atmel UK Limited

# cours : dessin de FPGA Atmel (1)

## 1ère partie : introduction

AVEC,  
LE MOIS PROCHAIN,  
CD GRATUIT EN COUVERTURE

Mais, au fait, c'est quoi, très exactement, un FPGA. La dénomination suggère une matrice de portes logiques pouvant être programmées pour remplir une fonction spécifique. Cette description est, en gros, exacte si nous considérons que la structure logique programmable la plus petite n'est pas une porte, mais un élément appelé cellule. Il est possible de programmer, non seulement les cellules mais également leurs interconnexions, ce qui permet de réaliser des fonctions plus complexes à base de ces cellules relativement simples. Les cellules sont ordonnées symétriquement de la manière illustrée par la **figure 1**. Le composant comporte également des broches d'entrées/sorties servant à l'application de signaux à la matrice. L'adressage des cellules peut se faire de différents endroits par le biais de ce que l'on appelle des **répétiteurs** (*repeater*), comme l'illustre la **figure 2**. Le manuel intitulé « Interactive FPGA

Architecture Guide » présent sur le CD-ROM qui sera proposé sur la couverture du prochain numéro est un bon point de départ pour se faire une idée de l'architecture de la famille de FPGA la plus récente d'Atmel, la AT40K. Ce fichier vous permet de faire le tour de la hiérarchie d'une FPGA du type AT40K et d'examiner toutes ses caractéristiques les plus intéressantes. S'il est vrai qu'il n'y a aucun impératif à en savoir plus et que l'on peut fort bien considérer les FPGA comme des « boîtes noires » jusqu'à un certain point, il peut s'avérer intéressant d'avoir une idée, même globale seulement du fonctionnement interne d'un tel composant.

### Les avantages majeurs d'un FPGA

L'architecture FPGA comprend de la **SRAM utilisateur embarquée** disponible pour la création de RAM (*Random Access Memory*) synchrones simple et double port ainsi que des FIFO (*First-In, First-Out*) embarqués eux aussi. Cette approche permet des développements rapides et à faible coût vu que l'on n'utilise pas de cellule logique en tant qu'éléments de stockage, ce qui aurait poussé au choix d'un composant de capacité plus importante et partant plus coûteux. L'existence de **5 niveaux de structures**

**de bus** permettent de penser qu'il doit être possible de router un dessin dans le composant le plus petit possible. La **figure 3** illustre la structure d'un plan de bus. Ceci permet en outre de « verrouiller », dès le début du cycle de conception, les Entrées/Sorties utilisateur, tout en sachant que le dessin pourra être routé dans le composant choisi.

La structure octogonale du composant telle que l'illustre la **figure 4a** permet la connexion d'une cellule avec ses 8 voisins les plus proches. Ceci permet l'utilisation de multiplicateurs de matrice très efficaces et autres fonctions DSP sans avoir à faire appel à une ressource de bus. Comme le montre la **figure 4b**, chaque cellule possède également un certain nombre de connexion vers le bus.

On dispose de **fonctions multiples au niveau de toutes les broches d'Entrées/Sorties (E/S)** telles que sorties en drain ouvert, et triggers de Schmitt sur les entrées. Elles se laissent aussi configurer broche par broche, ce qui permet d'accorder chaque broche à sa fonction propre. Il y a 2 E/S par cellule de noyau extérieure, les **E/S primaires et secondaires**. Les E/S primaires s'interfacent directement à la cellule du noyau et aux répétiteurs que comporte la ressource de bus adjacente. Les E/S secondaires se connectent aux connexions diagonales des cellules des plans supérieur et inférieur et, par le biais des répétiteurs les plus proches, à la ressource de

bus adjacente. De cette façon les broches des coins peuvent être utilisées en E/S ce qui élimine un goulot d'étranglement auquel on se trouve souvent confronté dans le cas de dessins requérant beaucoup d'E/S. Les E/S des composants **respectent pleinement les normes PCI**, disposant d'horloges additionnelles pour le fonctionnement en mode PCI. Ceci permet l'implémentation d'interfaces PCI sans nécessiter de composants supplémentaires.

Nous disposons, outre des horloges normées fast PCI, de **8 signaux d'horloge globaux avec modes d'économie d'énergie (power conservation)** disponibles un peu partout dans le composant.

Les composants se distinguent par une **consommation extrêmement faible**, inférieure à 200  $\mu$ A en mode de veille et de l'ordre de 2 mA/MHz en opération. Toutes les caractéristiques évoquées jusqu'à présent combinées à un ensemble d'outils de conception sophistiqué mettent le AT40K en état d'offrir bien des choses au concepteur et à l'utilisateur de FPGA.

## Curriculum

Bien que le FPGA paraisse, à première vue, offrir tout ce dont peut rêver un concepteur, 3 aspects du FPGA en ont interdit la mise en oeuvre par l'amateur, à savoir :

1. la méthodologie de conception;
2. les outils de développement logiciels;
3. les outils de développement matériels.

Nous allons, dans le premier des 3 articles consacré au sujet et publié ce mois-ci, nous intéresser au premier de ces aspects et tenter de trouver des moyens de décrire le matériel que nous voulons implémenter. Dans les articles suivants nous décrirons l'utilisation des outils de conception logiciels et des outils matériels présents sur le CD-ROM accompagnant le prochain numéro, ce qui nous amènera à voir l'utilisation de l'environnement matériel de développement du Atmel AT40K. Pour tuer dans l'oeuf toute polémique quant au coût de l'utilisation d'un FPGA, Atmel nous a proposé leur set d'outils de conception pour FPGA sur le CD-ROM; il accompagnera le prochain numéro d'Ektor. Ce CD-ROM comporte des versions parfaitement fonctionnelles des logiciels Place et Route d'Atmel, un outil de synthèse VHDL et un générateur de modèle (template) VHDL, et tout cela gratuitement.

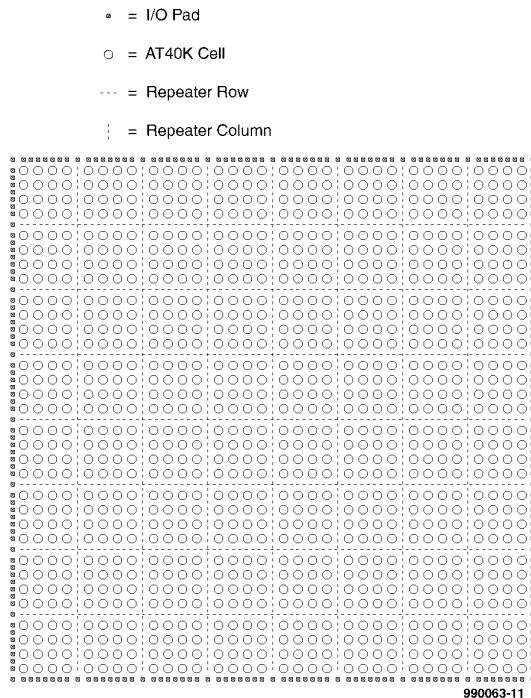


Figure 1. Matrice symétrique entourée d'E/S (AT40K20).

## Méthodes de dessin d'un FPGA

Les méthodes de conception sont les moyens par le biais desquels nous saisissons le concept devant être implémenté dans le FPGA. Il existe différents moyens d'y arriver. La première technique qui est aussi la plus populaire est la **saisie de schéma**. La méthode de conception traditionnelle utilisée en électronique utilise un symbole pour décrire la fonctionnalité et la connectivité dans un schéma. La description d'un circuit se fait au niveau du composant, et lorsqu'il s'agit d'un schéma numérique cela implique de descendre (typiquement) au niveau des portes logiques. Cette solution constitue un impératif vital lors de la conception d'un circuit imprimé de manière à ce qu'il n'y ait pas la moindre ambiguïté quant à la fonctionnalité correcte des composants et à leur interconnexion (*connectivity*). On n'a cependant, dans le cas d'un FPGA, que très rarement besoin de l'implémentation logique exacte d'une fonction au coeur de celui-ci. Il peut être nécessaire, sur un schéma, de créer plusieurs feuillets pour implémenter un compteur, ce qu'il est possible, nous le verrons, de réaliser d'une façon bien plus efficace tout en obtenant les mêmes résultats avec bien moins de risques d'erreur. La saisie de schéma reste, dans le cas du dessin d'un FPGA, cependant une approche très prisée, en raison de l'utilisation d'utilitaires qui permettent la réalisation de blocs fonctionnels de

haut niveau dits macros. Ces macros sont utilisés comme des composants complets, ce qui simplifie partant la conception par le biais de la saisie de schéma. L'inconvénient majeur de l'approche « saisie de schéma » est le coût élevé des outils de tierce partie et la puissance de traitement importante qu'ils requièrent tout simplement pour tourner. Un certain nombre de fabricants de FPGA proposent des versions « d'évaluation » (gratuites) de leurs outils, mais l'amateur lambda ne fait pas, normalement, partie des destinataires de tels programmes. Les logiciels de simulation grèvent eux aussi le budget de fonctionnement, mais vu les risques d'erreur possibles que connaît la saisie de schéma, la simulation est devenue une étape vitale dans l'organigramme d'une conception de circuit. Un peu au-delà de la saisie de schéma, mais aussi dans une sphère de coûts élevés, on trouve les **logiciels d'entrée pour machine d'état (state-machine) graphique**. Il s'agit bien souvent d'extensions assujetties à une saisie de schéma et auxiliaires servant à faciliter la conception de machines d'état complexes. La description d'une machine d'état sous la forme de portes logiques est une affaire prenant énormément de temps. Il va falloir commencer par concevoir la machine d'état, pour la convertir en équations logiques équivalentes, procéder à leur réduction (*minimisation*) pour enfin les implémenter dans le schéma. Ces logiciels permettent à l'utilisateur de dessiner sa machine d'état sous la forme



d'états symbolisés par un cercle, les états étant interconnectés au travers de connexions conditionnelles. Le diagramme d'état est ensuite converti en équations booléennes pour les routines de dessin de FPGA.

La troisième méthode populaire de conception de FPGA recouvre les techniques de **saisie de texte**. Il existe un certain nombre de langages de description de matériel (HDL = *Hardware Description Language*), qui permettent tous de décrire les spécifications d'une fonction soit sous la forme d'une liste d'équations booléennes réduites soit sous celle d'une description fonctionnelle du concept. Le HDL devenu le standard de l'industrie s'appelle VHDL (V pour VHSC = *Very High Speed Integrated Circuit*). Dérivé du programme VHSC du Département américain de la Défense dans les années 70, VHDL permet la description d'un circuit d'un niveau non-dépendant du matériel jusqu'au niveau de chacune des portes. Bien que cet article n'ait pas pour but de vous apprendre VHDL, nous aborderons, par la mise en oeuvre des outils pour le 40K d'Atmel, quelques aspects de la conception sous VHDL.

## Cela sera donc VHDL, et ensuite

La raison de l'accent porté au VHDL tient au fait que les outils disponibles sur le CD-ROM de couverture comprennent un environnement de synthèse VHDL. Il servira pour l'exemple auquel nous nous intéresserons dans le prochain article; on l'utilisera également pour ses propres projets.

Que nous apporte VHDL que n'ont pas les autres méthodes de conception ? Tout d'abord, à haut niveau, il permet une conception n'étant pas assujettie au matériel. Cela signifie que nous pouvons, théoriquement, écrire notre VHDL pour ensuite l'implémenter sur un composant d'un fabricant quelconque. Si cela est vrai en théorie, il se peut qu'il faille, tout comme lorsque l'on écrit du logiciel, opter pour un style de codage plutôt qu'un autre si l'on veut tirer le maximum d'une architecture donnée. Ensuite, on contrôle mieux des projets complexes. Un schéma peut comporter plusieurs feuillets interconnectés les uns aux autres. La plupart des schémas étant « plats », c'est-à-dire ne comportant pas de hiérarchie, il est facile de perdre le contrôle du dessin. VHDL peut être écrit, et il l'est souvent d'ailleurs, sous la forme de petits modules qui pourront être intégrés dans des blocs d'un niveau plus élevé ou dans de multiples projets.

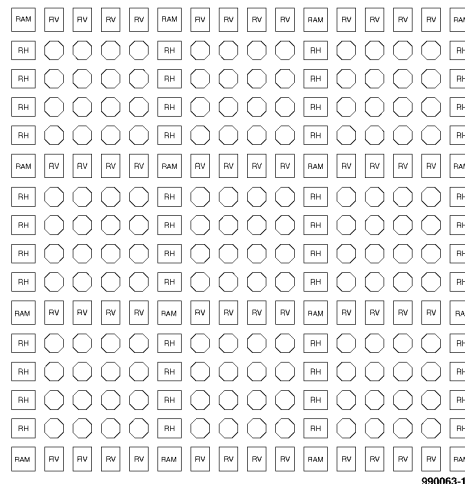
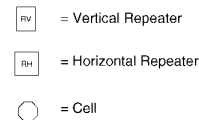


Figure 2. Plan bidimensionnel (partie significative).

De par cette modularité, la création de bibliothèques de « composants » pouvant être réutilisés devient une réalité. Nous verrons, dans le prochain article, comment cette réutilisation s'intègre dans les outils de développement logiciels pour FPGA.

Troisièmement, on supprime une part importante des calculs en algèbre de Boole requis pour implémenter des fonctions de haut niveau. Il faudrait, pour, par exemple, dessiner la fonction d'un comparateur d'égalité à 8 bits en logique discrète, 8 portes ET (AND) à 2 entrées et une porte ET à 8 entrées (on peut imaginer d'autres approches bien entendu). Il y aurait également

25 interconnexions. Pour le même résultat on écrirait en VHDL les équations suivantes :

```
IF (a=b) THEN
    eq := 1;
ELSE
    eq := 0;
END IF;
```

formules dans lesquelles a et b sont les 2 x 8 entrées, eq symbolisant la sortie. Les économies d'énergie ne paraissent pas impressionnantes. Imaginez cependant ce qui se passerait si la fonction requise pour un basculement de la sortie soit un « 1 » logique lorsque

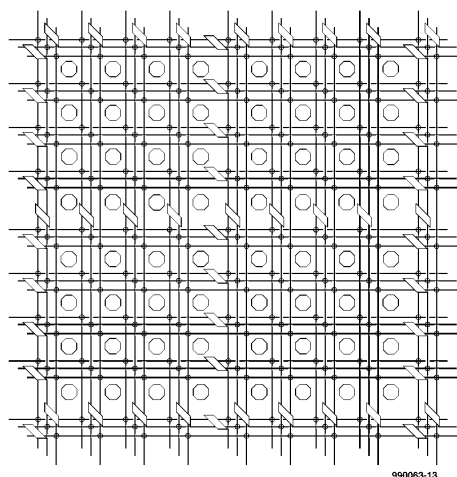
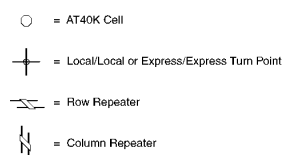


Figure 3. (Un des 5) plan de bus.



a est supérieur à b. Le schéma résultant serait très brouillon, alors qu'en VHDL il suffit de modifier une ligne, à savoir :

```

IF (a>b) THEN
    eq := 1;
ELSE
    eq := 0;
END IF;

```

Et si la fonction devenait « supérieur ou égal à » ? À nouveau il suffit d'une toute petite modification du programme VHDL :

```

IF (a>=b) THEN
    eq := 1;
ELSE
    eq := 0;
END IF;

```

Il devient évident ainsi, sans même être bien initié à VHDL, qu'une fonction de haut niveau, typique de celles que l'on rencontre lors de la conception d'un FPGA, est aisément créée et modifiée en fonction des circonstances si l'on

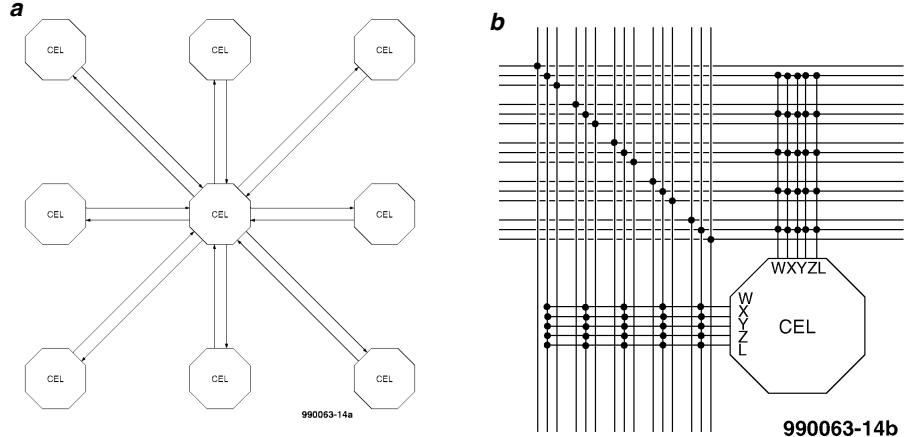


Figure 4. (a) Connexions cellule à cellule; (b) connexions cellule à bus.

utilise VHDL

En VHDL, la simulation se fait par le biais de fichiers appelés des programmes de test (*testbench*). Ils ne conviennent qu'aux dessins au niveau des portes (ou cellules), approches connues sous la dénomination de RTL (*Register Transfer Level*).

## Le mois prochain

Nous verrons alors comment prendre un fichier VHDL, en faire la synthèse et utiliser le fichier résultant pour un placement et routage d'un circuit FPGA.

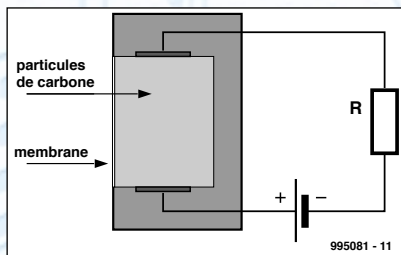
(990063-1)

# HISTOIRE DE L'ÉLECTRONIQUE (8)

À la fin du 19<sup>ème</sup> siècle, plusieurs scientifiques travaillaient à la conversion du son en signaux électriques. David Hughes présenta en 1878 le premier microphone utilisable.

Son « appareil » était constitué d'un petit boîtier rempli de poussière de charbon et fermé sur l'avant par une membrane non conductrice. Une paire d'électrodes positionnées sur le dessus et le dessous de la boîte étaient reliées à une pile de sorte que le microphone était traversé par un courant continu d'une intensité donnée. Lorsqu'un son faisait entrer la membrane en vibration, la poussière de charbon subissait une certaine mise sous pression ce qui se traduisait par une variation de la résistance présente entre les 2 électrodes et partant du courant circulant à travers le microphone. On a donc superposition d'un courant alternatif sur le courant continu existant, signal alternatif dont les variations suivent le signal acoustique capté par la membrane. Bien que perfectionné, ce principe du microphone au charbon reste encore d'actualité dans le monde du téléphone.

L'électricité prit de plus en plus d'importance. Dès 1889, avec l'arrivée de la turbine à vapeur capable d'entraîner des dynamos, la demande de puissance plus importante put enfin être satisfaite. À cette même époque, Galileo Ferraris procédait à des expériences mettant en oeuvre 2 courants alternatifs distincts. Il constata qu'il était possible, en appliquant à 2 bobines fixes des courants alternatifs de même fréquence mais déphasés l'un par rapport à l'autre, de générer un champ magnétique rotatif. Nikola Tesla était, à la même époque, de son côté, indépendamment, en train d'expérimenter avec 3 courants alternatifs décalés l'un par rapport à l'autre d'un tiers de



**Principe du microphone au charbon.**

période. Ceci donna naissance, peu de temps après, au premier moteur triphasé. L'époque juste avant le changement de siècle vit l'électro-technique se subdiviser en 3 branches, la technologie « forts courants », l'éclairage électrique et la technologie « faibles courants » qui plus tard donna naissance à l'électronique.

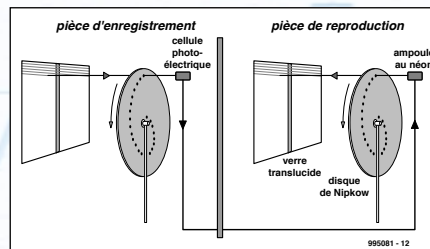
Passons du coq à l'âne. En 1883, Paul Nipkow imagina un système permettant une transmission électrique d'images. L'idée à la base de son système était qu'une cellule photo-électrique pouvait convertir des points lumineux à l'intensité variable en variations de tension qui attaquaient une ampoule au néon qui reproduirait à son tour les variations de la lumière. Vu que la transmission d'une image complète impliquerait un nombre impressionnant de cellules photo-électriques et d'ampoules au néon, Nipkow, se référant au « Téléscope » de Constantin Senlecq, qui datait de 1881, imagina une autre approche.

Il intercala, entre l'image et la cellule photo-électrique, un disque en rotation dotée d'une série de trous en forme de spirale, permettant d'échantillonner les éléments constituant l'image (les pixels), ligne par ligne et ce en suivant une sorte de ligne courbe.

Il y avait, côté « récepteur », un disque identique à la rotation synchrone avec celle du premier et qui, par le biais de l'ampoule au néon placée derrière, reconstruisait les éléments de l'image. Pour peu que les disques tournent à une vitesse suffisante, la succession des pixels créait une image complète.

Paul Nipkow obtint, en 1885, un brevet pour son invention; on le considère communément comme le père de la télévision.

(995081)



**Le système de transmission d'image de Paul Nipkow.**

Un outil de développement graphique de la nouvelle génération d'outils de développement à orientation graphique suscite toujours, dans le monde des microcontrôleurs, un regain d'attention et un intérêt énorme. Les outils de développement actuels, bien souvent complexes et au confort d'utilisation très amélioré, constituent, pour de nombreux développeurs venant de l'automatisation ou de l'électrotechnique industrielle, un obstacle quasiment-infranchissable. Un programme de développement à interface graphique tel que **REALIZER** constitue une « perche » d'une portée inattendue. La nouvelle version 32 bits du **STREALIZER** possède, ce qui n'était pas le cas de ses prédécesseurs, une capacité de travail en temps réel sensiblement améliorée et permet, pour la première fois, la description d'exécution de programmes pilotés par interruption.

Rolf Nandlinger (STMicroelectronics GmbH)

# ST-REALIZER pour ST6 et ST7

## outil de développement graphique de la prochaine génération

Tous ceux d'entre nous qui ont (déjà) eu l'occasion de programmer un microcontrôleur en assembleur savent quelles difficultés ils risquent de rencontrer au cours d'un tel projet. Avant d'entrer dans le vif du sujet, il faudra commencer par se familiariser avec les architectures et instructions souvent complexes du nouveau microcontrôleur. Ceci fait, on pourra passer au développement du programme et penser à l'utilisation de l'application. Au cours de cette phase il ne manquera pas de rencontrer de nombreux problèmes souvent dus à la méconnaissance de caractéristiques spécifiques du processeur. Ce n'est qu'après une étude minutieuse des manuels et des notes d'applications qu'il trouvera enfin une solution à ses problèmes. Ces différents facteurs se traduisent bien souvent, lors du développement de logiciel, par un stress dû au manque de temps. De ce fait, le programmeur ne dispose plus du temps suffisant pour lui permettre un test exhaustif de son application et l'écriture d'une documentation complète de son programme. Il n'est pas rare que cette situation se traduise par des modifications ultérieures du logiciel ou, dans le cas le plus désastreux par un rappel de produits déjà délivrés au client.



### Le concept du développement

La société néerlandaise Actum Solutions met à disposition, avec son logiciel de développement **STREALIZER**, un outil de développement capable de solutionner très efficacement ces problèmes. L'idée à la base de ce concept est d'être présent, pour ainsi dire, à l'instant même de la naissance d'une nouvelle application. Au début

d'un projet, les ingénieurs de développement ont, dans la plupart des cas, une idée précise de la fonction de leur nouvel appareil. Tout le reste du processus, à savoir le choix de l'architecture contrôleur la mieux adaptée, la taille correcte du boîtier, l'apprentissage du langage de programmation, le débogage et la documentation à écrire bloquent en fait l'atteinte du but et, partant, devraient, autant que pos-

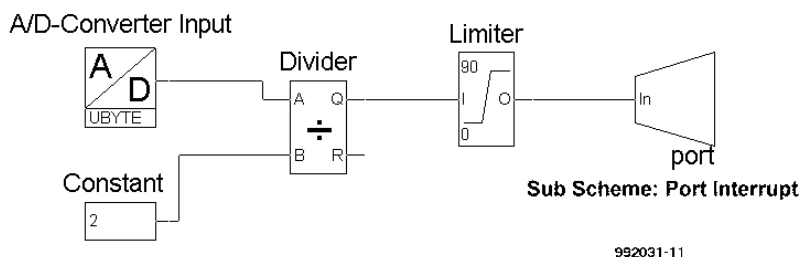


Figure 1. Programme principal de la version A de notre exemple (gradateur piloté par potentiomètre).

sible, passer à l'arrière-plan. C'est très exactement à ce niveau que se situe l'avantage d'une programmation graphique. Il est possible, par la combinaison de symboles logiques simples, qui se trouvent déjà classés dans différentes bibliothèques (*library*), de décrire (dessiner), à l'intérieur d'un éditeur, par quelques clics de souris, la fonction d'une application. L'apprentissage de cette façon –devrait-on parler d'art ?– de programmer est presque intuitif sachant que l'on a, à dessein, opté pour un langage à base de symboles très simple. De même que plus personne n'a de problème à saisir la signification des pictogrammes que l'on rencontre dans les aérogares de par le monde, les symboles utilisés par STREALIZER sont très proches des symboles de saisie de schéma tels que les connaît l'électrotechnique. La connexion des différents symboles se fait, comme dans le cas d'un schéma, par le simple traçage d'une ligne. On peut, une fois que la description du déroulement d'un programme est totalement terminée, tester le résultat à l'aide d'un programme de simulation intégré et le cas échéant l'optimiser. Lorsque le développeur est satisfait de son travail, il pourra faire son choix dans la liste des contrôleurs de type adéquat proposée et demander à l'analyseur intégrée de générer le code machine final qui sera programmé dans le contrôleur. En guise

de « bonus » le programmeur se voit proposer, par une sortie sur son imprimante du déroulement du programme, une documentation complète de son programme.

## La nouvelle génération

La version précédente du STREALIZER disponible jusqu'à présent convenait, de par sa programmation structurée, au pilotage de processus à la chronologie non-critique. La version 32 bits proposée actuellement permet, pour la première fois, de décrire un déroulement de programme piloté par interruption. Cela donne à l'utilisateur de nombreuses possibilités d'application nouvelles. Nous allons vous montrer, à l'aide d'un **exemple**, combien il est facile, même pour un néophyte, d'arriver à de bons résultats.

### Définition du problème

Le but de l'opération est de mettre au point 2 versions d'un gradateur alimenté par le secteur et piloté par microcontrôleur. La version A disposera, pour la définition de la valeur de consigne de la luminosité, d'un potentiomètre, alors que dans le cas de la version B, la commande de cet élément se fera par le biais d'une paire de touches.

### Description de la fonction

Le changement de la luminosité se fait

par déplacement, dans un sens ou dans l'autre, de l'instant d'amorçage d'un triac. Pour la version A, cet angle de phase est proportionnel à la valeur analogique définie par le potentiomètre. Dans le cas de la version B, l'angle de phase correspond à la valeur d'un compteur modifiée par action sur 2 touches. Si l'utilisateur appuie longtemps sur une touche, le contenu du compteur doit changer jusqu'à ce que soit atteinte une valeur limite prédéfinie.

La référence de l'instant d'amorçage du triac est fournie par l'information de passage par zéro de la tension du secteur. Ce signal de référence est appliqué à une entrée de port dotée d'une fonction d'interruption du microcontrôleur. Il faudra, en cas de déclenchement d'une interruption, produire une temporisation qui corresponde à l'angle de phase détecté auparavant. Le triac est amorcé après écoulement de cette temporisation. En vue de limiter la complexité matérielle du montage, le triac n'est pas commandé par le biais d'une impulsion d'amorçage longue mais par une série d'impulsions courtes.

## Programmation

La description fonctionnelle est traduite en un langage symbolique. Le développeur a à sa disposition plusieurs bibliothèques d'où il peut tirer les relations requises.

### Versión « potentiomètre » :

La figure 1 montre le programme central symbolisé de la version du gradateur à potentiomètre. Le symbole du convertisseur A/N donne comme résultat en sortie une valeur à 8 bits, nombre que l'on divise par 2 et que l'on dote de limites inférieure et supérieure. La valeur de compteur entre zéro et 90 ainsi définie représente un angle de phase compris entre 0 et 100%. Le transfert de la valeur vers la

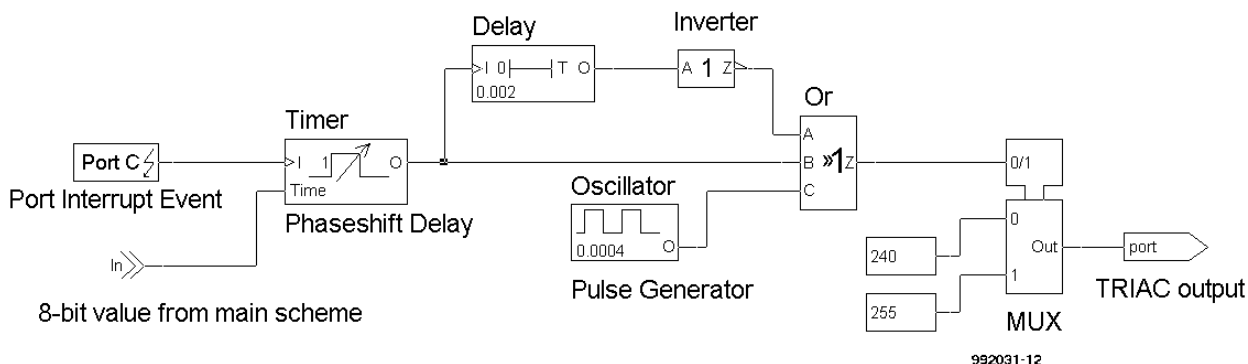


Figure 2. Sous-programme « Port Interrupt ».

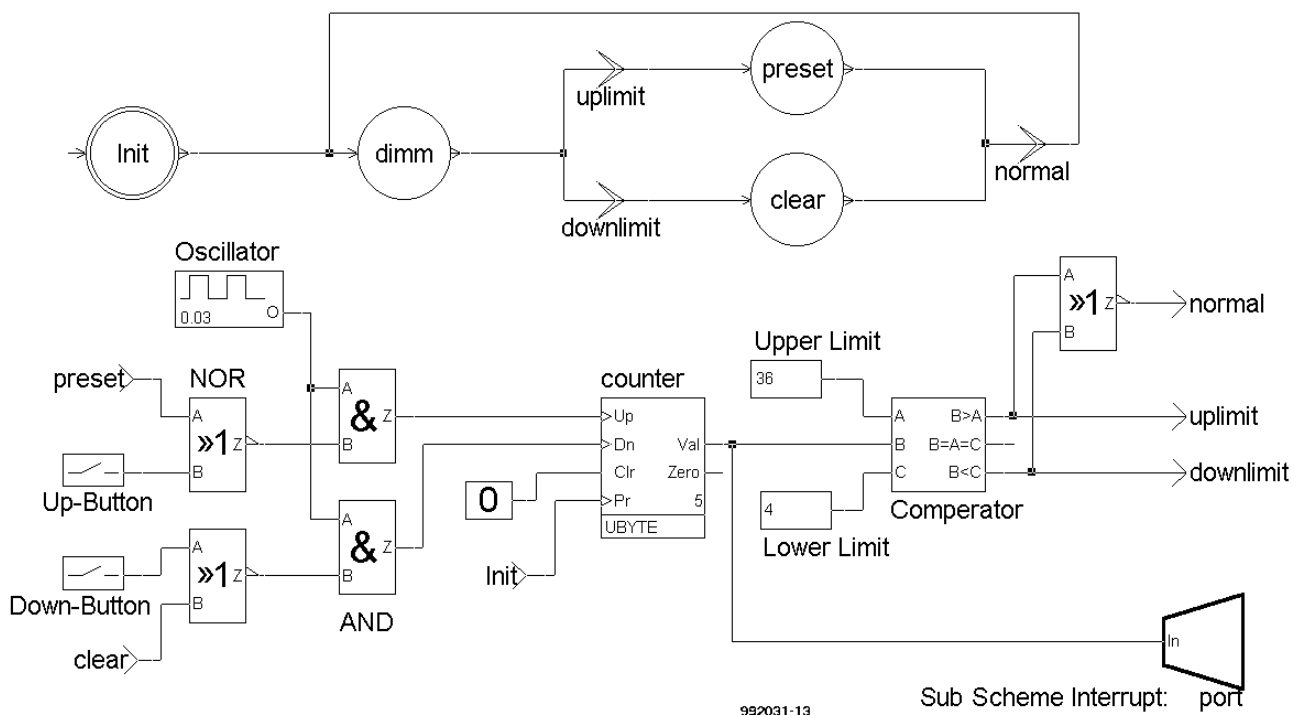


Figure 3. Programme principal de la version A de notre exemple (gradateur piloté touches).

routine d'interruption se fait par le biais du symbole d'un sous-schéma.

L'initialisation du contrôleur, le démarrage du convertisseur A/N et son interrogation, la division et tout le reste sont définis par les fonctions de bibliothèques correspondantes, ces fonctions restant en arrière-plan et, partant, invisibles et secrètes en ce qui concerne le programmeur. La structure très simple du programme principal ne nécessite pas la moindre décision logique.

Ceci signifie que, lors de l'exécution de la boucle du programme principal, on commence par lire le résultat de la

conversion A/N, en effectue la conversion arithmétique avant de le transmettre à la routine d'interruption.

Il n'est donc pas nécessaire, dans le présent exemple, de prévoir un pilotage de l'exécution du programme principal, ce que l'on appelle une « *state-machine* ».

La figure 2 donne la routine d'interruption correspondante qui doit prendre corps sur une feuille de travail distincte. La routine d'interruption se caractérise par le symbole d'événement (*event*) que nous avons, dans le présent exemple, disposé sur la gauche de la feuille de travail.

Un double-clic sur ledit symbole permet de définir le type d'interruption et le numéro de broche. En cas d'interruption (au passage par zéro du signal sinusoïdal), on démarre un temporisateur utilisant la valeur de comptage calculée du programme principal, ce temporisateur produisant l'angle de phase souhaité. Après écoulement de cette temporisation on génère, à l'aide d'un oscillateur, d'un générateur de retard (*delay*), d'un inverseur et d'une triple porte OU, un train d'impulsions comportant 5 impulsions d'une durée de 0,2 ms chacune. Le multiplexeur sert au transfert simultané du train d'impulsions à 4 broches de port de manière à accroître la puissance des tampons de commande. La définition du port se fait par un double clic sur le symbole de sortie. Cette version de l'application est décrite complètement et peut donc être compilée.

L'utilisateur n'a pas eu besoin, jusqu'à présent, de faire le choix d'un contrôleur donné. Il a maintenant le choix entre les familles de microcontrôleurs ST6 et ST7 de STMicroelectronics. Il faudra commencer par opter, dans ces familles, pour un type plus gros vu qu'il est difficile de déterminer à ce moment-là de quelles ressources aura effectivement besoin le programme. Au cours de la conversion, SFREALIZER fournit un rapport signalant d'éventuelles erreurs et avertit en cas de détection d'une ambiguïté. Il apparaît, en fin d'opération, une statistique qui donne très exactement les res-

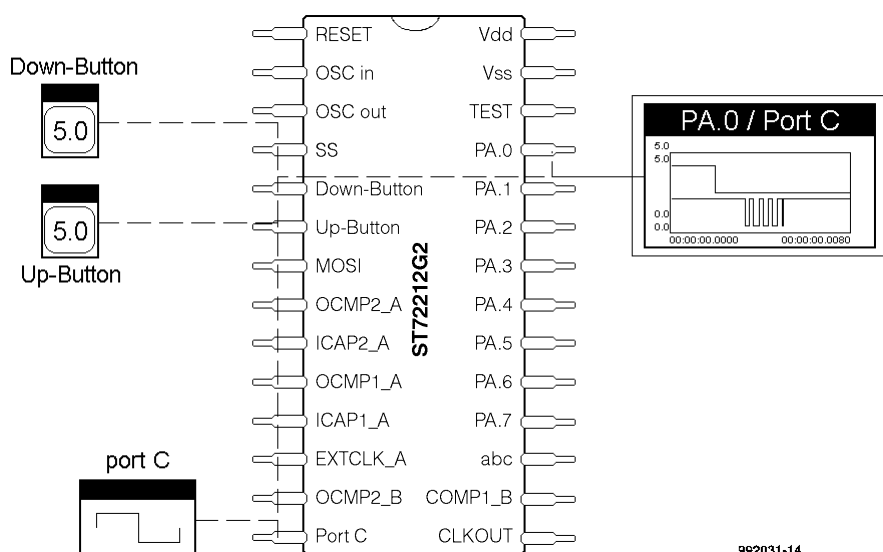


Figure 4. Simulation au niveau des broches.



sources nécessaires.

À partir de cette information le programmeur pourra se faire une idée des fonctionnalités additionnelles qui peuvent encore être empaquetées dans le contrôleur utilisé actuellement voire opter pour un contrôleur de capacité de mémoire moindre. La description de programme graphique n'ayant pas la moindre relation directe avec le matériel, il n'y a pas le moindre problème à choisir, ultérieurement, l'un des autres contrôleurs possibles sans que cela n'oblige à ressaisir le schéma. Il suffira uniquement de répartir à nouveau les entrées et les sorties, par un double clic, sur les nouvelles broches d'ESproposées.

### La version « à touches »

En ce qui concerne la seconde version de l'application, on fait appel à 2 boutons-poussoirs pour le réglage de la luminosité. Sur le schéma, 2 symboles d'entrée numérique symbolisent cette fonction. Comme on le voit sur la **figure 3**, les symboles des entrées numériques ont chacun une sortie logique. Il est important, si l'on veut comprendre le fonctionnement du REALIZER, de connaître la convention suivante : la sortie du symbole d'entrée représente l'état physique de la broche d'entrée et se trouve, partant, à l'état « 0 » ou « 1 ». Une action sur une touche active au niveau basse traduit, si ladite ligne, par la série d'états suivante : 1-0-1. Ce changement d'état s'applique également à l'entrée du compteur, ce qui se traduit par son incrémentation ou sa décrémentation. On a intercalé une porte NON-OU (NOR) entre l'entrée et le compteur. Cette technique de branchement permet d'éviter que la valeur de comptage ne sorte du domaine d'angle de phase délimité à l'aide des constantes de minimum et de maximum d'angle de phase. L'utilisateur devra bien entendu voir comment faire pour vérifier les limites du compteur. Ceci implique, dans notre exemple, la présence, dans le programme principal, d'une machine d'état (*state-machine*). Comme l'illustre la figure 3, cet ordigramme symbolique comporte des états (*states* = cercles) et des conditions (*conditions* = double flèche) qui doivent être remplies pour passer d'un état au suivant. À ce niveau également il est important de comprendre qu'une dénomination d'état actif (« dimm » par exemple) correspond à un « 1 » logique alors que les dénominations d'état non-actifs sont eux représentées elles par un « 0 ». Si ce nom actif réap-

paraît en d'autres endroits du schéma, toutes les parties du circuit qui y sont directement reliées sont elles aussi au niveau logique haut. On aura changement entre 2 états lorsque le nom de la condition se trouve mise à « 1 » par l'une des parties du circuit y étant reliée. Si, par exemple, le compteur atteint la limite supérieure, la sortie correspondante du comparateur passe à « 1 ». Cette sortie est dénommée « uplimit ». Ceci a pour conséquence de faire passer la machine d'état de l'état « dimm » à l'état « preset ». De ce fait, le nom « preset » devient actif et bloque l'entrée de touche « Up-Button » jusqu'à ce que le compteur soit à nouveau décrémentation. Une fois que la valeur de comptage réelle est déterminée de cette façon, elle est transmise à la routine d'interruption. Les routines d'interruption des versions A et B sont identiques.

### Simulation

Une fois que l'utilisateur a également compilé cette version sans détection d'erreur, il peut tester les 2 programmes à l'aide d'un simulateur graphique. Il peut opter entre une simulation au niveau des broches (*pin-level*) et une simulation sur le plan du schéma (*schematic*). Dans le premier cas on voit apparaître le microcontrôleur sous la forme d'un circuit intégré complet aux broches d'entrée duquel peuvent être appliquées différentes formes de signal, en provenance d'entrée numériques, analogiques, voire d'un générateur de sinus ou de rectangle. On trouve à la sortie des moniteurs numé-

riques et un oscilloscope symbolique. Cette technique de simulation permet un examen du comportement de l'ensemble du circuit intégré vers le monde extérieur. En cas d'utilisation de la seconde technique, il devient possible de brancher des simulateurs et des moniteurs directement à n'importe quelle ligne du circuit. C'est cette seconde technique de simulation qu'illustre le schéma de la **figure 5**. Elle permet un examen dans le détail du circuit.

### En conclusion

Comme l'illustre notre exemple, la nouvelle mouture du ST REALIZER permet, en très peu de temps, d'écrire des applications à la chronologie critique sans qu'il ne soit nécessaire de disposer de connaissances préalables d'un langage de programmation spécifique à un microcontrôleur donné. Cette approche présente outre les avantages d'une prise en main et d'un développement rapides, celui de permettre au programmeur de se rabattre sur des fonctions disponibles en bibliothèque testées ce qui partant améliore la qualité de son programme. Ceci a comme corollaire d'éviter au programmeur de perdre du temps à décrire son programme de façon exhaustive vu que le déroulement du programme est facile à saisir vu qu'il est visualisé sur quelques feuilles de papier seulement. La nouvelle génération du STREALIZER constitue ainsi un complément majeur pour les langages de programmation pour microcontrôleurs traditionnels.

(982093-1)

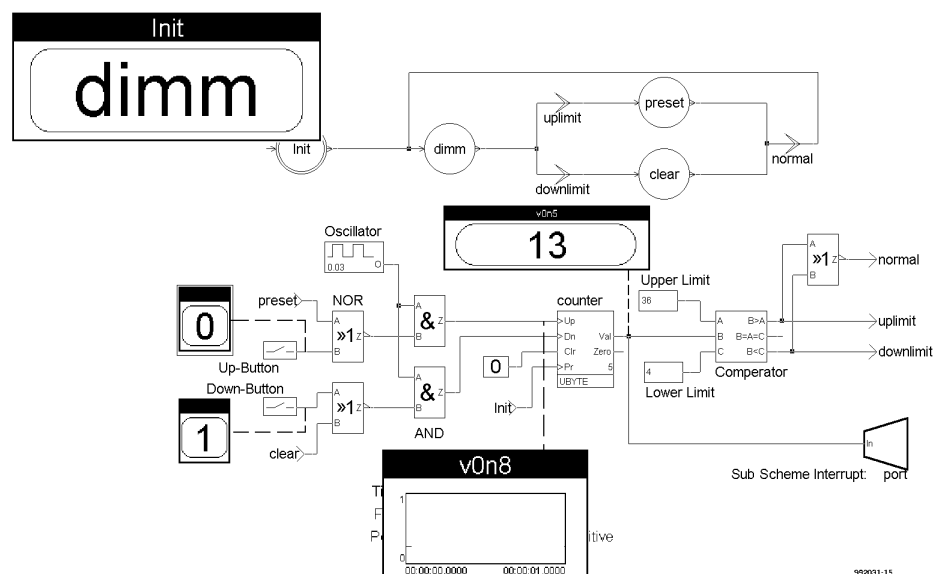


Figure 5. Simulation fonctionnelle.



Il existe également, en ce qui concerne les interfaces pour disques durs pour PC, outre l'interface IDE ou EIDE, la plus utilisée, une autre interface très connue, l'interface SCSI. Si l'interface EIDE permet la connexion d'un maximum de 4 disques durs ou lecteurs/enregistreurs de CD-ROM, l'interface SCSI peut se voir connecter jusqu'à 7 périphériques. Il existe même des systèmes SCSI qui s'accommodent d'un maximum de 16 périphériques (Wide et Ultra-Wide SCSI). Pour peu que l'on respecte certaines « règles du jeu » il n'est pas très difficile d'insuffler la vie à un système SCSI. L'un de ces impératifs est une terminaison correcte du câble d'interconnexion à l'aide de ce que l'on appelle des terminaisons.

Andreas Köhler

# Terminator

## terminaison de fabrication-maison pour systèmes SCSI

L'un des avantages majeurs de l'interface SCSI par rapport à l'IDE est, dans la pratique quotidienne, sa flexibilité plus grande ainsi que la possibilité qu'elle a d'accepter la connexion de périphériques externes. Lorsque l'on parle de périphériques il ne s'agit pas uniquement de disques durs et de lecteurs de CD-ROM, mais également de scanners, de lecteurs MO (Magnéto-Optique), sans parler d'autres lecteurs de bande (*streamer*). À cela s'ajoute une faible charge de la CPU et une faible utilisation des ressources, IRQ et DMA, disponibles; l'avantage de vitesse souvent évoqué lorsque l'on parle de SCSI est devenu sensiblement moindre avec l'évolution de l'EIDE.

### Réflexions et terminaisons

Si l'on transmet une impulsion électrique sur une ligne d'une certaine longueur on constate qu'elle a subi, arrivée au bout de la ligne, certaines vicissitudes. Les flancs du signal n'ont plus la même raideur que celle qu'ils présentaient à la sortie du générateur de signal. Ce « vieillissement » est dû aux capacités et aux inductivités existant tout au long d'une ligne.

On constate, en cas de changement brutal de section du conducteur, l'apparition de signaux parasites dus à des réflexions du signal. On peut, pour une visualisation de l'esprit de ce phénomène, comparer les signaux électriques à des vagues. Les niveaux de signal importants correspondent aux crêtes des vagues, les niveaux faibles

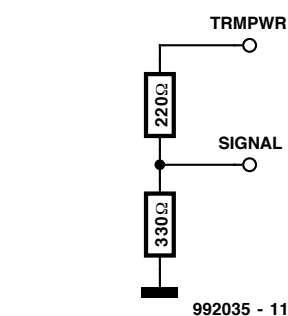


Figure 1. Une terminaison passive comporte un diviseur de tension qui force une ligne de signal à 3,3 V.

à leurs creux.

Lorsqu'une telle vague rencontre un mur solide elle est refoulée. On a un mélange de la vague d'origine avec les parties « réfléchies ».

Dans le cas de signaux électriques l'extrémité d'un conducteur a le même effet qu'un mur dans le cas de la vague, on a réflexion de certaines parties du signal en fin de câble. Ceci se traduit par une réduction du rapport signal/bruit du signal utile. Les appareils qui reçoivent leurs informations par le biais de lignes non-terminées ont donc des problèmes de traitement correct des signaux qui leur arrivent. Ce phénomène devient de plus en plus critique aux fréquences élevées et dans le cas de longueurs de liaison importantes. Dans le cas des systèmes IDE on limite strictement tant le nombre de périphériques que

la longueur des câbles. Dans celui des systèmes SCSI, ces parasites sont éliminés par ce que l'on appelle des terminaisons de ligne.

Dans le cas le plus simple il s'agit d'un diviseur de tension, pris entre le +5 V et la masse, qui force chaque ligne de signal à un potentiel de 3,3 V. Sur un système SCSI on a prévu cette tension de 5 V sous la forme de la ligne TP (*Termination Power*). Le diviseur de tension prend la forme de résistances de 220 et 330 Ω (cf. **figure 1**). Il n'est pas rare que ces diviseurs de tension prennent la forme d'un réseau de résistances. Sur les disques durs un peu plus anciens on trouve souvent, comme terminaisons, entre 2 et 4 réseaux de résistances enfilables de ce type.

Ce type de terminaison rustique ne convient plus aux exigences des systèmes SCSI Fast et Ultra-Fast modernes. On utilise alors ce que l'on appelle des terminaisons actives. Il s'agit, grossièrement, d'un régulateur de tension qui applique, à chacune des lignes de bus du système, une tension de 2,85 V au travers d'une résistance de 110 Ω. L'avantage majeur de ces terminaisons est qu'elles peuvent égaliser les variations de charge naissant lors de changements au niveau du signal. L'élimination des réflexions de signaux est sensiblement améliorée. Cette approche active de la terminaison est l'une des normes requises pour les systèmes Ultra-SCSI.

Il est impératif que cette terminaison n'ait lieu qu'aux 2 extrémités du câble SCSI. La longueur des lignes est alors

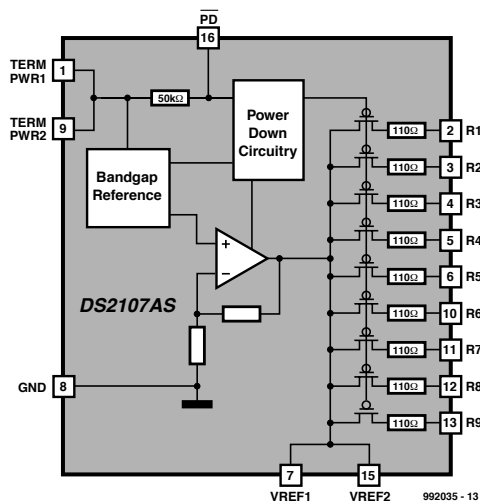


Figure 2. Synoptique du circuit intégré de terminaison de Dallas, le DS2107.

### Tableau 1. Brochage du DS2107

Broche 1	Termpower 1	Arrivée de la tension Termpower
Broche 2	R1	Sortie vers la ligne 1
Broche 3	R2	Sortie vers la ligne 2
Broche 4	R3	Sortie vers la ligne 3
Broche 5	R4	Sortie vers la ligne 4
Broche 6	R5	Sortie vers la ligne 5
Broche 7	Connexion de la tension de référence 1	
Broche 8	Connexion de masse	
Broche 9	Termpower 2	est relié en interne à la broche 1
Broche 10	R6	Sortie vers la ligne 6
Broche 11	R7	Sortie vers la ligne 7
Broche 12	R8	Sortie vers la ligne 8
Broche 13	R9	Sortie vers la ligne 9
Broche 14	non connecté	
Broche 15	Connexion de la tension de référence 2 (est relié en interne à la broche 7)	
Broche 16	/ Power down	sa mise au niveau bas force le Terminator à l'état de haute impédance

uniquement limitée par la charge capacitive.

## Circuits intégrés de terminaison

On pourra, comme nous le disions plus haut, réaliser une terminaison SCSI à l'aide d'un régulateur de tension et des résistances correspondantes. Il faudra opter pour un régulateur à faible chute de tension intrinsèque capable en outre tant de fournir (*source*) que de drainer (*sink*) du courant, ce qui réduit la palette des composants utilisables. Certains fabricants de semi-conducteurs proposent des circuits intégrés de terminaison SCSI spéciaux, Unitrode avec sa série UC560x et Dallas Semiconductor avec ses DS210x par exemple. Outre le régulateur de tension, ces circuits intégrés comportent également des fonctions de protection contre les court-circuits, les surcharges et les surchauffes thermiques. On trouve de plus, sur la plupart d'entre eux, une entrée permettant de forcer le composant à l'état de haute impédance. Il devient possible ainsi d'activer ou de désactiver la terminaison par la fermeture ou non d'un cavalier de court-circuit. On peut aussi envisager l'utilisation d'un circuit intégré d'E/S pour la dite fonction d'activation.

## Le DS2107

Dallas Semiconductor propose, pour les systèmes SCSI 1, SCSI 2, Fast SCSI et Ultra-SCSI, les terminaisons actives DS2105, DS2107 et DS2109. Les 2 premiers permettent de clore 9 lignes, le dernier de terminer un total de 18 lignes. Nous avons, pour notre réalisation, opté pour le DS2107, composant présenté en boîtier SOIC à 16 broches ou TSSOP à 20 broches; on en retrouve le brochage dans le tableau 1.

La figure 2 illustre la structure interne du circuit intégré. Toutes les sorties sont identiques. La tolérance de toutes les résistances est ramenée, en cours de fabrication, à 1% ou moins. La tension de sortie des différentes sorties est de 2,85 V. Chacune d'entre elles peut fournir jusqu'à 24 mA à la ligne correspondante forcée au niveau bas.

## Réalisation du Terminator

Les périphériques SCSI internes (il s'agit principalement de disques durs) comportent, dans la majorité des cas, leur propre terminaison. Ils se laissent dans la plupart des cas activer par le biais d'un cavalier présent sur le disque dur. Le domaine d'applications privilégié

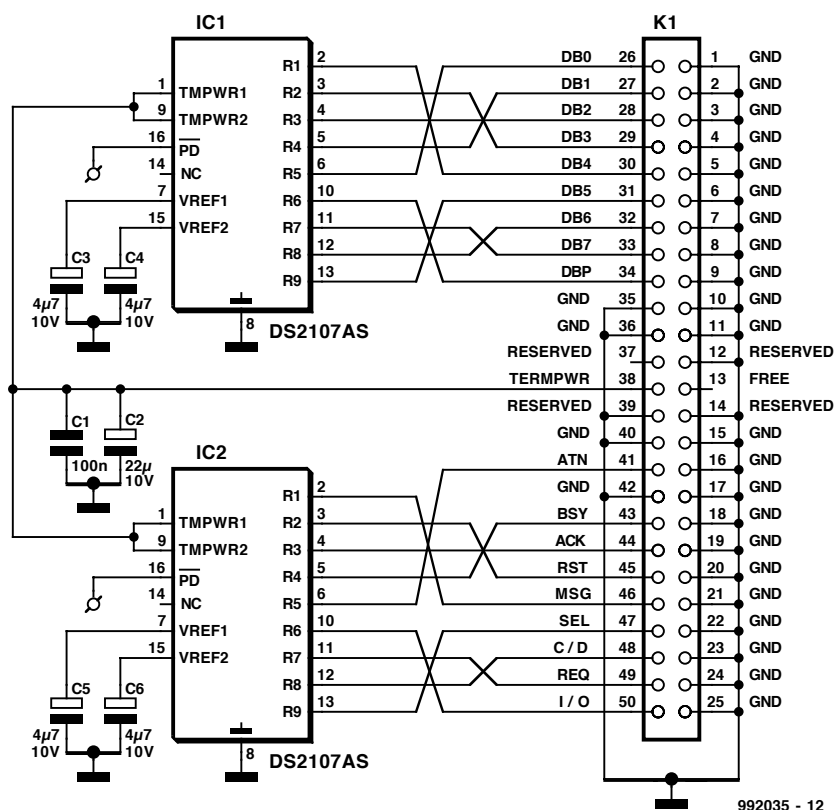


Figure 3. L'électronique du Terminator de fabrication-maison comporte 2 DS2107.

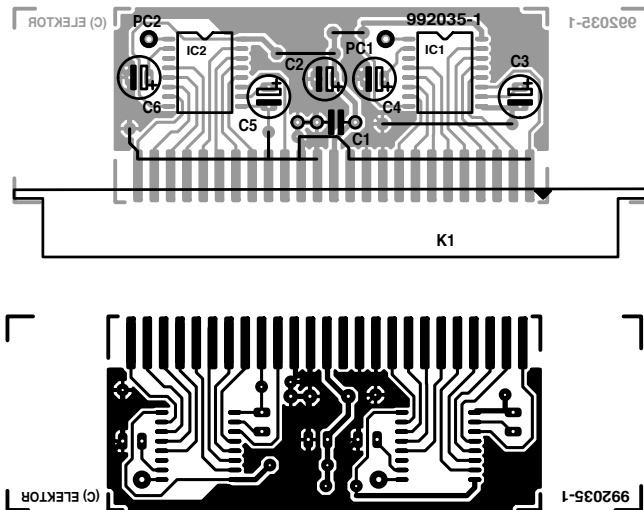


Figure 4. La platine simple face du Terminator requiert un minimum de soin lors des opérations de soudure.

de notre Terminator de fabrication-maison sera partant, celui des périphériques externes. Le montage proposé ici constitue une terminaison pour un coffret pour disques durs interchangeables, le schéma, représenté en **figure 3**, étant basé sur l'application proposée par Dallas Semiconductor. Nous avons opté, au niveau du connecteur, pour une embase (Centronics) à 50 contacts sachant qu'il s'agit là de la technique de connexion la plus couramment utilisée dans le cas de périphériques externes. L'écartement des broches est de 2,16 mm, l'es-

pacement inter-broches des circuits intégrés est lui de 1,27 mm (1/20 "). La platine, représentée en **figure 4**, est une simple face. Les 2 circuits intégrés CMS seront à monter avec le soin requis sur, le côté « pistes » de la platine, le reste des composants étant à implanter normalement, c'est-à-dire côté « composants ». Il ne faudra pas oublier les 3 ponts de câblage. L'une des rangées de contacts de l'embase à 50 contacts, ses broches 26 à 50, est soudée directement, côté « pistes », sur les pistes présentes sur la platine. Le faible écartement entre les

#### Liste des composants:

Condensateurs :

C1 = 100 nF

C2 = 22  $\mu$ F/10 V tantale

C3 à C6 = 4  $\mu$ F/10 V tantale

Semi-conducteurs :

IC1, IC2 = DS2107AS (Dallas)

Divers :

embase à 50 contacts ou connecteur à 50 contacts pour câble plat à sertir

pistes exige de souder avec soin. On s'assurera que la broche 37 ne se trouve pas à la masse, l'écartement des pistes sur la platine étant très faible !

Les contacts de la seconde rangée (broches 1 à 25, exception faite de la broche 13) sont interconnectés à l'aide d'un morceau de conducteur dénudé et reliés à un point de masse sur la platine (cf. le schéma).

Il faudra faire attention, si l'on envisage d'intégrer la platine dans un capot métallique, à ne pas créer de court-circuit par mise en contact d'un composant ou d'une piste avec le capot.

(992035)

#### Bibliographie :

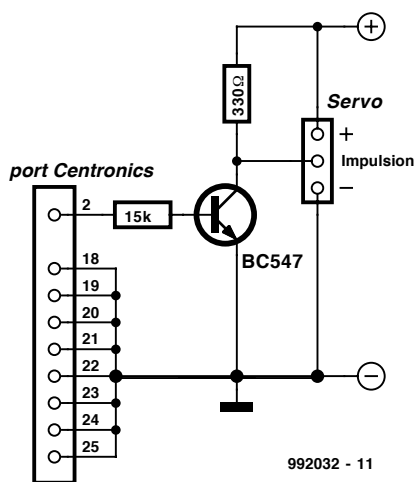
- 1 *Product & Applications Handbook 1995 - 1996 de Unitrode, Merrimack, USA Internet : [www.unitrode.com](http://www.unitrode.com)*
- 2 *1998 Short Form Catalog de Dallas Semiconductor, Dallas, Texas Internet : [www.dalsemi.com](http://www.dalsemi.com)*

Ce programme permet la génération, par le biais du port Centronics, d'impulsions de commande pour les servos de radio-commande et autres pupitres de commande de vitesse.

projet : Joachim Schröder

# testeur de servo

## testez vos servos par le port Centronics



Une connaissance précise des caractéristiques et des paramètres des servos est une condition sine qua non du succès dans le monde du modélisme. On se souviendra qu'une servo reçoit, un signal MLI (Modulation en Largeur d'Impulsion ou PWM pour *Pulse Width Modulation* en anglais) à durée de période fixe de 20 ms, signal qui lui est fourni par le récepteur. La durée de l'impulsion qui détermine l'angle adopté par la servo varie elle entre 1 et 2 ms. Une durée d'impulsion de 1,5 ms correspond à une position centrale (neutre) de la servo. Dans le numéro d'avril nous vous avons proposé un testeur de servo intelligent autonome, car pouvant être alimenté par pile, à base de microcontrôleur. Il est également possible, si tant est que l'on puisse se passer de la mobilité de l'instrument de test, de faire plus simple : avec l'approche proposée ici, le microcontrôleur fait place à un PC, de sorte que le matériel se résume, comme le prouve le schéma de la **figure 1**, à un connecteur pour le port imprimante du PC, une paire de résistances et un transistor « faibles signaux ». Le fonctionnement est

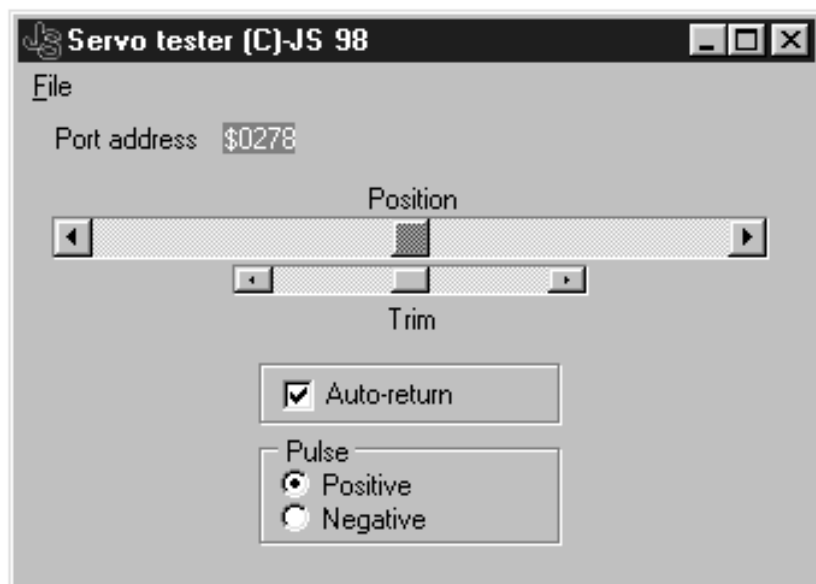
enfantin : le programme tournant sur le PC fournit, en broche 2 (bit 1) de l'interface Centronics, le fameux signal MLI que le transistor tamponne et inverse avant de l'appliquer à la servo. Simultanément, la servo et le transistor sont alimentés à une tension admissible par la servo, à savoir entre 4,8 et 6 V. Les broches 18 à 24 de l'interface parallèle sont à relier à la masse. La durée de période du signal MLI produit sort quelque peu, avec ses 50 ms, du standard mais cela n'a pas d'effet sur la fonction de test de la servo.

Une fois le programme installé (sous Windows 95/98) et lancé, on voit apparaître à l'écran la petite fenêtre représentée en **figure 2**. La position du curseur sur le bandeau définit la longueur d'impulsion du signal MLI, longueur pouvant aller de 0,6 (en butée à gauche) et 1,95 ms (en butée à droite) et, partant, la position de la servo. En position médiane du curseur, la longueur de l'impulsion est de 1,27 ms. Cette valeur n'est correcte que si le

second curseur (Trim) se trouve en position centrale. Un déplacement du curseur du bandeau Trim vers la gauche se traduit par un raccourcissement de la longueur de l'impulsion (plage allant de quelque 450  $\mu$ s à 1,78 ms); son déplacement vers la droite décale la plage dans le sens croissance (la plage allant alors de 770  $\mu$ s à 2,12 ms). Il est possible, dans le bas de la fenêtre, d'opter, dans le cadre Pulse, pour une polarité positive (standard) ou négative de l'impulsion. Le bouton de sélection Auto-return permet de mettre ou non le recentrage automatique en fonction. L'adresse standard est, comme le montre la recopie d'écran de la figure 2, 0278h.

La disquette **EPS 996017-1** comporte, outre le programme exécutable, également son code-source. On pourra y recourir pour franciser la fenêtre ou doter le programme d'extensions telles que, par exemple, un affichage de la durée exacte des longueurs d'impulsion.

(992032)



# Windows 98 trucs & astuces

Par Chris Jamsa, Ph. D., MBA

## Paramètres de mise au point avancée des performances de Windows 98

Comme nous l'avons déjà évoqué dans certaines astuces présentées dans cet article, l'amélioration des performances de leur système intéresse toujours les utilisateurs. Plusieurs des astuces qui suivent évoquent l'utilisation de la boîte de dialogue Propriétés Systèmes pour améliorer le système de gestion de fichiers, l'affichage vidéo, et l'utilisation de la mémoire virtuelle. Pour mettre en oeuvre ces astuces, vous commencez par ouvrir la feuille Performances de la boîte de dialogue Propriétés Systèmes, présentée dans la figure 11. Dans cette feuille Perfor-



Figure 11. La feuille de Performances de la boîte de dialogue Propriétés Systèmes.

mances, vous pouvez visualiser la quantité de mémoire physique (RAM) de votre PC, quel pourcentage de ses ressources Windows 98 utilise, aussi bien que des informations concernant le système de fichiers, la mémoire virtuelle, la compression disque et les cartes PC utilisées dans votre système. Pour afficher la feuille Performances, suivez les étapes ci-dessous :

1. Sélectionnez l'option Paramètres dans le menu Démarrer, choisissez le Panneau de configuration. Windows 98, en retour, ouvre la fenêtre Panneau de configuration.
2. Dans la fenêtre Panneau de configuration, cliquez deux fois sur l'icône

Système. Windows 98 affiche la boîte de dialogue Propriétés Système.

3. Dans la boîte de dialogue Propriétés Système, cliquez sur l'onglet Performances. Windows 98 affiche la feuille Performances, présentée ci-dessus en figure 8.

## Vérifier les paramètres AUTOEXEC.BAT ET CONFIG.SYS du mode MS-DOS d'un programme

Lorsque vous exécutez un programme en mode MS-DOS, Windows 98 se ferme et redémarre en mode MS-DOS pour exécuter le programme. En démarrant en mode MS-DOS, Windows 98 utilise en général le contenu des fichiers **Config.sys** et **Autoexec.bat** de votre répertoire racine. Quelques programmes, toutefois, peuvent avoir besoin de paramètres différents. Dans ce cas, vous pouvez utiliser la boîte de dialogue Paramètres de Programme Avancés pour définir les entrées de **Config.sys** et d'**Autoexec.bat** que Windows 98 utilisera pour ce programme, en suivant les étapes ci-dessous :

1. Dans l'Explorateur de Windows 98, cliquez avec le bouton droit de votre souris sur l'icône du programme MS-DOS. Windows 98 ouvre une fenêtre à incrustation.
2. Dans cette fenêtre à incrustation, cliquez sur l'option Propriétés. Windows 98 affiche la boîte de dialogue Propriétés.
3. Dans la boîte de dialogue Propriétés, cliquez sur l'onglet Programme. Windows 98 affiche la feuille Programme.
4. Dans la feuille Programme, cliquez sur Paramètres avancés. Windows 98, en retour, affiche la boîte de dialogue Paramètres de Programme Avancés.
5. Dans la boîte de dialogue Paramètres de Programme Avancés, cliquez sur le champ Mode MS-DOS, ce qui va cocher la case adjacente. Puis cliquez sur le bouton radio Spécifiez une nouvelle configuration MS-DOS. Windows 98 active les champs



By Kris Jamsa, Ph.D., MBA

**Config.sys** et **Autoexec.bat** dans la boîte de dialogue.

6. Dans les champs **Config.sys** et **Autoexec.bat**, rentrez les paramètres et les commandes dont votre programme a besoin. Puis cliquez sur le bouton OK.
7. Dans la boîte de dialogue Propriétés, cliquez sur le bouton OK.

*NB : Pour être aidé lors du paramétrage de Config.sys et d'Autoexec.bat, vous pouvez cliquer sur le bouton Configuration de la boîte de dialogue Paramètres de Programme Avancés. Windows 98, en retour, affiche la boîte de dialogue Sélectionnez les options de configuration MS-DOS, à l'intérieur de laquelle vous pouvez choisir le type d'opération que vous voulez voir exécuter par MS-DOS. Windows 98, à son tour, installera les entrées dont il a besoin dans les champs Config.sys et Autoexec.bat.*

## Maîtriser les touches de raccourcis pour un programme MS-DOS

Windows 98 définit des touches de raccourcis pour vous aider à réaliser de nombreuses opérations courantes. Par exemple, si vous appuyez sur la combinaison de touches CTRL-ECHAP, Windows 98 affiche le menu Démarrer. De la même façon, si vous appuyez sur la combinaison ALT-TAB, Windows 98 ouvre une petite fenêtre à incrustation dans laquelle vous pouvez sélectionner le programme que vous voulez lancer. Lorsque vous exécutez un programme sous MS-DOS, il peut arriver que une ou plusieurs touches de raccourcis de Windows 98 entrent en conflit avec les définitions de touches de raccourcis du programme. En ce cas, vous pouvez utiliser la feuille Divers de la boîte de dialogue Propriétés du programme pour réserver l'utilisation de cette touche de raccourcis au programme.



Touche	& Utilisation
<b>ALT-TAB</b>	Affiche une boîte à incrustation contenant les icônes des programmes en cours d'exécution sous Windows 98, parmi lesquels vous pouvez sélectionner le programme que vous désirez
<b>ALT-ECHAP</b>	Bascule entre les fenêtres des programmes actifs
<b>CTRL-ECHAP</b>	Affiche le menu Démarrer
<b>IMPR ÉCRAN</b>	Copie le contenu de tout l'écran dans le presse-papier
<b>ALT- IMPR ÉCRAN</b>	Copie le contenu de la fenêtre en activité dans le presse-papier
<b>ALT-ENTRÉE</b>	Bascule l'affichage d'un programme entre une fenêtre et l'écran complet
<b>ALT-BARRE D'ESPACE</b>	Affiche le menu de commande d'un programme

Tableau 2. Les combinaisons de touches de raccourcis que vous pouvez réserver pour un programme MS-DOS.

Le **tableau 2** définit les touches de raccourcis que vous pouvez réserver pour le programme.

Pour réserver un raccourci de clavier Windows 98 pour un programme MS-DOS, suivez les étapes ci-dessous :

1. Dans l'Explorateur, cliquez avec le bouton droit de la souris sur l'icône du programme désiré. Windows 98 ouvre une fenêtre à incrustation.
2. Dans la fenêtre à incrustation, sélectionnez l'option Propriétés. Windows 98 affiche la boîte de dialogue Propriétés du programme.
3. Dans la boîte de dialogue Propriétés, cliquez sur l'onglet Divers. Windows 98, en retour, affiche la feuille Divers.
4. Dans les champs Touches de raccourcis Windows de la feuille Divers, enlevez la marque cochant la touche de raccourcis que vous voulez réserver à l'usage exclusif du programme.

Dans la boîte de dialogue Propriétés, cliquez sur le bouton OK pour mettre en oeuvre vos modifications.

### Utiliser les doubles apostrophes lorsque vous appelez des noms de fichiers étendus sur la ligne de commande MS-DOS

Windows 98 accepte les noms de fichiers étendus, jusqu'à 255 caractères, ce qui vous permet d'affecter des noms significatifs aux documents inscrits dans les fichiers sur vos disques. Lorsque vous créez des fichiers sous

Windows 98, utilisez au mieux cette possibilité qui vous permet de décrire précisément le contenu du fichier. Tant que vous n'utilisez que Windows 98 ou des programmes sous Windows 98, vous n'aurez aucun problèmes avec les noms de fichiers étendus. Cependant, si vous travaillez à partir de la ligne de commande MS-DOS, vous ne pouvez appeler vos fichiers que par un nom de huit caractères suivi d'une extension de trois caractères (les utilisateurs appellent ce format de nom de fichier le format 8.3). Si vous devez travailler avec des noms de fichiers étendus sur la ligne de commande de MS-DOS, il vous suffit d'encadrer le nom étendu par deux doubles apostrophes, comme présenté dans les commandes suivantes :

```
C:\WINDOWS> DIR "Ceci est un
nom de fichier étendu.DOC"
<Enter>
C:\WINDOWS> COPY C:\"Chemin de
répertoire étendu\Un
fichier.DOC" A: <Enter>
```

### Visualiser les unités à accès direct en mémoire (DMA = Direct-Memory Access) de votre système

Dans les anciens ordinateurs il y a de nombreuses années, la seule méthode possible pour qu'une unité transfère de l'information dans la mémoire physique (**RAM = Random-Access Memory**, mémoire à accès aléatoire) de votre ordinateur était d'envoyer l'information à l'unité centrale (**CPU = Central Processing Unit**) qui, à son tour, transférait l'information dans la mémoire RAM. Imaginez, par exemple, que votre programme lise 4 096 octets d'information dans un fichier. Votre unité de disque lisait l'information, la transférait dans la CPU qui l'envoyait dans la mémoire RAM. Votre CPU, occupée à transférer l'information depuis le disque vers la RAM, ne pouvait pas exécuter d'autres programmes – ce qui dégradait les performances de votre système.

La solution trouvée par les concepteurs d'ordinateur fut de créer des puces d'accès direct en mémoire (DMA) qu'une unité comme un lecteur de disque peut utiliser pour transférer l'information directement en mémoire RAM sans déranger la CPU. En installant dans votre système une unité utilisant le DMA, vous devez préciser quels canaux cette unité doit utiliser pour transférer les données. L'utilisation de l'utilitaire d'information du système vous

permet de visualiser les paramètres DMA actuels de votre système, comme le présente la **figure 12**.

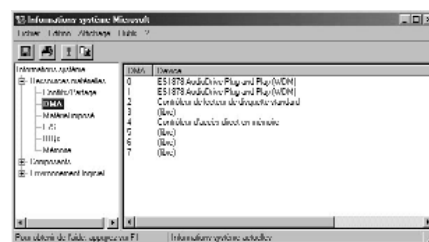


Figure 12 Utilisation de l'utilitaire d'information du système pour visualiser les paramètres DMA de votre système.

Pour afficher les paramètres d'accès direct à la mémoire de votre système, suivez les étapes ci-dessous :

1. Cliquer sur le menu Démarrer, option Programmes, sous-menu Accessoires. Windows 98, en retour, affiche le sous-menu Accessoires.
2. Dans le sous-menu Accessoires, cliquez sur l'option Outils Système et choisissez Informations Système. Windows 98 ouvre la fenêtre Information Système.
3. Dans la liste de la fenêtre Information Système, cliquez sur le signe **plus** adjacent à la ligne Ressources Physiques (pour développer cette ligne). L'utilitaire d'information du système développe sa propre liste Ressources Physiques.
4. Dans la liste Ressources Physiques de l'utilitaire d'information du système, cliquez sur la ligne DMA. L'utilitaire d'information du système, en retour, affiche les paramètres DMA de votre système.

### Copier et coller du texte depuis le presse-papier de Windows 98 dans une fenêtre MS-DOS

On se sert du copier-coller pour un grand nombre d'utilisations, depuis le déplacement ou la copie de textes à l'intérieur d'un document jusqu'au déplacement et à la copie de fichiers dans l'Explorateur de Windows 98. Par bonheur, il est possible d'accéder au presse-papier de Windows 98 depuis une fenêtre MS-DOS. Pour copier du texte depuis cette fenêtre MS-DOS dans le presse-papier, suivez les étapes ci-dessous :

1. Dans la barre de fonctions de la fenêtre MS-DOS, cliquez sur le bouton Marquer.
2. Dans la fenêtre MS-DOS, placer le curseur de votre souris sur le premier caractère du texte que vous voulez copier. Ensuite, pressez le bouton gauche de votre souris tout en la



déplaçant le long du texte à copier. Windows 98, en retour, surligne le texte sélectionné en vidéo inversée.

3. Dans la barre de fonctions de la fenêtre MS-DOS, cliquez sur le bouton Copier. Windows 98, en retour, copie le texte sélectionné dans le presse-papier.

De la même façon, Windows 98 vous permet de coller un texte depuis le presse-papier dans la fenêtre MS-DOS, à l'endroit spécifié par le curseur. Pour coller un texte depuis le presse-papier dans une fenêtre MS-DOS, suivez les étapes ci-dessous :

1. Dans la fenêtre MS-DOS, placez le curseur à l'endroit où vous voulez que Windows 98 insère le texte depuis le presse-papier. Vous pouvez, par exemple, ouvrir l'éditeur de textes EDIT et placer le curseur à une position particulière.
2. Dans la barre de fonctions de la fenêtre MS-DOS, cliquez sur le bouton Coller. Windows 98, en retour, colle le texte du presse-papier à la suite du curseur.

**NB :** si vous n'arrivez pas à coller un texte depuis le presse-papier vers une fenêtre MS-DOS, vous devez utiliser la feuille Divers de la boîte Propriétés Commandes MS-DOS (dans la fenêtre MS-DOS) pour supprimer l'option Colage rapide de Windows 98.

## Visualiser les paramètres de vos E/S (Entrées/Sorties) physiques

Pour travailler avec une unité physique, la CPU doit parfois placer certaines valeurs à certaines adresses particulières de la mémoire (ou en récupérer à certaines adresses) que l'unité se réserve pour de telles opérations d'entrées/sorties de bas niveau. Suivant la documentation que vous possédez, ces adresses mémoire peuvent être appelées des **ports**. Dans tous les cas, de même que vos unités physiques ont besoin de paramètres spécifiques d'interruption, vos périphériques peuvent avoir besoin des adresses mémoires d'E/S exclusives. D'habitude, en installant une nouvelle unité **plug-and-play** (branchez, ça tourne), celle-ci contacte les autres unités existantes pour déterminer quelles adresses mémoires d'E/S elle doit utiliser. Si cependant vous constatez un conflit, vous devez modifier les paramètres de votre nouvelle carte (ce que vous pouvez faire en utilisant le logiciel d'accompagnement de votre carte ou le gestionnaire de périphériques de Windows 98). Grâce au programme utilitaire d'information du système, tel que présenté en **figure 13**, vous permet de



Figure 13. Utilisation du programme d'information du système pour visualiser l'usage de la mémoire d'E/S de bas niveau de votre système.

visualiser l'usage actuel de la mémoire de votre système.

Pour afficher les paramètres d'adresse-mémoire des E/S de votre système avec le programme d'information du système, suivez les étapes ci-dessous :

1. Cliquer sur l'option Programmes du menu Démarrer, choisissez Accessoires. Windows 98, en retour, affiche le sous-menu Accessoires.
2. Dans le sous-menu Accessoires, cliquez sur l'option Outils Système et choisissez Informations Système. Windows 98, en retour, ouvre la fenêtre Informations Système.
3. Dans la liste de la fenêtre Informations Système, cliquez sur le signe **plus** adjacent à la ligne Ressources Physiques (pour développer cette ligne). L'utilitaire d'information du système développe sa propre liste Ressources Physiques.
4. Dans la liste Ressources Physiques de l'utilitaire d'information du système, cliquez sur la ligne E/S. L'utilitaire d'information du système, en retour, affiche les paramètres de vos mémoires d'E/S.

## Visualiser les paramètres actuels de Demande d'Interruptions (IRQ) de votre système

Dans votre système, des unités telles que votre souris ou le clavier communiquent avec l'unité centrale (CPU) en interrompant l'opération en cours dans la CPU et en avertissant la CPU de son besoin d'effectuer une opération particulière. Par exemple, chaque fois que vous déplacez la souris, celle-ci interrompt la CPU et l'avertit de la distance de son déplacement. La CPU, en retour, exécute le programme spécifique de gestion de la souris (le logiciel pilote), qui ordonne à Windows 98 de déplacer le curseur sur votre écran. Quand une unité interrompt la CPU de cette façon, celle-ci doit trouver un moyen de savoir quel logiciel utiliser. Autrement, vous pourriez déplacer la souris et la CPU exécuter le logiciel du

clavier. Pour indiquer à la CPU quelle est l'unité qui l'interrompt, le système affecte une ligne de demande d'interruptions (un câble qui est connecté à la CPU) à chaque unité. Si la CPU reçoit un signal de la ligne de demande d'interruptions numéro 7, par exemple, elle exécutera le logiciel pilotant l'imprimante.

Dans le passé (avant le matériel plug-and-play), lors de l'installation d'une nouvelle unité physique, les utilisateurs devaient déterminer quelles lignes IRQ étaient utilisées par leurs unités existantes, puis utiliser des cavaliers ou des interrupteurs sur leurs nouvelles cartes pour leur affecter un paramètre d'interruption libre. Aujourd'hui, les unités plug-and-play organisent elles-mêmes de telles recherches, sans que l'utilisateur ne s'en aperçoive. Toutefois, en cas de conflit (votre modem s'arrête chaque fois que vous déplacez la souris, par exemple), vous aurez peut-être besoin de modifier les paramètres IRQ d'une unité. Heureusement, grâce à l'utilitaire d'information du système, vous pouvez visualiser les paramètres IRQ de votre système, comme la **figure 14** le montre.

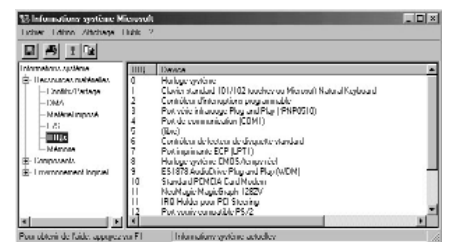


Figure 14. L'utilisation de l'utilitaire d'information du système pour visualiser les paramètres IRQ.

Pour afficher les paramètres IRQ avec l'utilitaire d'information du système, suivez les étapes ci-dessous :

1. Cliquer sur l'option Programmes du menu Démarrer, choisissez Accessoires. Windows 98, en retour, affiche le sous-menu Accessoires.
2. Dans le sous-menu Accessoires, cliquez sur l'option Outils Système et choisissez Informations Système. Windows 98, en retour, ouvre la fenêtre Informations Système.
3. Dans la liste de la fenêtre Informations Système, cliquez sur le signe **plus** adjacent à la ligne Ressources Physiques (pour développer cette ligne). L'utilitaire d'information du système développe sa propre liste Ressources Physiques.
4. Dans la liste Ressources Physiques de l'utilitaire d'information du système, cliquez sur la ligne IRQ. L'utilitaire d'information du système, en retour, affiche vos paramètres IRQ.

(992028-3)