ÉLECTRONIQUE & MICRO-INFORMATIQUE

N° 257
NOVEMBRE 1999
mensuel
209 FB • 3,90 FS • 5.00 SCan.
ISSN 0181-7450

ELEKTOR

+ PC-PLUS :

- interface de mesure universelle
- micrologger connectable au PC
- câbles de liaison pour PC

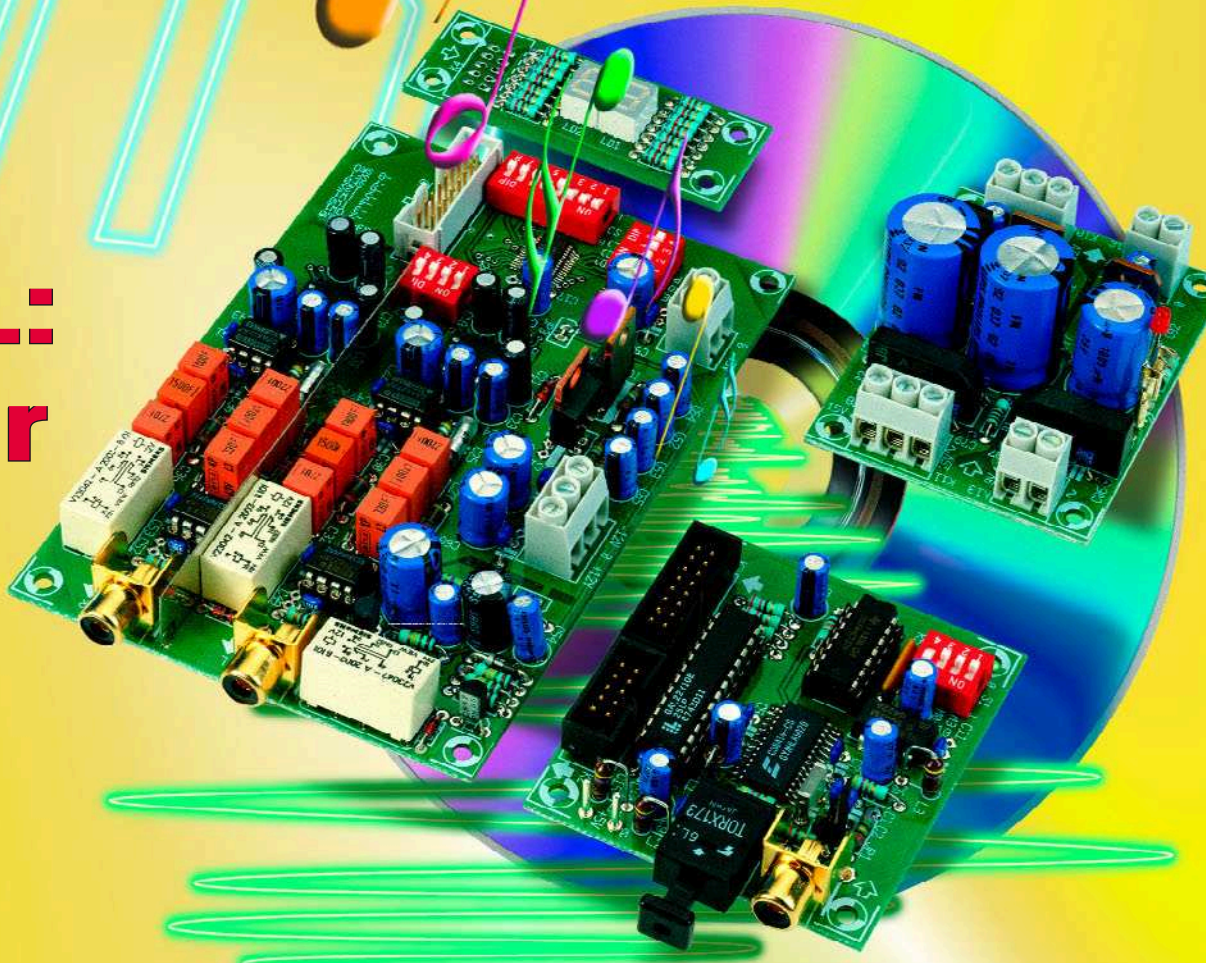
ELEKTOR à EDUCATEC
du 24 au 28 novembre
Hall : 7-1

moniteur de lignes TV

inclino-mètre

audio-DAC 2000

haut de gamme à 96 kHz/24bits



ADSL: surfer à TGV

Novembre 1999 Numéro 257

Elektor
22ème année

SOMMAIRE

INFORMATIONS

20 ADSL, accès haute vitesse à Internet
Avec jusqu'à 8 Mbits/s, ADSL ouvre de nouvelles perspectives d'accès à Internet par le biais d'une ligne téléphonique ordinaire.

58 le bus CAN (3)
communication de données futée pour spécialiste (3e partie)
Nous passons aujourd'hui à la réalisation pratique d'un système bâti autour d'un bus CAN.

RÉALISATIONS

14 audio-DAC 2000 (1)

convertisseur N/A pour l'amateur de perfection
Cette version haut de gamme peut travailler à une résolution de 24 bits et une fréquence d'échantillonnage de 96 kHz.

26 chargeur d'accus HP (2)
construction, étalonnage et mode d'emploi
Piloté par 68HC05, ce chargeur est à même de charger de 1 à 10 cellules CdNi ou NiMH.

32 cours de programmation du BASIC Stamp (3)
3ème partie : programmation en BASIC
Cet article présente les instructions de branchement et d'accès à l'EEPROM du BASIC Stamp.

54 commande de moteurs pas à pas C166
Partie 2 : mettre en marche et c'est parti !
Nous nous intéressons dans cet article à la réalisation et la programmation de SMC.

64 moniteur de ligne TV
sélection et contrôle de signaux vidéo
Cet appareil étonnant marque la ligne sélectionnée dans le signal de synchronisation de chrominance et l'affiche sous forme d'oscillogramme sur l'écran TV.

70 inclinomètre
à base du nouveau ADXL105
Réalisez cet instrument si vous voulez connaître la pente exacte de la Dune du Pilat.

RUBRIQUES

53 électronique en ligne
modification de lecteurs DVD
69 Petites Annonces Gratuites Elektor
73 Infocartes : CS8414
75 CEM
la réglementation de la Compatibilité ElectroMagnétique
82 Publitronic Service
84 Avant-Première

CE MOIS-CI DANS PC-PLUS:

- **Micrologger**
- **recyclons les moteurs des disques durs**
- **le tort d'Elektor**
- **cours : dessin de FPGA Atmel (2)**
- **câble à tout faire**

audio-DAC 2000 (I)

convertisseur N/A pour l'amateur perfectionniste

Ce convertisseur N/A dernier-cri a été spécialement conçu à l'intention de ceux d'entre nos lecteurs qui tiennent à ce que leur installation audio soit, à l'aube de l'an 2000, à la pointe de la technologie. Sa résolution de 24 bits et sa fréquence d'échantillonnage de 96 kHz, permettent à l'audio-DAC 2000 de profiter au maximum des qualités des CD et DVD les plus modernes.

S'il est un domaine où les développements se sont succédés à une vitesse vertigineuse, c'est bien celui de l'audio numérique. Nombre d'audiophiles, tatillons quant à la qualité, ont certains doutes à ce sujet. Ils applaudissent le gain de qualité mais se refusent à suivre des développements qui ont pour conséquence des modifications incessantes de leur installation et ce, à un coût non négligeable. Il n'est pas étonnant partant que les convertisseurs N/A (CNA) décrits en 92 et 94 dans Elektor aient joui (et jouissent) encore d'une grande popularité.

Il est toujours plus simple et meilleur marché, lorsqu'il faut mettre une source audio au goût du jour, de ne remplacer que le CNA et non pas l'appareil complet. Un CNA audio autonome présente l'avantage additionnel d'être universel et, partant, de pouvoir être combiné à n'importe quel lecteur de CD/DVD ou lecteur/enregistreur numérique.

L'« audio-DAC 2000 » décrit dans le présent article peut être considéré comme étant le nec plus ultra. Avec sa résolution de 24 bits et sa capacité de travailler à toute fréquence d'échantillonnage comprise entre 32 et 96 kHz, il s'agit d'une réalisation de premier ordre, sachant que nous avons, lors de sa conception, opté pour une qualité sans le moindre compromis. Le seul petit reproche que l'on puisse faire est qu'il n'est pas prévu pour les fréquences d'échantillonnage supérieures à 96 kHz. Permettez-nous d'y répondre par une question : utilisera-t-on jamais des fréquences plus élevées ? Le nouveau standard de 192 kHz existe bien sur papier, mais ni le matériel ni le logiciel ne se trouvent sur les étagères des magasins.

LE CONCEPT

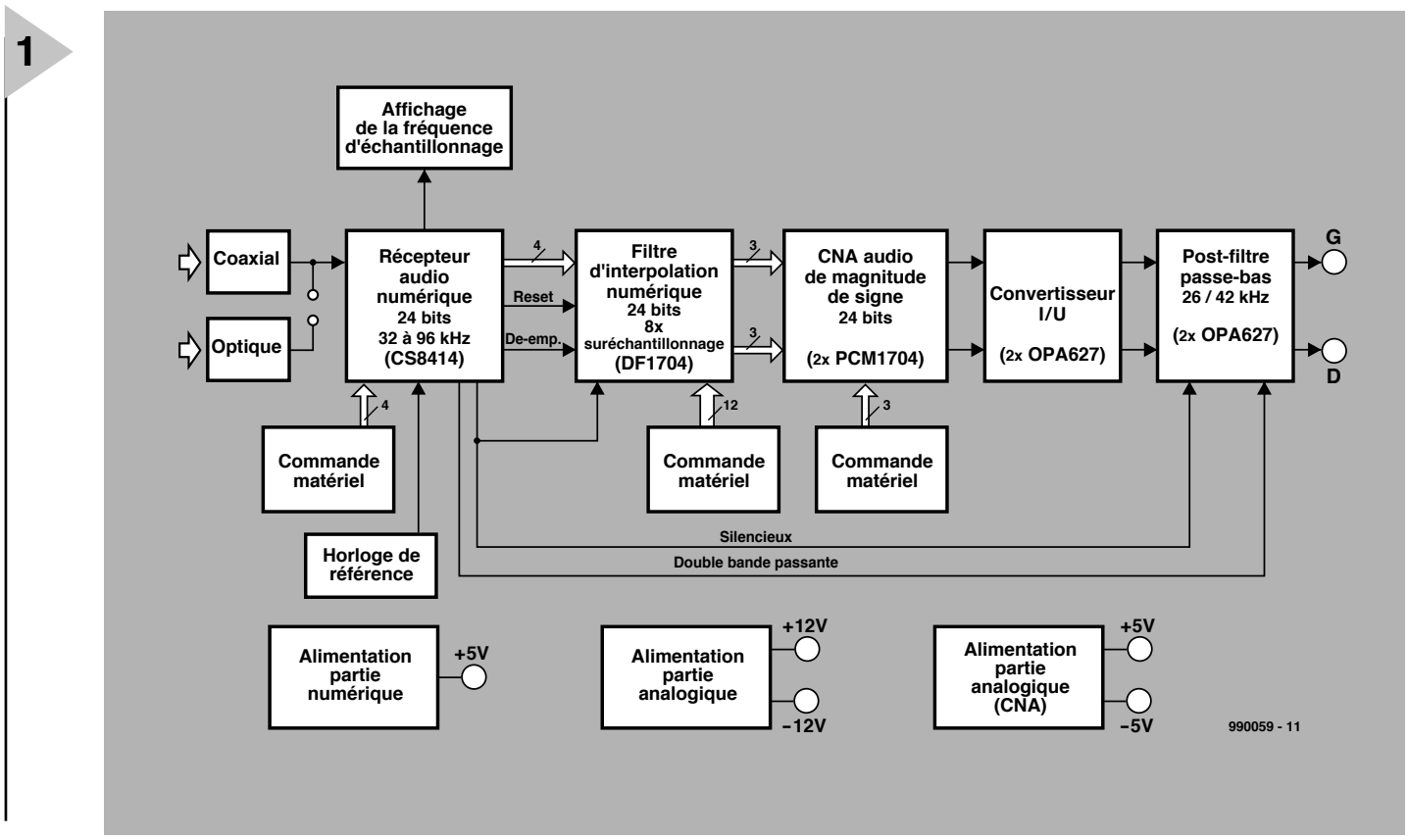
Le montage prend place sur 3 platines principales : l'une pour l'alimentation de ± 12 et + 5 V, la seconde pour le récepteur audio avec pilote d'affichage (qui, avec ses 2 chiffres, se trouve sur une quatrième platine, minuscule celle-ci) et la platine du convertisseur numérique/analogique (CNA) sur laquelle on trouve le filtre numérique, le CNA proprement dit et la section de sortie analogique.

Nous vous proposons, pour expliciter la structure du montage, son synoptique en **figure 1**. On y retrouve toutes les fonctions les plus importantes. Passons en revue les différents blocs qui le constituent.

L'alimentation (en bas à gauche) comporte une partie 5 V destinée à l'alimentation des composants numériques (platine du récepteur et filtre numérique sur la platine du CNA) , une alimentation ± 12 V pour les étages de sortie analogiques avec circuit à relais, ainsi qu'une tension symétrique additionnelle de ± 5 V dérivée de l'alimentation ± 12 V et destinée aux seuls convertisseurs N/A.

Le bloc « Récepteur audio numérique » s'entoure d'un affichage, d'une commande matériel et d'une horloge de référence. L'affichage comporte une paire d'afficheurs 7 segments à LED chargés de visualiser la fréquence d'échantillonnage, à savoir 32, 44, 48, 88 ou 96 kHz (44 et 88 sont en fait 44,1 et 88,2 kHz). Le bloc « commande matériel » symbolise une électronique permettant, par le biais d'un quadruple interrupteur DIP, de définir le mode de fonctionnement du récepteur (CS8414 de Crystal Semiconductor), point auquel nous reviendrons. « L'horloge de référence » est un oscillateur à quartz précis travaillant à 6,144 MHz et utilisé par un comparateur de fréquence intégré dans le CS8414 pour déterminer la fréquence de l'horloge reçue (PLL). On procède, au coeur du CS8414, à un multiplexage de la donnée indiquant la fréquence d'échantillonnage et des bits d'état de canal (*channel status*) les plus importants reçus. On n'utilise en fait, de tous les bits du canal d'état, que le bit de désaccentuation (*de-emphasis*). Il est fait appel, pour le démultiplexage des données et également, entre autres, la commande de l'affichage, à une GAL du type 22V10. En ce qui concerne les données multiplexées, celles-ci sont converties et transmises aux sorties du registre. On évite ainsi la création de

Figure 1. On voit, sur ce synoptique, les différents sous-ensembles fonctionnels constituant notre nouvel audio-DAC, l'audio-DAC 2000.



lignes de commutation supplémentaires qui ne manqueraient pas, au niveau d'un affichage multiplexé en particulier, de générer un niveau de parasitage très important. En mode de fonctionnement normal, toutes les sorties de la GAL sont statiques. Certaines des liaisons requises par l'affichage ont été interconnectées a priori de manière à limiter au strict nécessaire le nombre de sorties de la GAL, ce qui permet de se contenter d'une 22V10. L'interconnexion au récepteur audio se fait par le biais de 2 câbles en nappe. Un câble plat à 10 conducteurs relie la platine de l'affichage au récepteur.

Un second câble en nappe, à 16 conducteurs cette fois, interconnecte la platine du récepteur à celle du CNA; il sert également au transfert d'un certain nombre de signaux en direction du filtre numérique, un DF1704 de Burr-Brown. Il s'agit de la tension d'alimentation de 5 V, du signal de données audio sérielles (SAD = *Serial Audio Data*) et de 4 autres signaux importants : les signaux de remise à zéro (RAZ) à la mise sous tension (= POR pour *Power On Reset*), de désaccentuation, de silencieux (*mute*) et de commutation servant à faire passer le filtre analogique vers une bande passante double (*double bandwith*) au cas où l'on a détection de fréquences d'échantillonnage de 88,2 ou 96 kHz. Le signal de silencieux est activé en l'absence de signal à l'entrée du récepteur ou lorsque la boucle à verrouillage de phase (PLL pour *Phase Locked Loop*) n'arrive pas à accrocher. Ce signal de silencieux, dérivé directement de la sortie d'erreur (ERF) du CS8414 sert non seulement à la désactivation du relais de sortie mais également à faire basculer le filtre numérique en mode silencieux.

L'impulsion de RAZ destinée au CS8414 et générée par le réseau RC (C13/R6) sert également, après inversion dans la GAL, à la RAZ à la mise sous tension du filtre numérique. Le signal de désaccentuation a pour fonction de permettre au filtre numérique de corriger l'accentuation que pourrait présenter le matériau-source. Une douzaine d'interrupteurs DIP permettent un paramétrage du filtre, tant au niveau des formats d'entrée et de sortie que de celui du nombre de bits, de la courbe du filtre, etc...

Le filtre numérique attaque une paire de CNA. Chaque canal comporte un CNA du type PCM1704, pour lequel le filtre numérique DF1704 constitue le complément idéal. Les CNA se laissent également paramétrer au niveau du matériel. Nous y reviendrons plus tard. Les sorties des CNA sont de pures sources de courant; nous avons opté, pour des raisons de tension parfaitement définie, de bonne linéarité, de niveau de bruit faible, de tension de dérive (*offset*) faible et de taux de montée (*slew-rate*) élevé, pour un OPA627 par CNA. Il ne s'agit sans doute pas de l'amplificateur opérationnel le moins cher, mais il possède les caractéristiques requises pour cette application.

Le filtre analogique pris à la sortie est requis pour éliminer, par filtrage, les résidus des produits de suréchantillonnage et de bruit HF. Il a été prévu, de manière à pouvoir utiliser au mieux les 2 fréquences d'échantillonnage les plus élevées, une possibilité de commutation du filtre analogique entre 2 fréquences de coupure. Chaque section de filtrage comporte un relais bipolaire par fréquence de coupure vu que l'utilisation d'un unique relais pour les 2 canaux se traduirait, aux fréquences élevées, par une diaphonie (séparation des canaux) trop mauvaise (les sec-

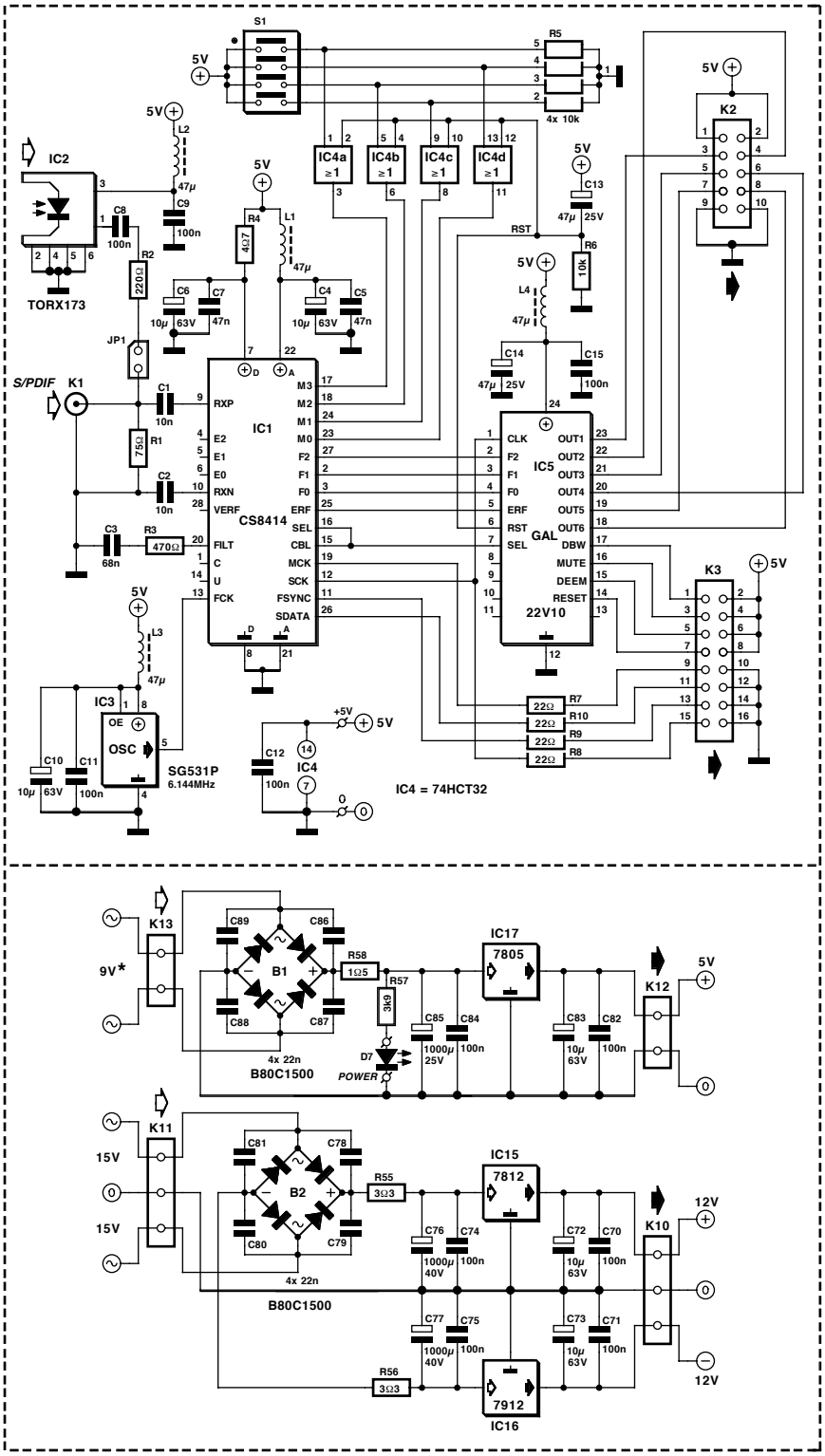
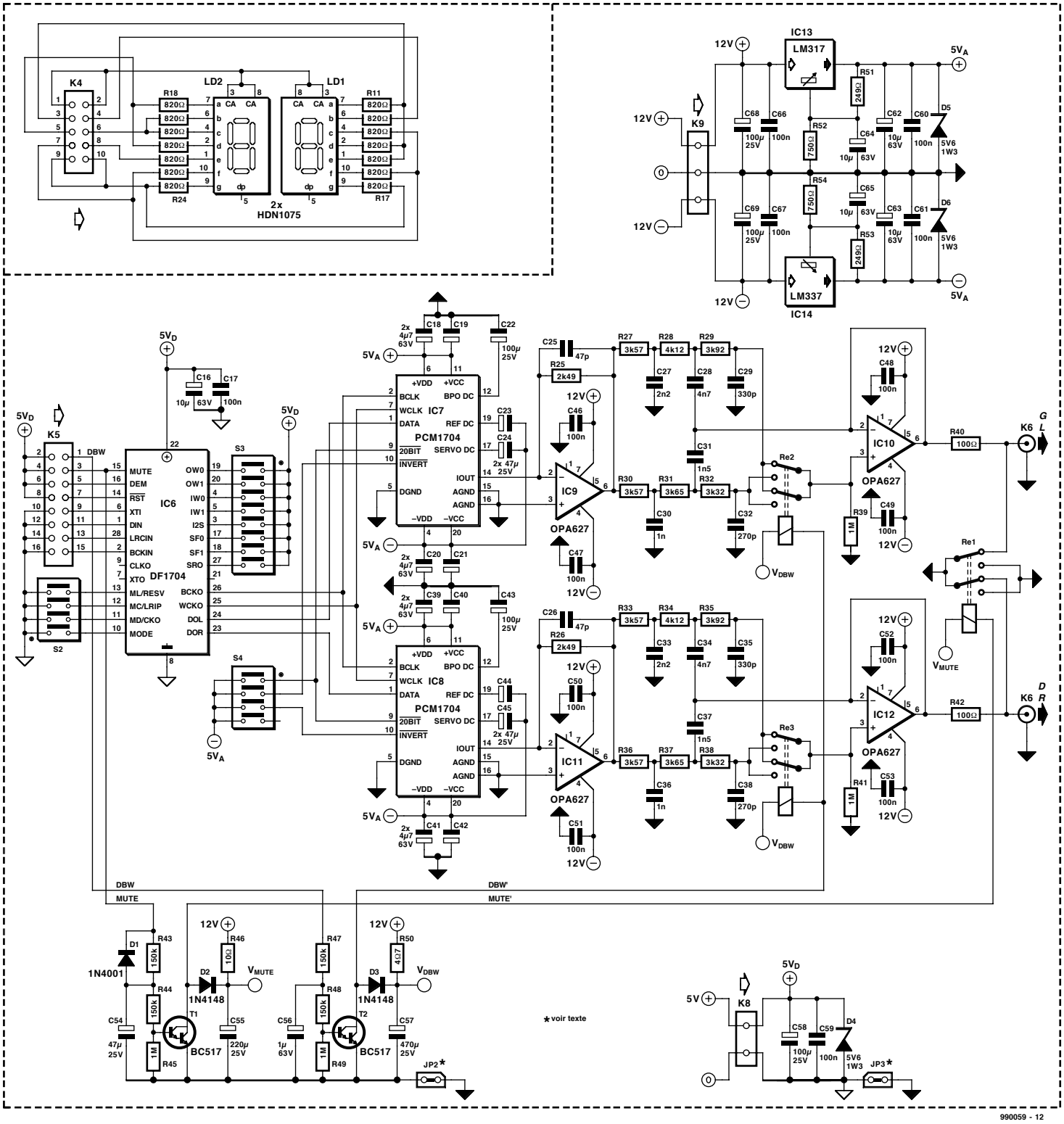


Figure 2. Le schéma complet présente un embonpoint respectable. Les pointillés délimitent les différentes platines requises par cette réalisation.



tions RC des filtres présentent une « impédance trop élevée » pour cela). On utilise à la sortie, tant pour la fonction de silencieux que pour l'élimination des plocs de mise sous tension, un relais bipolaire vu que la résistance de sortie par canal ne dépasse pas 100 Ω.

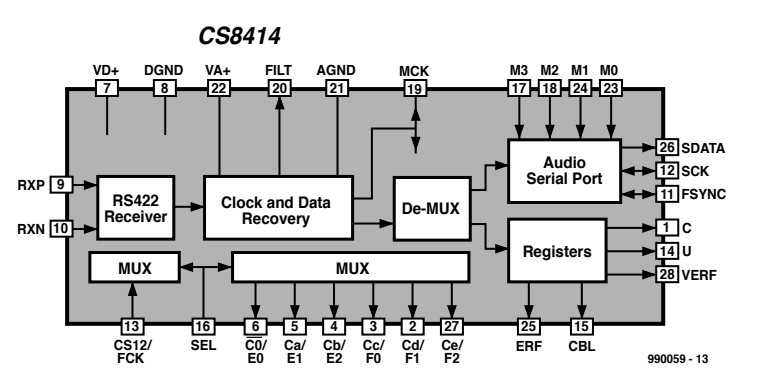
LE RÉCEPTEUR

Il est temps, après nous être intéressés au synoptique, de passer au détail. Utilisons pour cela le schéma représenté en **figure 2** qui rend la totalité de l'électronique constituant notre audio-DAC 2000. L'une des sections les plus importantes du montage est celle chargée du décodage du flux de données S/PDIF pour leur donner un format sériel utilisable par les CNA. C'est là la tâche de IC1, un CS8414 de Crystal. L'électronique de soutien de ce composant prend place sur une mini-platine distincte de manière à permettre un placement aisé de l'entrée coaxiale et optique sur l'arrière du boîtier voire n'importe où ailleurs.

L'impédance d'entrée du récepteur est définie par R1 et prend ainsi la valeur standard de 75 Ω utilisée pour les liaisons coaxiales. Nous avons opté, en ce qui concerne l'entrée optique, pour une solution simple. Nous relions la sortie d'un récepteur Toslink TORX173, IC2 (une liaison optique classique sur les appareils grand public), par le biais du diviseur de tension R1/R2 et d'un condensateur de couplage –destiné à bloquer la composante de tension continue en provenance du TORX173– à l'entrée du CS8414. Le dimensionnement du diviseur de tension est tel que le signal aux bornes de R1 dépasse

Le CS8414

La dénomination du récepteur ne devrait pas manquer de rappeler quelque chose à la plupart d'entre nos lecteurs. Il s'agit en effet du successeur du CS8412 que nous avons utilisé dans plusieurs montages (Vu-mètre numérique, avril/mai 1996, indicateur d'écrêtage numérique, octobre 1998 et le moniteur S/PDIF de juillet/août de cette année). Le nouveau CS8414 est compatible broche à broche avec le CS8412 mais uniquement disponible en boîtier SOIC (CMS standard) à 28 broches.



L'une des différences les plus marquantes par rapport à son prédécesseur est que la plage des fréquences d'échantillonnage du CS8414 a été étendue jusqu'à 96 kHz. On a oublié l'indication de fréquence à une précision de 400 ppm du CS8412 pour pouvoir afficher les fréquences de 88,2 et 96 kHz. La détection d'horloge se fait par une PLL associée à un filtre de boucle du second ordre, dont le filtre RC externe est dimensionné différemment que dans le cas du CS8412. L'entrée du CS8414 est en fait un récepteur RS422 capable de traiter des signaux tant symétriques qu'asymétriques. Dans le cas présent, l'entrée est configurée pour des signaux asymétriques (single ended), l'entrée RXN étant découplée vers la masse. L'entrée comporte un trigger de Schmitt de 50 mV pour permettre un fonctionnement optimal du détecteur de phase de la PLL interne.

légèrement, avec ses quelque 0,6 V, les 0,5 V qui sont le standard d'un signal coaxial. Il faut implanter un cavalier, JP1, pour pouvoir utiliser l'entrée optique; il est interdit alors de connecter une source coaxiale. Il est bien prévu une possibilité d'utiliser, tout en utilisant l'entrée optique, l'entrée coaxiale en tant que sortie S/PDIF (convertisseur optique/coaxial). Dans ce cas-là, l'impédance de sortie et le niveau du signal ne respectent pas les normes, mais il est possible, en diminuant quelque peu la valeur de R2, de rehausser légèrement le niveau du signal. Le signal d'entrée du CS8414 peut même dépasser, de 0,3 V, le niveau de la tension d'alimentation; 1 Vcc aux bornes de R1 ne pose donc pas de problème.

Le circuit intégré comporte plusieurs détecteurs de fréquence en vue de permettre le verrouillage le plus rapide possible de la PLL sur le flux de données entrant. En l'absence de signal d'entrée, la fréquence du VCO (*Voltage Controlled Oscillator* = oscillateur commandé en tension) est minimale.

Le filtre numérique présent sur la platine du CNA requiert 4 signaux, fournis tous les 4 par le CS8414 qui les distille des données S/PDIF d'entrée. SDATA représente bien entendu les données sérielles des 2 canaux. FSYNC correspond à l'horloge G/D permettant la séparation des échantillons des 2 canaux; sa valeur sera, en fonction du mode, égale à la fréquence d'échantillonnage (Fs) ou le double. L'horloge sérielle, SCK, est nécessaire à la séparation des différents bits et vaut 64 fois Fs. Le filtre numérique requiert en outre une fréquence d'horloge très élevée en vue de l'interpolation/sur-échantillonnage; elle est fournie par MCK et vaut 256 fois Fs. Les résistances R7 à R10 limitent d'éventuelles ondulations introduites par la charge capacitive que constitue le câble en nappe et le filtre numérique.

Le circuit intégré récepteur peut fournir les 4 signaux évoqués tout juste sous différents formats standard, ce que paramètrent les broches de mode, M0 à M3. Nous vous renvoyons, pour plus de détails, aux Infocartes consacrées au CS8414 publiées ailleurs dans ce magazine. Nous recommandons le mode I^2S vu qu'il ne définit pas le nombre de bits et que partant on peut utiliser des données tant à 16 qu'à 24 bits. D'où notre paramétrage préférentiel du quadruple interrupteur DIP S1 : S1-4 ON (M1 = 1) et les 3 contacts restant sur OFF (M0= M2= M3= 0). Attention : Sur le schéma, les lignes M0 à M3 sont un peu dans le désordre, mais elles sont indiquées clairement sur la platine de même que le niveau ON ou OFF.

Les autres formats sont souvent justifiés à droite, bit de poids fort (MSB = *Most Significant Bit*) en premier (« MSB-first right-justified » dit l'anglais) ce qui signifie que la position du bit de poids faible est fixée par rapport à l'horloge G/D, ce qui veut dire qu'il existe, pour un certain nombre d'octets, un risque de perte de l'un ou l'autre MSB. Dans le mode I^2S, la position du bit de poids fort est fixée et partant, pour un nombre de bits plus important, seuls quelques bits de poids faible (LSB = *Least Significant Bit*) se trouvent à 0. On n'a pas ainsi de mutilation des signaux. Certains des autres formats disponibles sont compatibles avec le filtre numérique de Burr-Brown mais sont en fait réservés aux amateurs d'expériences.

C'est à dessein qu'il a été prévu une possibilité de paramétrage des différents modes en vue d'extensions/réactualisations ultérieures, voire d'autres applications. Cela permet également d'utiliser la platine du récepteur avec d'autres audio-DAC. C'est à cet effet que la platine a été dotée d'une borne pour la tension d'alimentation de 5 V vu que le 5 V arrive également par le biais de l'embase K3 (en provenance de la platine du CNA).

Le fabricant recommande une RAZ du circuit intégré dès après la mise sous tension, d'où la présence d'une électronique à base de 4 portes OU, IC4. Ce circuit n'a pas été intégré dans la GAL sachant qu'il aurait exigé 4 entrées et sorties additionnelles. Le circuit intégré est remis à zéro lorsque toutes les broches de mode sont forcées au niveau haut, ce qui explique que l'interrupteur DIP attaque l'entrée mode au travers des portes OU. C'est le réseau RC R6/C13 qui produit la RAZ, ce réseau assurant également, par le biais de la GAL, une RAZ du filtre numérique présent sur la platine du CNA.

Le CS8414 a besoin d'une fréquence de référence précise de 6,144 MHz pour déterminer la fréquence d'échantillonnage. C'est un oscillateur à quartz, IC3, une version miniature du SG531P, qui la fournit, la sortie de ce composant devant se trouver le plus près possible de l'entrée de IC1 correspondante, FCK, en vue de minimiser le niveau de parasitage de ce signal d'horloge. Il faut en outre veiller à un découplage efficace de l'alimentation, ce qui est ici l'affaire de L3/C10/C11. Les autres circuits intégrés sont eux aussi dotés de leur propre découplage d'alimentation. Les lignes d'alimentation de IC1, tant analogique que numérique, ont leur propre découplage. Ni la sortie C de l'état de canal, ni la sortie U du bit utilisateur (*User bit*) ni l'indicateur de validité + erreur VERF (*Validity + ERror*

Flag) ne sont utilisés. On fait appel au signal CBL (*Channel Status BLock*) pour le démultiplexage des bits de la sortie du Channel Status (broches 2 à 6 et 27) par leur interconnexion à la broche de sélection (SEL). Si SEL présente un niveau bas on place les bits de condition d'erreur (*Error Condition*, sans objet ici) et de signalisation de fréquence (*Frequence Reporting*) aux sorties, à savoir E0 à E2 et F0 à F2. Si SEL est haut, on a application, aux sorties correspondantes, de l'état de canal sous la forme de quelques bits de l'état de canal (les sorties s'appellent alors C0, C1 à Ce). Seul Cc (F0), qui est le bit $\overline{C3}$ de l'état de canal, est utilisé. En d'autres termes : il s'agit du bit d'accentuation de l'état de canal. La GAL en effectue une inversion et un stockage par le biais d'une sortie de registre, de sorte qu'elle garde le niveau actuel et ne suive pas SEL dans ses commutation. D'où l'interconnexion de la sortie CBL avec une entrée de la GAL dans le but de démultiplexer l'information.

Si SEL présente un niveau bas, les bits de fréquence F0 à F2 sont décodés vers 6 sorties de registre en vue du pilotage d'un affichage à 2 afficheurs à LED.

Par la combinaison, à priori, de quelques-uns des segments de l'affichage, on n'a besoin, pour la paire d'afficheurs 7 segments à LED, sans avoir à multiplexer, que de 6 sorties pour obtenir la visualisation de 5 fréquences d'échantillonnage. Nous avons cependant dû oublier le chiffre après la virgule (la fréquence est affichée en kHz). Les 6 sorties, le + 5 V et la masse sont transmises, par le biais de K2, d'un morceau de câble en nappe à 10 conducteurs et de K4, vers la platine de l'affichage. Nous n'avons pas prévu d'embase sur la platine de l'affichage pour éviter des problèmes lors de son positionnement derrière la face avant. Si la ligne ERF est active, toutes les sorties de l'affichage passent au niveau haut ce qui se traduit par l'allumage des segments centraux des afficheurs. Les 2 segments g des afficheurs sont, par le biais de R17 et R24, reliés directement à la masse et restent allumés, du moins tant que le montage est sous tension. Le cadencement des toutes les sorties de registre se fait par le biais de l'horloge SCK (vers la broche 1 de la GAL). L'information concernant la fréquence d'échantillonnage actuelle sert, non seulement au pilotage de l'affichage de la fréquence mais aussi à la commutation du filtre de sortie analogique vers une fréquence de coupure plus élevée. La sortie DBW (*Double BandWith*) passe donc au niveau haut en cas de détection d'une fréquence d'échantillonnage de 88,2 ou 96 kHz. La sortie de désaccentuation (*Deem*) attaque uniquement le filtre numérique –nous n'avons pas prévu de signalisation à ce niveau sachant qu'avec les CD, l'accentuation est devenue rare. Cependant, comme le filtre numérique disposait de cette fonction nous l'avons mise à profit pour la correction d'une éventuelle accentuation d'autant plus que cela ne nécessitait pas de combinaison RC additionnelle, par canal, dans le filtre de sortie analogique.

990059-1

Nous voici arrivés à la fin du premier article consacré à l'audio-DAC 2000. Le mois prochain nous vous proposerons la description de la platine du CNA et nous intéresserons plus particulièrement, et de plus près, au filtre numérique DF1704 et des CNA PCM1704.

L'HISTOIRE DE L'ÉLECTRONIQUE (9)

En 1895, le physicien Wilhelm Conrad Röntgen découvrit, par hasard, une sorte de rayonnement dont il ne put déterminer le type, raison pour laquelle il le baptisa « rayons-X ». Il procédait à des expériences à base d'ionisation par impact et utilisait à cet effet un écran recouvert de matériau fluorescent. Au cours d'une expérience à haute tension (entre 30 et 50 kV), il constata la naissance d'un rayonnement de très courte durée capable de traverser sa main et qui paraissait subir une absorption plus importante au niveau des os qu'à celui de la chair. On voyait ainsi, brièvement il est vrai, les os apparaître nettement sur l'écran. Ce fut l'entrée en scène de ce qui est aujourd'hui le rayonnement de röntgen, découverte qui lui valut le premier prix Nobel de Physique jamais attribué.

Wilhelm Conrad Röntgen (1845 - 1923)

Dès 1884, Edison procéda à des expériences utilisant une ampoule à incandescence dotée d'une plaquette métallique disposée en regard du filament. Il constata qu'il ne circulait de courant, du filament vers la plaquette, que lorsque cette dernière présentait un potentiel positif par rapport à celui du filament. 5 ans plus tard, Ambrose Fleming montra que le courant se composait de charges négatives, Joseph Thomson démontrant lui, en 1897, que les dites charges étaient en fait des électrons; il détermina également la masse de l'électron et sa charge. Thomson utilisa à cet effet un tube cathodique spécial. Au cours de la même année, Karl Ferdinand Braun décrivit un exemplaire spécial de ce type de tube : un cou de 30 cm de long d'évasant sous une forme conique de 15 cm avant de se terminer par un écran quasiment plat recouvert à l'intérieur d'un matériau phosphorescent. Les électrons sont attirés par la cathode et accélérés par la haute tension qui règne au niveau de l'anode située 10 cm plus loin environ. Dans le cou du tube les électrons percutent un diaphragme d'aluminium doté d'un orifice de 2 cm de diamètre. On obtenait ainsi un faisceau d'électrons concentré qui percutait l'écran phosphorescent et se manifestait, vu de l'extérieur, sous la forme d'un point lumineux. Par le biais d'une déviation électrostatique ou magnétique, Braun parvint à visualiser à l'écran le déroulement de phénomènes électriques. L'ancêtre de l'oscilloscope et la base du tube de télévision venaient ainsi de naître.

Dès 1875 le savant écossais James Maxwell pressentit les possibilités cachées des ondes électromagnétiques. Sur la base des théories développées dans son fameux ouvrage « A treatise on electricity and magnetism » on peut prouver que, dans certaines conditions, un conducteur électrique de transformera en source de rayonnement électromagnétique. Cette découverte intrigua nombre de savants et tant Heinrich Herz que David Hughes purent, aux alentours de 1889, confirmer expérimentalement la théorie de Maxwell. Le dernier nommé réussit à émettre réellement des signaux qu'il capta à une certaine distance et ce sans utiliser de liaison physique. Il ne saisit pas l'utilité pratique de cette découverte, ce qui ne fut pas le cas d'un certain monsieur Guglielmo Marconi. Ce dernier réussit, assez vite, à ponter des distances respectables et fut l'un des seuls à pressentir l'importance de la télégraphie sans fil. En 1898 il établit, en Angleterre, une liaison de 15 miles nautiques et en 1901 il ponta l'Océan Atlantique. Où en serions-nous sans Marconi ! (995089)

Guglielmo Marconi (1874 - 1927)

ADSL

Accès haute vitesse à Internet

jusqu'à 8 Mbits/s par ligne téléphonique ordinaire

Une nouvelle technique permet de se servir d'une ligne bifilaire normale pour transmettre des données à débit élevé : ADSL (*Asymmetric Digital Subscriber Line*) offre aux abonnés des télécoms la possibilité de multiplier le vitesse de leur accès Internet. Nous décrivons ici la technique ADSL et les offres déjà disponibles.

par Gregor Kleine

Presque chaque foyer dispose d'un raccordement téléphonique sous forme de paire torsadée de conducteurs de cuivre. En cherchant à accroître le débit dont dispose l'abonné sans recourir à de nouvelles liaisons ou aux fibres optiques, on a effectué des essais destinés à étudier l'aptitude de l'infrastructure existante à fournir des débits élevés. Les bases des méthodes xDSL actuelles, les Digital Subscriber Lines, datent d'il y a plus de 10 ans. Les méthodes DSL ont toutes recours à la paire de conducteurs de cuivre disponible pour multiplier le débit des données par un spectre de fréquence élargi. ADSL (*Asymmetric Digital Subscriber Line*) est actuellement au point et est offert par les télécoms et les exploitants de réseaux aux États-Unis et en Europe. Les procédé de modulation de ADSL CAP (*Carrierless Amplitude and Phase modulation*) et DMT (*Discrete MultiTone*) ont été discutés et testés. La norme ADSL T1.413 a été agrée fin 1997 par ANSI (*American National Standards Institute*) et la modulation DMT, plus efficace que CAP, retenue à cet effet. Ce procédé de modulation est décrit ci-dessous.

ADSL EN BREF

ADSL signifie *Asymmetric Digital Subscriber Line*. On entend par « Asymmetric » l'asymétrie des taux de transfert : Downstream indique le transfert du central au client. ADSL permet de transférer jusqu'à 8 Mbits/s au client dans ce mode. Le transfert du client au central par ADSL ne dépasse pas 1 Mbits/s. On parle de direction Upstream (montant), car les données du client doivent quasiment lutter contre le courant pour parvenir au central. En pratique, on n'atteint toutefois pas tout à fait les taux maxima car les grandeurs parasites de la paire de cuivre peuvent réduire sensiblement le débit. Le processus de transmission est adaptif, c'est-à-dire qu'il adapte le débit aux condi-

tions du raccordement. ADSL s'adapte même dynamiquement au cours d'une communication lorsque les grandeurs parasites (par exemple la diaphonie causée par une autre ligne téléphonique du faisceau) varient.
Les débits downstream (descendant) et upstream les plus élevés possibles dépendent donc fortement des caractéristiques du raccordement utilisé : la longueur de la liaison avec le central joue un rôle décisif. La distance entre le centre et l'abonné est en moyenne d'environ 2 km en Allemagne. Seul un nombre restreint de lignes dépassent 4 km. ADSL permet normalement de transférer de 6 Mbits/s à 8 Mbits/s par des lignes ne dépassant pas 3 km sans perturbations excessives. La section des conducteurs d'un raccordement d'abonné constitue un autre facteur de qualité. Le torsadage des conducteurs signifie en principe que l'impédance de la ligne est constante, mais cette situation idéale peut être fortement compromise par les épissures, le passage à d'autres types de conducteurs, les boîtiers de connexion et les terminaux raccordés. Le débit maximum est alors plus ou moins fortement limité par le signal réfléchi aux points de réflexion. La qualité du câblage chez l'abonné n'est enfin pas le moindre facteur déterminant la vitesse du débit downstream. L'utilisation des autres conducteurs du faisceau joue aussi un rôle. S'ils assurent aussi des transmissions ADSL, il faut compter avec la diaphonie entre paires voisines. Une commutation des conducteurs pour améliorer le découplage des deux itinéraires ADSL améliore parfois la situation, à condition que le trafic ADSL ne soit pas trop élevé.
Les champs d'application de la technique ADSL sont constitués par tous les services multimédias qui sont indubitablement les principaux consommateurs actuels d'accès rapide à Internet. Les premiers essais d'ADSL ont toutefois aussi porté sur l'acceptation dans les domaines du téléachat, de l'enseignement à distance, de la vidéo à la demande, de la musique à la demande et ainsi de suite.

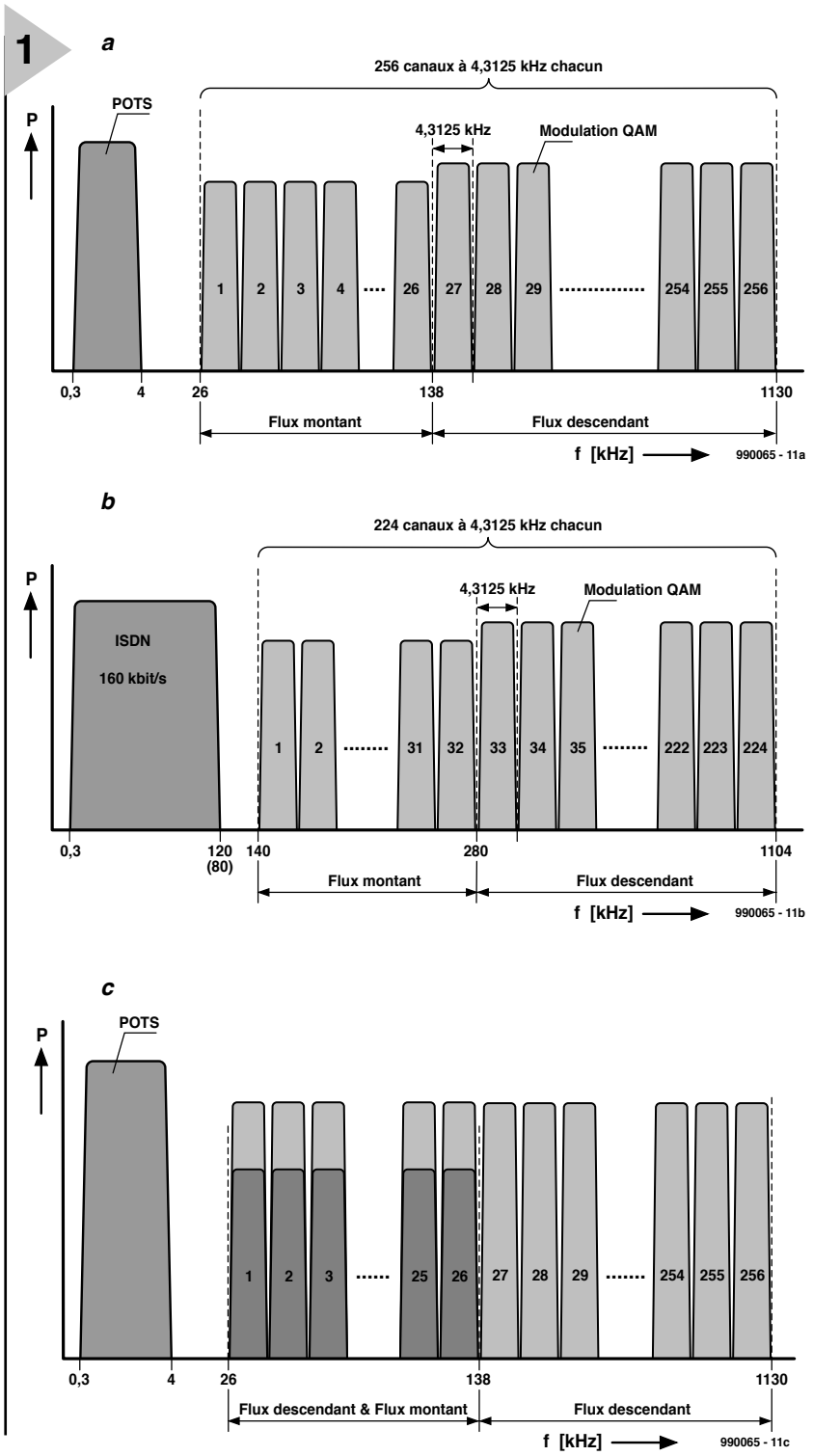


Figure 1. Spectre ADSL dans le cas de
a) la téléphonie analogique (fonctionnement FDM)
b) RNIS (fonctionnement FDM)
c) la téléphonie analogique (fonctionnement avec compensation d'écho).

LE SPECTRE ADSL

Un signal DMT ADSL est composé en majeure partie d'un grand nombre de porteuses modulées indépendamment qui sont transmises par les deux fils de cuivre au-delà de la bande normale de la parole. La **figure 1** représente le spectre de fréquence du signal : la norme ADSL initiale prévoit de laisser libre la gamme de fréquence entre 0 et 26 kHz pour la téléphonie analogique actuelle (POTS = *Plain Old Telephone Service*). Outre la bande vocale (de 300 Hz à 4,3 kHz), cette gamme contient des signaux tels que les impulsions de taxation (allemandes) de 16 kHz. Entre 26 kHz et 1,130 MHz se trouvent 256 canaux, occupant chacun 4,3125 kHz de largeur de bande. Les fréquences centrales des canaux sont aussi distantes de 4,3125 kHz.
Chaque porteuse upstream et downstream est modulée QAM (amplitude en quadrature) et contient entre 2 bits/s par Hz et un maximum de 15 bits/s par Hz. Le débit des informations est adaptif, c'est-à-dire que chaque porteuse se voit attribuer son propre paramétrage QAM (..., 64QAM, 32QAM, 16QAM, 8QAM, QPSK) lors de la phase d'initialisation en fonction du rapport signal/bruit. Plus la distance signal/bruit est élevée et plus l'échelon de paramétrage QAM est élevé, et donc plus les bits/s et les Hz le sont. Une porteuse individuelle du signal DMT peut dont juste transmettre 64,7 kbits/s, ce qui représente théoriquement une capacité maximale de plus de 16 Mbits/s avec 256 porteuses.

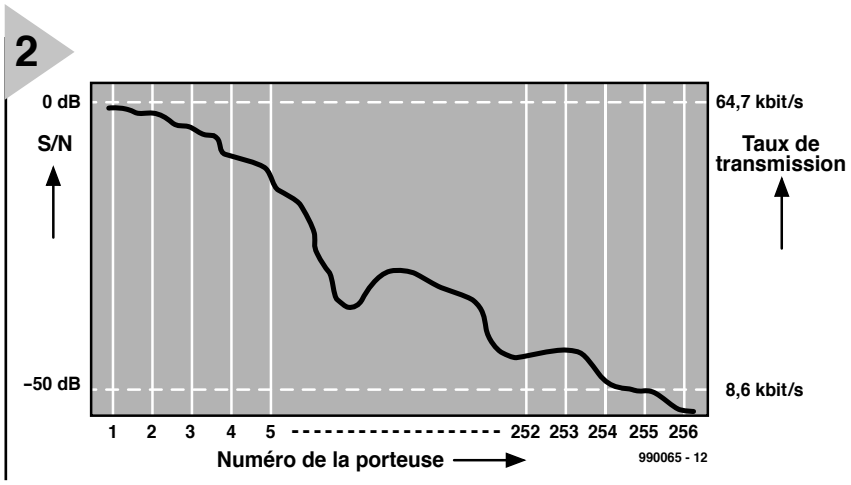


Figure 2. Distribution des bits selon le rapport signal/bruit.

On voit que même si les conditions de liaison sont optimales, seule la moitié de cette capacité est utilisable.
Comme on l'a déjà fait remarquer, de mauvaises conditions de liaison ou une longueur relativement élevée de celle-ci ont pour effet de diminuer l'occupation des bits d'une porteuse, donc le degré de modulation QAM lors de l'établissement de la liaison pour assurer une transmission fiable avec cette porteuse. Il peut même arriver que des plages entières de porteuses soient éliminées du signal DMT parce qu'une atténuation trop élevée, des sources de perturbations locales, etc. rendent les fréquences correspondantes inutilisables. Il va sans dire qu'on peut alors faire une croix sur les 8 Mbits/s.
Selon la norme, il existe deux façons d'attribuer chaque porteuse downstream et upstream : on peut faire appel au mode de fonctionnement FDM (*Frequency Division Multiplexing*, **figure 1a** et **figure 1b**) qui est relativement peu complexe pour répartir les gammes de fréquence entre downstream et upstream. Les 26 premières porteuses constituent le canal upstream, tandis que les porteuses 27 à 256 contiennent les données downstream. On peut aussi, selon la norme ADSL, travailler en mode de compensation d'écho. Dans ce cas, les directions downstream et upstream se partagent une gamme de fréquence commune (porteuses de 1 à 26). Le termineur permet de séparer les données downstream et upstream selon leur direction (**figure 1c**). Cela conduit bien entendu à une capacité accrue du flux de données en direction downstream, car les 112 kHz initiaux de la bande ADSL contiennent les porteuses qui peuvent être correctement transmises. Les fréquences plus élevées sont plus fortement amorties. Pour que ce processus fonctionne correctement, il est indispensable d'utiliser un correcteur d'écho qui élimine le restant éventuel de l'autre flux de données. La norme ADSL décrit par ailleurs ce second procédé d'attribution des fréquences sous le nom de *Category 2 ADSL*.
Les différences de niveau atteignant 50 dB entre les porteuses inférieures et supérieures sont provoquées par les distorsions dues à l'atténuation et doivent être détectées par les égalisateurs de canaux extrêmement raffinés du modem ADSL. Les porteuses trop affaiblies ne peuvent transmettre les données. Grâce au codage dynamique des conducteurs (qui dépend du rapport signal/bruit mesuré) et à l'égalisateur de canaux, on parvient toutefois à tirer parti de conditions aussi défavorables pour effectuer la transmission de données. La **figure 2** reproduit schématiquement le comportement du rapport S/N et du débit binaire attribué en fonction du numéro de porteuse (1 à 256).

ADSL ET RNIS

La figure 1b indique les conditions pour les abonnés à raccordement téléphonique numérique RNIS. Le signal RNIS de 2 x 64 kbits/s (128 kbits/s) s'étend normalement jusqu'à 80 kHz. En Allemagne, sa bande de fréquence s'étend même jusqu'à 120 kHz. Pour pouvoir aussi offrir ADSL comme extension à vitesse élevée avec des raccordements RNIS, il a fallu trouver une méthode de combiner les signaux ADSL à RNIS. Il aurait été possible d'utiliser alternativement RNIS et ADSL selon les besoins. Mais cela aurait eu pour conséquence de lier RNIS et ADSL et d'empêcher leur utilisation simultanée. C'est pourquoi on a décidé de s'écarter de la norme en ne faisant commencer le signal DMT qu'à 140 kHz. Si la distance entre porteuses et la largeur de bande de la modulation restent inchangées (4,3125 kHz chacune), il ne reste que 224 porteuses. Cette solution a été justifiée et recommandée à posteriori dans l'annexe B de la norme ADSL.
Le problème que cette méthode pose avec RNIS est que les porteuses les plus basses sont réservées, selon la norme ADSL, au test de la liaison lors de la connexion par des séquences d'apprentissage et à la détermination du débit binaire de chaque porteuse DMT. Comme elles sont inaccessibles dans le cas de la solution RNIS, force est de recourir à d'autres porteuses du domaine upstream pour l'établissement de la connexion, en contradiction avec la norme ADSL. L'annexe B

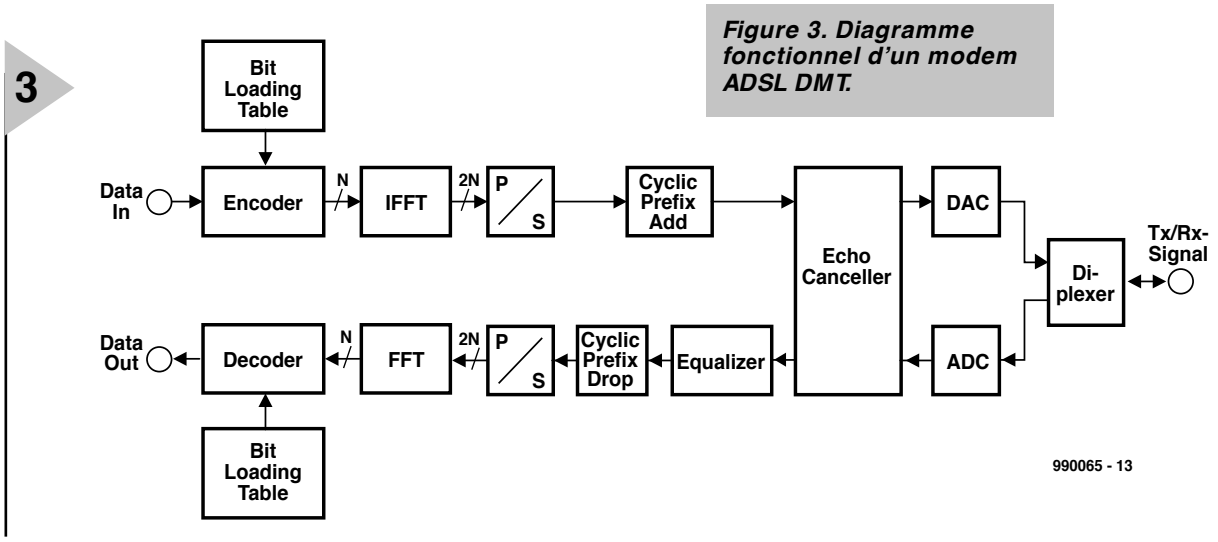


Figure 3. Diagramme fonctionnel d'un modem ADSL DMT.

contient la description de ce procédé.
La raison pour laquelle on fait appel aux porteuses les plus basses lors de l'établissement de la connexion est qu'elles sont celles qui, à ce moment-là, peuvent être transmises le plus loin dans la ligne de l'abonné, de sorte que l'établissement initial de la connexion avec le modem ADSL d'un abonné, même éloigné (3 à 4 km), reste toujours possible.

Tableau 1. Adresses sur Internet des fabricants de circuits intégrés ADSL

Fabricant	Page d'accueil Internet
Motorola	www.mot-sps.com
ST Microelectronics	www.st.com
Alcatel	www.usa.alcatel.com
Broadcom	www.broadcom.com
GlobeSpan	www.globespan.net
Texas Instruments	www.ti.com/sc

Structure des modems ADSL

La structure des modems utilisés avec ADSL est représentée de manière schématique et simplifiée dans la **figure 3**. Le circuit est en principe identique côté central. La seule différence réside dans la distribution d'ADSL à plusieurs abonnés (par exemple 4). On parle alors aussi de DSLM (*Digital Subscriber Line Multiplexer*).
Les données envoyées (données upstream côté abonné, données downstream côté central) sont transmises à un codeur qui attribue les N porteuses du signal DMT. Cela est effectué sur la base du tableau de chargement des bits (*Bit Loading*) créé lors de l'établissement de la connexion qui indique le nombre de bits/s que chaque porteuse est en mesure de transmettre. Le codeur effectue aussi une correction Reed-Solomon FEC (*Forward Error Correction*). Les bits sont ensuite traités en parallèle par un C.I. qui effectue une IFFT (transformée de Fourier rapide inverse). On obtient ainsi à partir du spectre numérique de fréquence sur N bits des porteuses individuelles le signal temporel associé sous forme de nombre complexe de 2N bits (partie réelle + partie imaginaire). Un en-tête de synchronisation est ajouté cycliquement après la conversion parallèle/sérielle. La distorsion des signaux émis et reçus provoquée intentionnellement par le suppresseur d'écho compense les échos de la liaison. Il se règle automatiquement lors de l'établissement de la connexion par une séquence d'apprentissage. Le signal émis (Tx) peut être finalement être converti D/A et envoyé à la ligne au moyen d'un diplexeur séparant les voies d'émission et de réception.
Le signal reçu (Rx) passe d'un diplexeur à un convertisseur A/D qui envoie lui aussi le signal d'entrée numérisé à un suppresseur d'écho. Comme pour l'émission, le suppresseur d'écho « répare » les dommages causés par l'écho de la liaison au flux de données reçu. Un égaliseur, toujours réglé correctement par des séquences d'apprentissage lors de l'établissement de la connexion, puis lors de l'utilisation de celle-ci, élimine la distorsion de la courbe de réponse. L'en-tête du flux de données est ensuite extrait. Une fois la conversion série/parallèle effectuée, un segment exactement défini du signal temporel numérisé est envoyé au composant FFT (*Fast Fourier Transform*) sous forme de mot de 2N bits. La transformée de Fourier rapide permet de revenir des 2N bits du domaine temporel au domaine de fréquence, ce qui fournit les états de phase de la porteuse modulée QAM sous la forme de N bits en parallèle. Le décodeur doit enfin replacer les bits de chaque porteuse DMT dans le bon ordre sur la base d'un tableau de chargement des bits chargé à cet effet. Il inverse toutefois en premier lieu le codage Reed-Solomon, dont la puissance permet de corriger de nombreux bits erronés.
Un grand nombre de fabricants de semi-conducteurs sont actuellement en mesure d'offrir des jeux de puces et autres composants spécialement destinés aux modems ADSL. Citons Motorola (jeu de puces Copper Gold), STMicroelectronics, Alcatel (jeu de puces DynaMite), Broadcom, GlobeSpan et Texas Instruments. Vous trouverez les adresses WWW de ces entreprises dans le **tableau 1**.
Les modems ADSL constituent aussi un défi pour les réalisateurs dans le domaine analogique. Le signal DMT exige une linéarité très poussée des amplificateurs et des circuits attaquant les lignes. Le facteur de crête (rapport entre la puissance de pointe et la puissance effective) est très élevé, ce qui veut dire que les circuits d'attaque doivent comporter de fortes réserves. C'est la raison pour laquelle des fabricants comme Burr Brown et Analog Devices offrent des C.I. spécialement conçus à cet effet. L'équipement des centraux pose, lui aussi, quelques problèmes, car il faut prévoir jusqu'à 12 W par raccordement ADSL dans le bâti des liaisons d'abonnés. La dissipation de chaleur devient le problème majeur lorsque le matériel est disposé de façon compacte.

Équipement des liaisons ADSL

Comment un raccordement téléphonique ADSL se présente-t-il côté abonné et côté central ? La **figure 4** le révèle en détail. Chacun des deux diviseurs ADSL connectés au départ même du raccordement côté central et abonné contient d'excellents filtres passe-haut, c'est à dire à flancs raides, pour le spectre ADSL. Des filtres passe-bas se chargent de filtrer le signal analogique usuel du téléphone ou le signal RNIS sur la liaison de raccordement et à partir de celle-ci. Le diviseur de l'abonné qui veut se servir de ADSL doit bien entendu être raccordé à un modem de ce type. Le modem comporte un récepteur (RX) du signal downstream à débit élevé et un émetteur (TX) destiné au signal upstream envoyé par l'abonné. Les données upstream et downstream contiennent les

Abréviations

ADC	Analog to Digital Converter, convertisseur A/N
ADSL	Asymmetric Digital Subscriber Line
ATM	Asynchronous Transfer Mode, mode de transfert asynchrone
DAC	Digital to Analog Converter, convertisseur N/A
DSL	Digital Subscriber Line
DSLM	Digital Subsciber Line Multiplexer
FFT	Fast Fourier Transformation, transformation de Fourier rapide
IFFT	Inverse Fast Fourier Transformation, transformation de Fourier rapide inverse
ISDN	Integrated Services Digital Network
NTBa	Network Termination Base connection
PC	Personal Computer
POTS	Plain Old Telephone Service, Services de téléphone analogique
QAM	Quadrature Amplitude Modulation, Modulation en amplitude en quadrature
RX	Receiver, récepteurr
TX	Transmitter, émetteur

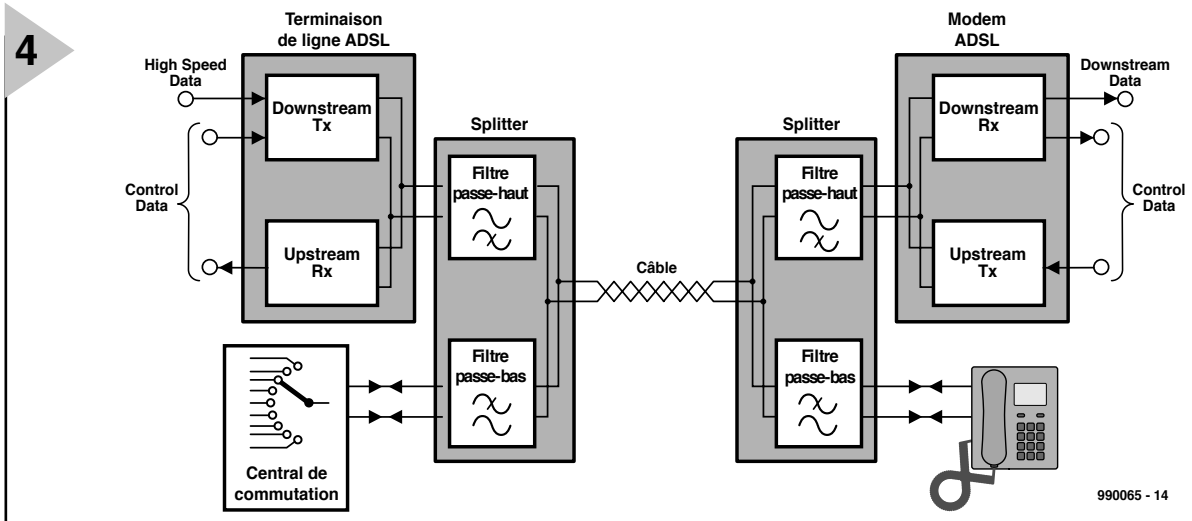


Figure 4. Schéma de principe de l'équipement de ligne ADSL.

données utiles plus des données de gestion et de commande.

Il faut que le central puisse commuter tous les abonnés qui le désirent sur des terminaisons de ligne ADSL. Ces terminaison constituent le complément du modem ADSL : un émetteur downstream (TX) transmet le flux de données à débit élevé au raccordement en passant par le diviseur. Le débit des données du récepteur upstream (RX) n'est que moyen. Un multiplexeur DSLM (Digital Subscriber Line Multiplexer) permet de répartir les canaux ADSL entre plusieurs abonnés

STRUCTURE DU SYSTÈME ADSL

Quelle est la suite des opérations, une fois sorti de l'équipement de liaison ADSL et du modem ADSL ? La **figure 5** donne la réponse. On rencontre encore les diviseurs du central et des abonnés. La terminaison de ligne ADSL y est connectée dans le central. Elle est raccordée à 155 Mbits/s à la dorsale ATM par un commutateur ATM.

Le côté abonné comporte un modem ADSL équipé d'une interface ATM F25,6 (25,6 Mbits/s) ou d'une interface LAN (plus lente) 10BaseT. Le PC qui suit doit disposer d'une carte ATM ou réseau idoine pour commander parfaitement l'interface du modem ADSL. La figure 5 indique que, dans le cas de RNIS également, il faut intercaler la terminaison NTBa (Network Termination, terminaison du réseau de l'accès de base) à la suite du diviseur.

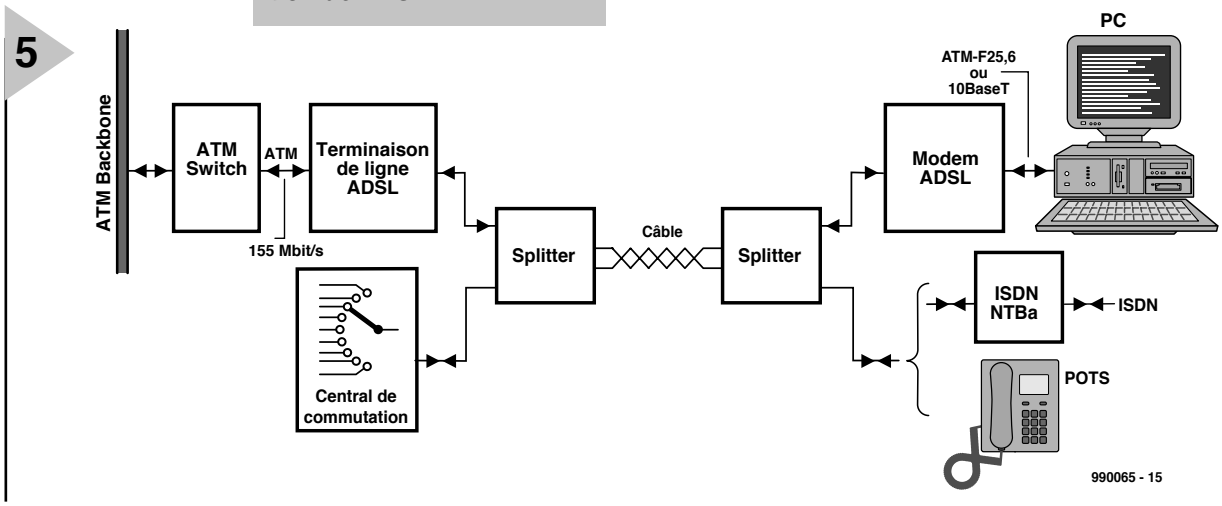
ÉTABLISSEMENT DE LA CONNEXION

Les nombreuses possibilités de réglage d'un système de transmission ADSL requièrent, lors de l'établissement de la connexion, l'échange d'un protocole complexe qui permet au central et au modem ADSL de se communiquer leur configuration respective. Les deux modems saisissent les courbes de réponse dans les deux directions de transmission en envoyant des fréquences pures (porteuses) dont le niveau sera enregistré par l'autre modem. Le débit binaire des canaux downstream et upstream ainsi que le procédé à utiliser pour séparer les directions (FDM ou compensation d'écho) est ensuite déterminé au moyen d'une séquence d'apprentissage. C'est à ce point que se décide le débit binaire maximum réalisable des lignes de raccordement individuelles. ADSL peut aussi venir à bout de perturbations variant dans le temps. L'échange de bits (Bit Swapping) permettra de modifier en direct l'attribution des bits aux porteuses.

Cette phase de démarrage passablement élaborée de ADSL prend plus de 20 secondes et même parfois plus d'une minute. Mais c'est le prix à payer pour optimiser le débit de chaque porteuse.

Lorsqu'une connexion ADSL est déjà établie, il peut arriver qu'un changement brusque des paramètres de la liaison dérègle à tel point les paramètres soigneusement mis au point de l'égaliseur que la capacité de transfert s'effondre brusquement. Il faut naturellement éviter que la correction de l'égaliseur permettant de rétablir complètement la liaison ne dure de nouveau 20 à 60 secondes. Il est donc possible d'avoir recours à une procédure de réglage abrégée qui détermine

Figure 5. Structure du système lors de l'adoption de ADSL.



rapidement les nouveaux paramètres de l'égaliseur en se basant sur les paramètres de la liaison déterminés lors de l'établissement de la connexion. La liaison ADSL est en général rétablie au bout de 1 à 2 secondes. Cela exige toutefois que le modem ADSL surveille continuellement la qualité de transmission de chaque porteuse.

ADSL ALLÉGÉ

Une fois la norme ADSL définie, un groupe de fabricants (parmi lesquels Microsoft, Intel et Compaq) on fondé le groupe de travail UAWG (*Universal ADSL Working Group*). Leur but était de se débarrasser du diviseur côté abonné, considéré jusque là comme indispensable. L'équipement d'un canal ADSL côté central se limiterait ainsi à la terminaison de ligne (SLIC = *Subscriber Line Interface*) et du côté abonné à un modem ADSL et une carte réseau ATM/Ethernet. Le diviseur côté abonné, qui n'est pas précisément bon marché, serait éliminé (**figure 6**). Ce procédé dénommé aussi 'G.Lite' ou 'Universal ADSL' a été normalisé par l'UIT en tant que *ITU-Standard G992.2 - Splitterless ADSL*.

Non content de « soustraire » le diviseur de G.Lite, on a encore divisé par 2 le nombre de porteuses (128 au lieu de 256). Le nombre de bits par seconde et de hertz passe donc de 15 à 8 et les configurations QAM sont simplifiées d'autant. Le taux downstream est réduit à environ 1,5 Mbits/s, tandis qu'il est encore possible de faire parvenir 500 kbits/s upstream. Il est en outre possible de réduire à tel point le niveau de sortie que la puissance absorbée et les impératifs de linéarité des étages d'attaque analogiques s'en trouvent fortement réduits. Cela garantit aussi un fonctionnement sans diviseur dépourvu interférences du téléphone analogique (POTS). Enfin, ADSL Lite s'efforce d'atteindre le niveau d'exploitation Category 2 dans lequel upstream et downstream se partagent la gamme inférieure de fréquence ADSL grâce à la compensation d'écho. Cela assure de bonnes conditions de transmission pour toutes les porteuses.

La simplification que cette forme d'ADSL représente pour le client en constitue la motivation. Outre les coûts du diviseur, on peut aussi tirer un trait sur l'alimentation par la prise de l'abonné (embase femelle). Les coûts de montage à domicile du diviseur ADSL et de sa mise en service disparaissent. Les spécialistes font toutefois remarquer que ADSL Lite ne fonctionnera du premier coup que dans la moitié des foyers. Il faudra tout d'abord corriger le câblage domestique de l'autre moitié.

Alors qu'une forte tendance en direction de ADSL Lite se dessine aux États-Unis, l'Europe serait plutôt sceptique.

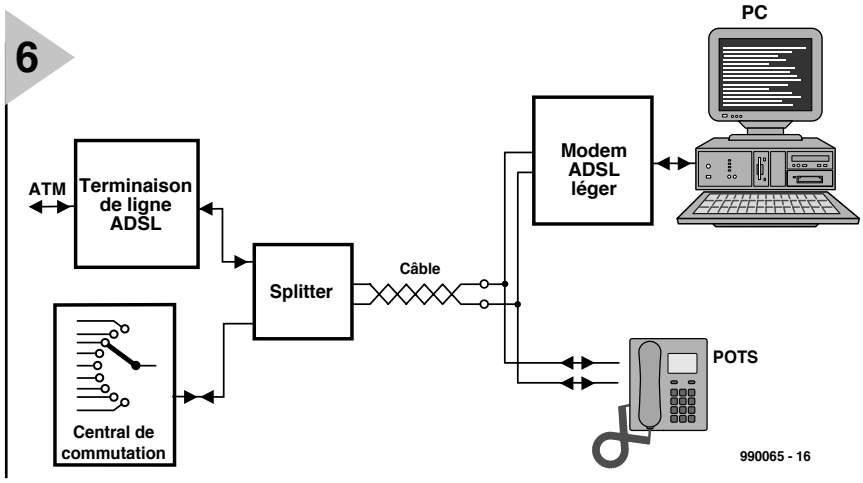


Figure 6. ADSL Lite.

La majorité des systèmes ADSL installés ici le seront avec un diviseur côté abonné.

ADSL – POUR QUI ?

Si l'on suppose qu'une longueur de connexion d'environ 3 km marque la limite d'utilisation de ADSL, il est possible de fournir à 85 % des abonnés ces services de données rapides.

Ne pourront être raccordés par ADSL tous les abonnés qui ne disposent pas de leur propre liaison dans le central mais dont les lignes de raccordement sont déjà réunies auparavant par multiplexeurs (systèmes PCM2, PCM4 et AslMx). Il s'agit d'environ 10 % des raccordements téléphoniques en Allemagne.

EN GUISE DE CONCLUSION

ADSL est une nouvelle technologie qui permet de mieux tirer parti des liaisons téléphoniques actuelles. Même si les raccordements ADSL privés ne fournissent tout d'abord que 1,5 Mbits/s downstream, cela signifie quand même un accroissement de la vitesse de 27 par rapport aux modems 56K usuels.

Il sera possible de faire son entrée dans la technique ADSL par ce que l'on nomme des modems hybrides capables de traiter aussi bien la norme analogique V.90 qu'ADSL. Les adaptation à tout changement des normes restera toujours possible par téléchargement de modules de micrologiciel.

Et quel sera le successeur d'ADSL ? Réponse : VDSL, Very high bit-rate Digital Subscriber Line. Les laboratoires de recherche industrielle travaillent à l'extension du domaine de fréquence vers le haut, donc à l'accroissement du nombre de porteuses. Avec 2 000 porteuses, il est possible d'atteindre un débit de 52 Mbits/s downstream et un accroissement de 3,2 Mbits/s de capacité upstream. Cela devrait suffir pour transférer le flot de données vidéo MPEG-2. Un petit inconvénient : VDSL a besoin de lignes de raccordement encore plus courtes que ADSL, maximum 1,5 km. La solution serait naturellement de passer aux fibres optiques pour couvrir la distance du central aux armoires de distribution qui bordent les voies publiques. Mais il coulera jusque là encore beaucoup d'eau sous les ponts.

(990065)

Références :
ANSI-Standard T1.413
ITU-Standard G992.1 (Annex B: RNIS + ADSL)
ITU-Standard G992.2 - Splitterless ADSL

Infos sur le WWW :
www.dtag.de
www.adsl.com
www.uawg.org

chargeur d'accus HP (2)

construction, étalonnage et mode d'emploi

Comme vous avez sans doute pu le constater à la lecture du premier article publié le mois dernier et consacré à la description et au fonctionnement de notre chargeur Hautes Performances d'où notre HP, la réalisation d'un tel projet au courant pouvant atteindre jusqu'à 8 A, est plus intéressante que celle du chargeur d'accu lambda. Ce second article prend une importance capitale pour la réussite de ce projet. On y trouvera, outre la description de la réalisation et de l'étalonnage au cours duquel le microcontrôleur constitue un auxiliaire précieux, également des informations importantes sur son mode d'emploi et sur les soins à porter aux accus.

projet : Norbert Bechtloff
et Günther Brenner
(Conrad-Technology-Center CTC)

Permettez-nous une remarque préliminaire : le présent chargeur d'accus HP n'est pas un projet à tenter par un débutant en électronique. Non seulement on a affaire à une électronique relativement complexe requérant l'un ou l'autre réglage mais également à un courant d'une certaine intensité (8 A au maximum comme nous le disions), ce qui implique un risque non imaginaire de dommages importants en cas de court-circuit. Si vous avez déjà réalisé avec succès un amplificateur audio de bonne puissance ou une alimentation de laboratoire, ce projet de forte puissance ne devrait pas poser de problème, à condition bien entendu de travailler avec soin.

La réalisation

Le montage se fait sur une paire de platines simple face (**figures 1** et **2**) à séparer l'une de l'autre avant de débuter l'opération d'implantation des compo-

sants. L'approche simple face se paie par un certain nombre de ponts de câblage. On débutera donc par la mise en place des ponts de câblage pour vérifier ensuite que l'on a bien, comme l'illustre la sérigraphie, implanté 7 ponts (au bon endroit !) sur la petite platine et 8 sur la grande. On placera de préférence l'embase du cavalier de court-circuit JP1 côté « pistes » de la platine de face avant de manière à pouvoir implanter le cavalier même lorsque la platine aura été dotée, côté « composants », du module LCD. IC4 de la platine principale sera à monter couché pour éviter que son boîtier n'entre en contact avec la face avant. La touche S3, l'inverseur S1 et la LED D6 seront montés, au début, de façon provisoire sur la platine principale. Une fois les étapes de test et d'étalonnage terminées avec succès, ces composants prendront leur place définitive dans la face avant et seront reliés à la platine à l'aide de fil de câblage souple. Le processeur ne prend pas encore place dans son support, l'affichage LCD n'étant pas connecté non plus sachant que ces 2 composants ne sont pas nécessaires pour effectuer les 2 premiers réglages (tension du ventilateur et surveillance de la température). La surveillance de la température est optionnelle et ne requiert pas d'être impérativement mise en place. On pourra, si l'on opte de ne surveiller ni la température du radiateur ni celle de l'accu, omettre d'implanter non seulement la NTC mais aussi les résistances R54, R56, R80 et R92 (R81 devra **toujours** être montée). La NTC sera une résistance à coefficient de température négatif ayant une résistance à froid comprise entre 500 et 1 000 Ω. Le réglage de la température de consigne du circuit se fait par mesure de R80, comme nous le verrons dans le paragraphe « L'étalonnage ».

L'utilisation d'un radiateur pour CPU à ventilateur intégré en place et lieu de radiateur normal appelle quelques commentaires. On peut, en principe, utiliser n'importe quel refroidisseur de CPU courant. Il est important cependant de veiller à ce que les transistors soient isolés, montage que l'on fera à l'aide de plaquettes de céramique enduites des 2 côtés de pâte thermoconductrice. Les orifices des vis de fixation seront percés à la mèche de 2,5 ou de 2,7 mm. On vérifiera, à l'ohmmètre, que les transistors sont parfaitement isolés l'un par rapport à l'autre avant de monter le refroidisseur; comme le transformateur peut fournir des courants importants, tout court-circuit aurait des conséquences pour le moins désagréables.

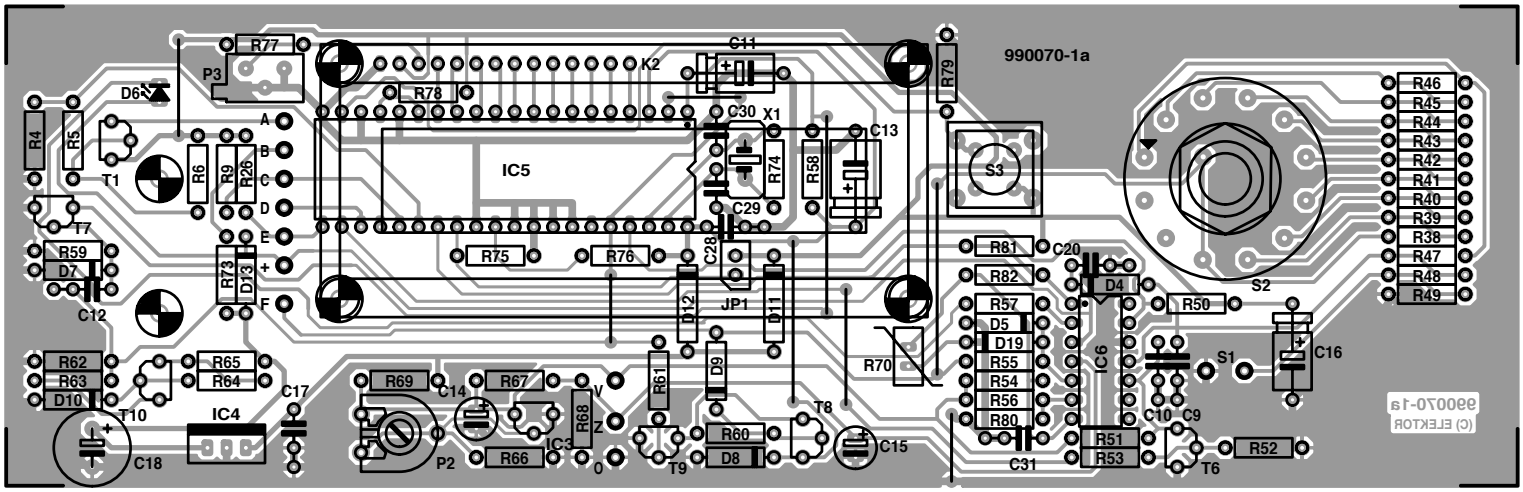
On veillera, lors de la mise en boîtier à ce que le flux d'air puisse s'établir sans rencontrer d'obstacle. On perce, dans la face arrière, la plaquette de métal qui vient se glisser dans les rails arrières du boîtier, un orifice de diamètre égal à celui du ventilateur. On pourra, pour une ventilation optimale, doter le boîtier de fentes de ventilation additionnelles.

La mesure de la résistance du ventilateur, R72, fera elle aussi l'objet d'une description dans le paragraphe « L'étalonnage ».

Les photos montrent les platines dotées de leurs composants respectifs et leur montage dans le coffret. Il est important de veiller à une parfaite isolation lors de la connexion du transformateur à l'embase secteur, toutes les parties véhiculant la tension du secteur doivent être parfaitement isolées pour éviter tout risque en cas de contact accidentel.

Le secondaire du transformateur comporte la plupart du temps 4 fils, le gris et le rouge représentant les lignes extérieures, les fils jaune et bleu une fois

Figure 1. La platine principale sur laquelle se trouvent le microcontrôleur, les organes de commande et l'affichage LCD vient de placer derrière la face avant.



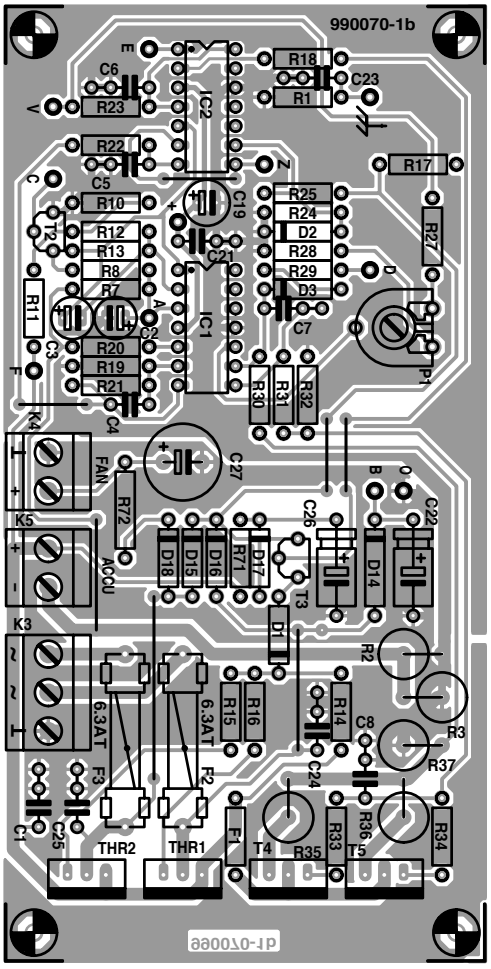
Liste des composants

Résistances :
R1,R25,R67,R75,R76,R82 = 100 kΩ
R2,R3,R37 = 0 Ω1/5 W
R4,R21,R52,R79,R81 = 22 kΩ
R5,R9,R14,R18,R61,R66,R71 = 10 kΩ
R6,R78 = 47 kΩ
R7 = 33kΩ2 1%
R8 = 15kΩ4 1%
R10 = 750 Ω 1%
R11 = 1 MΩ 1%
R12 = 9kΩ09 1%
R13 = 215 kΩ 1%
R15,R16,R33,R34 = 100 Ω
R17,R53,R56,R77 = 4kΩ7
R19,R20 = 3kΩ3
R22,R64 = 1 kΩ
R23 = 487 kΩ 1%
R24 = 33 kΩ
R26,R50,R59 = 220 kΩ
R27 = 3kΩ83 1%
R28 = 237 Ω 1%
R29,R62 = 15 kΩ
R30,R68 = 2kΩ2
R31 = 390 Ω
R32 = 27 kΩ
R35,R36 = 0Ω27/5 W
R38 à R46 = 20 kΩ 1%
R47,R48 = 10 kΩ 1%
R49 = 3kΩ32 1%
R51 = 178 kΩ 1%
R54 = 5kΩ11 1%
R55 = 470 kΩ
R57 = 5kΩ6
R58 = 150 kΩ
R60 = 1 MΩ
R63 = 1kΩ8
R65 = 1kΩ2
R69 = 470 Ω
R70 = NTC 500 Ω *
R72 = 27 Ω/2 W *
R73 = 220 Ω
R74 = 10 MΩ
R80 = 220 Ω *
R83 = VDR S10K275
P1 = ajustable 100 Ω
P2 = ajustable 1 kΩ
P3 = ajustable 1 kΩ vertical
*cf. texte

Condensateurs :
C1,C8,C12,C17,C20,C21,C23 à C25,C28,C31 = 100 nF céramique
C2,C3 = 1 µF/16 V tantale vertical
C4 = 1 nF RM (au pas de 5 mm)
C5 = 10 nF
C6, C7,C10 = 22 nF
C9 = 1 nF
C11 = 1 µF/16 V
C13,C19 = 47 µF/16 V
C14,C15 = 10 µF/63 V vertical
C16,C26 = 10 µF/63 V
C18,C27 = 220 µF/35 V vertical
C19 = 47 µF/16 V vertical
C22 = 22 µF/35 V
C29,C30 = 22 pF

Semi-conducteurs :
D1 à D4,D7,D9,D11 à D13,D15 à D17,D19 = 1N4148
D5 = BAT85
D6 = LED à haut rendement
D8 = diode zener 6V8/400 mW
D10 = diode zener 5V6/400 mW
D14,D18 = 1N4001
T1,T3,T10 = BC557B
T2,T9 = BC547B
T4,T5 = BUZ11
T6,T7 = BC548C
T8 = BF245B ou BF256B
THR1,THR2 = TIC116A ou BT151-500R
IC1 = LM324 (DIL14)
IC2,IC6 = LM339 (DIL14)
IC3 = TL431CLP
IC4 = 7806
IC5 = 68HC05C4 (Harris programmé) Conrad RFA

Divers :
JP1 = cavalier
K1 = embase secteur avec fusible 630 mAT et interrupteur secteur
K2 = embase autosécable mâle à 2 rangées de 7 contacts
K3 = bornier encartable à 3 contacts au pas de 5 mm
K4,K5 = bornier encartable à 2 contacts au pas de 5 mm
S1 = inverseur unipolaire
S2 = rotacteur 1 circuit/12 positions
S3 = touche unipolaire à contact travail
F1 = POLYFUSE 1A6 (Polyswitch, Conrad Nr. 53 60 83)
Tr1 = transformateur torique 2 x 18 V/3,33 A (tel que, par exemple, amplimo 48014)
X1 = quartz 4 MHz
F2,F3 = fusible 6,3 AT dans porte-fusible
ventilateur de CPU
boîtier tel que Bopla Laboratorium 223 mm x 72 mm x 199 mm (Conrad 52 33 48) avec face avant (Conrad 52 33 72)
module LCD 1 ligne/16 caractères (tel que, par exemple, Sharp LM16155)
4 plaquettes d'isolation TO220 avec canons d'isolation
2 embases téléphone 4 mm



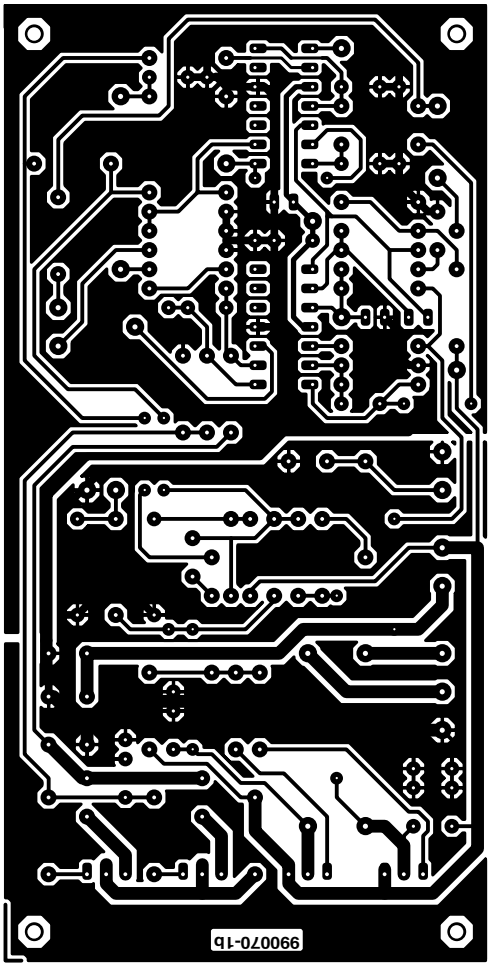


Figure 2. Cette platine comporte les composants de puissance de l'électronique de charge.

interconnectés représentent la prise intermédiaire.
Les 10 interconnexions entre les 2 platines se font à l'aide de fil de câblage souple, l'interconnexion de la masse se faisant à l'aide d'un conducteur multibrin de section plus importante (comparable à celle d'un conducteur de la liaison au secteur). La fixation de la platine sur le fond du coffret de même que celle du transformateur torique se fera par le biais d'orifices percés aux points requis dans lesquels passeront les vis de fixation. La fixation de la platine principale sur la face avant est elle bien plus simple puisqu'il suffit de la glisser dans les rails prévus à cet effet dans la demi-coquille inférieure.

L'ÉTALONNAGE

Il faut commencer par adapter la résistance R72 au ventilateur de CPU utilisé. Il n'est pas nécessaire, pour cela, d'avoir implanté le contrôleur sur la platine. On connecte le ventilateur au bornier K4 et on mesure la tension aux bornes de K4. Il faudra, si elle dérive de plus de 1 V de la tension d'alimentation nominale du ventilateur (12 V dans la majorité des cas), adapter la valeur de R72 en conséquence. On peut utiliser, pendant une courte période, une résistance normale de 1/3 W si l'on ne dispose pas de résistances de 2 ou de 5 W. Voici l'approche la plus rapide : commencer par brancher une valeur trop élevée, 47 Ω par exemple, puis, à la main, placer une seconde résistance en parallèle sur la première et mesurer la tension aux bornes du ventilateur. Commencer avec une valeur élevée et la diminuer progressivement jusqu'à obtenir la tension d'alimentation du ventilateur requise. On détermine ensuite la valeur des composants pris en parallèle et on soude sur la platine endroit une résistance de 2 W de la valeur ainsi déterminée.
Pour l'étalonnage de **la surveillance de température** non plus, le contrôleur n'est pas requis. On commence par mettre la résistance NTC (à coefficient de température négatif, d'une valeur à froid comprise entre 500 et 1 000 Ω) à la température ambiante à laquelle doit se faire la coupure de l'appareil et on mesure sa valeur à ladite température. On donne à R80 la valeur mesurée avant de l'implanter sur la platine. La NTC sera montée à l'endroit où l'on veut suivre la température, sur le transformateur ou le radiateur par exemple. Il faudra, si l'on veut surveiller la température de l'accu, mettre la NTC sur l'accu lui-même et la fixer par élastique ou bande Velcro, la température de coupure du système devant se situer aux alentours de 45 °C (celle du transformateur ou du radiateur pourra elle, être choisie entre 60 et 90 °C).
Pour le reste des étapes d'étalonnage, le chargeur d'accus doit être complet (contrôleur et affichage LCD compris). La routine de calibration du microcontrôleur débute de la manière suivante : S1 placé en position « NiCd » (fermé), S2 en position 6 cellules, cavalier JP1 en place, mettre le chargeur sous tension et, par action sur P3, régler le contraste de

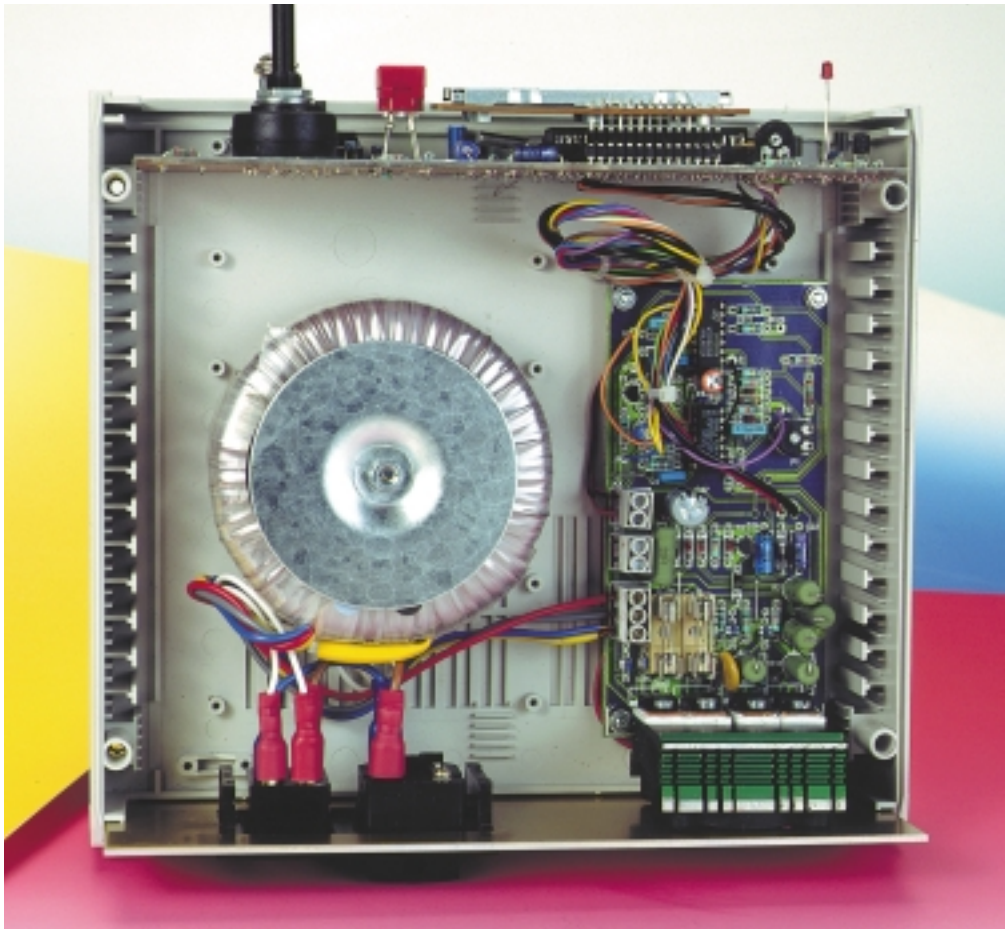
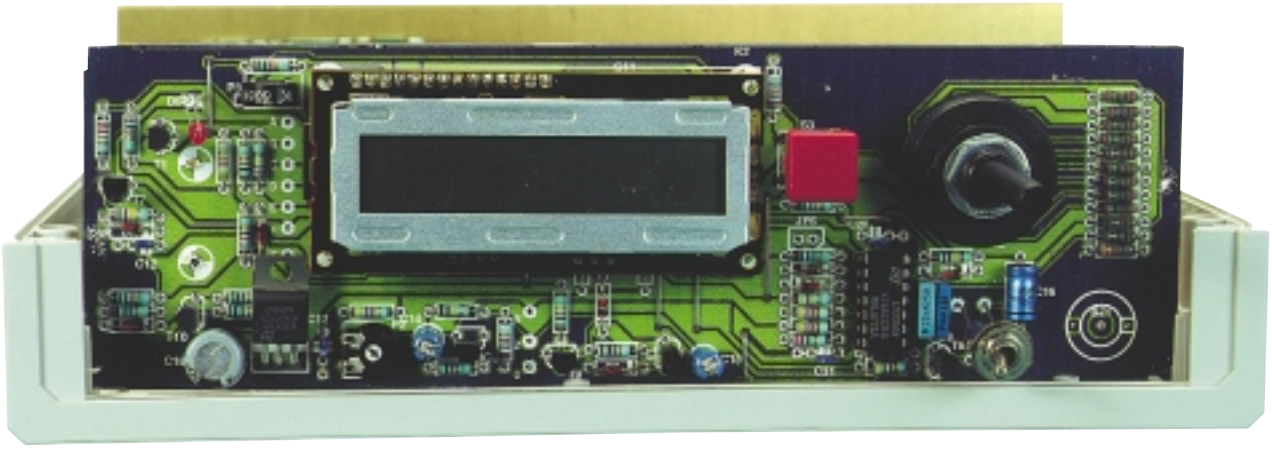


Figure 3. Vue plongeante sur notre prototype.

Figure 4. Coup d'oeil sur la platine avant du prototype.



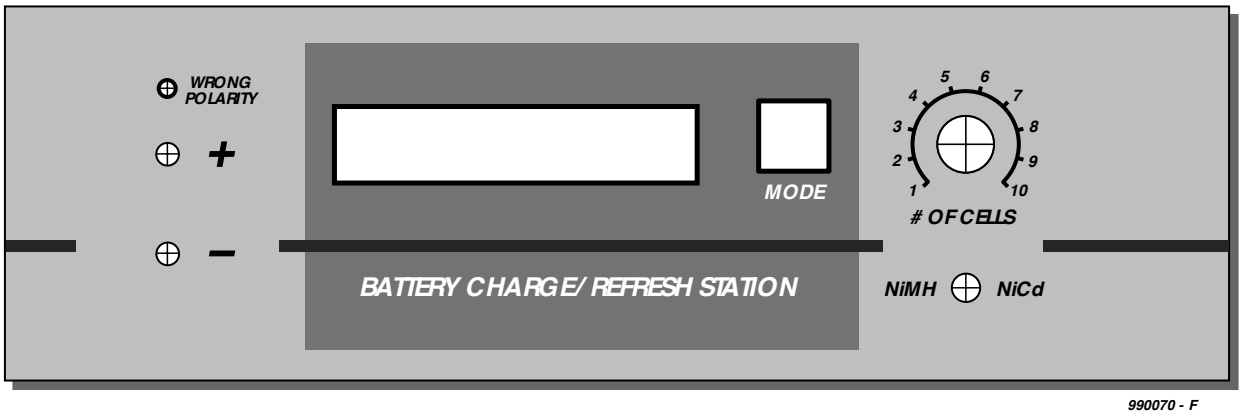


Figure 5. Proposition de face avant à échelle réduite (75%).

l'affichage pour la meilleure lecture, il doit indiquer « START SELF-TEST ».
On enlève maintenant JP1.
On prend, pour la suite de la calibration, un multimètre (en calibre 3 à 10 A CC) entre les pôles + et – du connecteur destiné aux accus, K5. Le multimètre mesure le courant de sortie du chargeur qui circule par son intermédiaire.
De par la forme impulsionnelle du courant, un voltmètre efficace vrai (True RMS) donnera une valeur légèrement différente de celle fournie par un multimètre normal, les écarts n'étant cependant pas importants.
Voici comment mesurer et régler les courants de charge et de décharge :
1. Appuyer sur S3. L'affichage devrait afficher « CHARGE = 3 A MAX. ». Ajuster, par le biais de P2, le courant à 3 A.
2. Appuyer sur S3. On lit sur l'affichage « CHARGE = 2 A MID ». L'instrument de mesure devrait afficher la même valeur que précédemment.
3. Actionner S3. L'affichage indique alors « CHARGE = 1 A MIN. ». Le courant mesuré devrait être de 1 A (± 10%). Déconnecter le multimètre.
4. Appuyer sur S3. L'affichage dit « ADJUST 1.800 A ». On branche alors un accu **chargé** (de 4 à 8 cellules) au système et on prend un instrument de mesure mis en calibre 2 A CC en série dans la ligne allant vers l'accu (entre la borne + de K5 et le pôle positif de l'accu. Ajuster, par action sur P1, le courant entre 1,78 et 1,82 A. Déconnecter l'instrument de mesure et l'accu.
5. Appuyer sur S3. On lit sur l'affichage « OVER - VOLTAGE ». Basculer S2 en position **8** cellules. L'affichage indique alors « IN:xxxx EMP:1200 », xxxx devant être une valeur supérieure à 1 200. Placer maintenant S1 en position « NiMH » (ouvert). xxxx doit alors dépasser 1 800, sinon l'affichage doit indiquer « OVER - VOLTAGE » (la valeur affichée dépend de la tension à vide du transformateur).
6. L'étape suivante consiste à court-circuiter (volontairement) les bornes de connexion de l'accu (+ et – de K5). La valeur visualisée par l'affichage doit être inférieure à 10, l'indicateur d'erreur de polarité (la LED D6 « Wrong Polarity » doit s'allumer. Supprimer le court-circuit.
7. Appuyer sur S3. Le chargeur se trouve maintenant en mode de fonctionnement normal, l'affichage nous dit, en raison de l'absence d'accu, « NO ACCU TO SERVE ».

Mode d'emploi

On met le chargeur sous tension sans y avoir connecté d'accu; l'affichage nous dit « NO ACCU TO SERVE », signalant ainsi qu'il est prêt. Tant que l'on n'a pas connecté d'accu au chargeur l'organe de commande S3 reste inactif. On commence par définir, par le biais de S1, le type d'accu et par S2 le nombre de cellules (de 1 à 10), pour ensuite connecter l'accu (ou le set d'accus) à (re)charger au chargeur. On dispose, dès l'apparition sur l'affichage du message « ADJUST: CHARGE », de 5 s pour actionner la touche S3, en vue de changer de programme (cf. l'encadré « Programmes »).
En l'absence d'action sur S3, la CHARGE démarre automatiquement au bout de 5 s. En cas d'action sur S3 on passe, après chaque action sur cette touche, au programme suivant (CYCLE, ALIVE, CHARGE...). Si, 5 s après une action sur S3, il n'y en a pas eu d'autre, le programme du menu est lancé et la charge démarre, ce que l'on constate par l'affichage du message « START CHARGING ». 15 secondes plus tard on voit s'afficher, tout d'abord, la capacité chargée sous la forme :

CCAP= xxmAh

Capacités

La référence de l'état d'un accu est la capacité qu'il peut fournir (quantité de courant) exprimée en ampère/heure (Ah) ou milliampère/heure (mAh), capacité variant relativement fortement en fonction du courant de décharge. Plus le courant de décharge est faible, plus les pertes de décharge sont faibles et, partant, la capacité que l'on peut lui demander importante. Il faudra donc toujours s'informer, lors de l'achat, à quel courant de décharge le fabricant spécifie la capacité. On utilise souvent le terme C-Rate qui définit l'intensité du courant (en A ou mA) en tant que partie de la capacité nominale (en Ah ou mAh). Une capacité donnée de 1 Ah à C/10 (0,1 C) signifie que la mesure de la capacité s'est faite à un courant de 100 mA. Si un autre fabricant donne une capacité identique mais à un taux plus élevé (de C/3 ou 0,33 C par exemple), on se trouve, en principe, en présence d'un accu meilleur. En effet, s'il arrive à fournir une capacité de 1 Ah à un courant de décharge de 333 mA, il devrait disposer, à un courant de décharge de 100 mA, d'une capacité dépassant ces 1 Ah.
Il est bon de se rappeler, dans le cas de notre chargeur d'accu HP, que ce dernier travaille à un courant de décharge important (1,5 A au début, 0,5 A au minimum après).
La capacité mesurée dans ces conditions donne un bon repère sur sa capacité de supporter/fournir des courants importants; elle sera, dans la majorité des cas, quelque peu plus faible que la capacité nominale donnée par le fabricant.
La quantité de courant en cours de charge n'apprend pas grand chose en ce qui concerne la capacité de l'accu. Elle est toujours supérieure sachant qu'en fin de charge le courant de charge est, de plus en plus, converti en chaleur et partant perdu.

On aura, par exemple « CCAP = 1,8mAh », ce CCAP signifiant « *Charged CAPacity*).

On peut, par action sur la touche de fonction, en cours de charge, appeler les différents affichages suivants : au bout de 2 s on commence par voir apparaître le mode de programme choisi (« CHARGE MODE », « CYCLE MODE » ou « ALIVE MODE »), ensuite, si l'on est en charge, pendant 5 s, la capacité déchargée (« DCAP = 0,0mAh » par exemple DCAP = *Discharge CAPacity*), puis la capacité chargée, CCAP. En l'absence de données de mesure, DCAP lors d'une charge en programme CHARGE par exemple, on aura affichage d'un 0,0.

Lorsque l'accu n'accepte plus de charge additionnelle, le processus de charge est interrompu. Si l'on se trouve en programme CYCLE et ALIVE on aura début de décharge, processus signalé par l'apparition du message « START DISCHARGE » ou, par le message « CHARGER FINISHED » signalisation de la fin de charge et partant de la possibilité de déconnecter l'accu. Il est possible, même après la fin de la charge, d'obtenir, tout comme lors de la charge et de la décharge, l'affichage des valeurs de CCAP et DCAP. On passe d'un affichage au suivant par action sur la touche de commande.

En cas d'interruption du processus de charge (en raison d'un accu défectueux ou d'un set (*pack*) inutilisable), on aura affichage du message « END WITH ERROR ».

Si, après le message « CHARGER FINISHED », on ne débranche pas l'accu, on aura, au bout d'une heure, lancement d'un processus de maintien de charge qui sera annoncé par le message « START TRICKLE ». L'affichage n'indique pas alors la CCAP, mais la TCAP (*Trickle charge CAPacity*) de la capacité additionnelle, la valeur de TCAP n'étant cependant pas mémorisée de sorte qu'une action sur la touche ne fournit que la valeur CCAP de la charge précédente.

Si l'on a, en cours de fonctionnement, activation du dispositif de thermo-protection (à NTC), le programme est interrompu, l'affichage indiquant « OVER-TEMPERATURE ». Au bout de quelque 15 mn le programme est repris, l'affichage indiquant alors « CONTINUE PROGRAM ».

En cas d'interruption du processus à la suite d'une disparition (ou coupure) de la tension secteur, toutes les valeurs et le paramétrage sont stockés en mémoire. Le programme se poursuit partant correctement lors du retour de la tension du secteur, l'affichage indiquant alors « CONTINUE PROGRAM ». Ceci n'est vrai qu'à condition que l'accu connecté ait 4 cellules au minimum et que le secteur ait disparu pendant 20 s au moins. Si l'accu comporte moins de 4 cellules, le chargeur se manifeste, avec le message « ADJUST CHARGE », ce qui implique qu'il faudra redémarrer le programme manuellement.

Programmes

CHARGE
Charge rapide standard, l'accu est chargé une unique fois

CYCLE
On a charge, puis décharge et recharge de l'accu

ALIVE
L'accu est chargé, déchargé, rechargé puis redéchargé. Si, en fin de second processus (charge/décharge), la capacité est supérieure à celle mesurée lors du premier, on procède à une nouvelle charge/décharge. Ce processus se poursuit un maximum de 6 cycles (voire moins si l'appareil constate une absence de croissance de capacité). ALIVE se termine par un processus de charge.

Conseils d'utilisation

Si l'on a, après connexion d'un accu, allumage de la LED rouge (D6, *Wrong Polarity*), cela signifie que l'accu est soit branché à l'envers, soit déchargé trop profondément. Dans le premier cas, le message « NO ACCU TO SERVE » reste affiché, il suffit d'inverser la polarité de l'accu. Si, cependant, on voit s'afficher le message « ADJUST: CHARGE » c'est que l'accu a été trop déchargé, le processus de charge pouvant se poursuivre normalement comme dans le cas d'un accu n'ayant pas subi de décharge trop profonde (c'est-à-dire sans allumage de LED).

Si l'on a, en début de charge (« START CHARGE ») allumage de la LED rouge, cela signifie que l'accu ou le set d'accu (*pack*) comporte une diode de protection; il faudra connecter l'accu directement c'est-à-dire sans diode.

Dans le cas d'un accu doté d'une thermo-protection par contact bi-métal, le déclenchement de ce dispositif se traduit par une interruption du courant de charge, le chargeur affichant « NO ACCU TO SERVE ». En l'absence de mesure complémentaire, le contact se refermant après refroidissement, le chargeur reprend la charge. Même si le contact bi-métal devait s'ouvrir un certain nombre de fois, cela n'empêchera pas l'accu d'être chargé à plein au cours du programme CHARGE, même si c'est avec quelques interruptions. Il n'en reste pas moins que la valeur de CCAP est remise à zéro à chaque fois, de sorte que la valeur affichée représente la charge accumulée depuis la dernière interruption.

Il est interdit de modifier le nombre de cellules et le type d'accu en cours de processus de charge ! Ce paramétrage est à faire avant de brancher l'accu. Il faudra, s'il devait se faire que l'on procède à une charge avec un paramétrage totalement erroné, déconnecter l'accu et corriger le paramétrage avant de rebrancher l'accu.

On ne peut pas, en raison du courant de charge élevé mis en jeu, utiliser de porte-piles en plastique courant, le contact en spirale de son pôle négatif ne tardant pas à prendre une couleur rouge cerise (échauffement). On ne pourra utiliser, dans le cas d'accus monobloc, que des porte-piles spéciaux prévus pour des courants important. Ce problème de contact ne se pose pas dans le cas de set d'accus (10 cellules au maximum, taille AA au minimum), mais il faudra opter pour des connexions courtes et de section suffisante (1 mm^2 minimum). La charge se fera de préférence à température ambiante de 20 °C, l'accu atteignant ainsi une température maximale de 45 °C. On évitera les températures extrêmes, sans jamais passer en-deçà de 0 °C et au-delà de 40 °C. On réchauffera des accus froids et on laissera le temps au chargeur de prendre sa température de croisière s'il a été stocké à basse température.

La charge des types de cellules les plus petites (mignon) exige un minimum de précaution. La capacité nominale doit, normalement, être supérieure à 700 mAh. Il est bon, en cas de charge de cellules d'un certain âge, de vérifier, au cours de premières minutes au moins, la température des cellules. Si l'accu (déchargé) chauffe de façon importante dès le début il est préférable d'arrêter la charge, sachant qu'il apparaît que l'accu ne supporte plus une charge rapide (résistance interne trop élevée).

Il est préférable de disposer (en respect de l'environnement) d'un tel accu. Il en va de même dans le cas d'un accu avec lequel on voit apparaître le message « END WITH ERROR ». On se souviendra que le cadmium est un métal lourd préjudiciable à l'environnement. Il faudra rapporter les accus aux endroits désignés à cet effet.

(990070-2)

cours de programmation du BASIC Stamp (3)

3ème partie : programmation en BASIC

Nous allons, dans le présent article, vous présenter les instructions de branchement et d'accès à l'EEPROM du BASIC Stamp, qui nous serviront à faire suivre un trajet prédéterminé au BOE-Bot. Un mini-haut-parleur piézo constituera le système de réponse servant à identifier la position au coeur de votre programme. Nous vous proposerons également une centrale d'acquisition de température mobile qui pourra servir de projet optionnel destiné à vous apprendre les bases de la communication sérielle synchrone.

par Chuck Schoeffler, Ph. D., Ken Gracey et Russ Miller

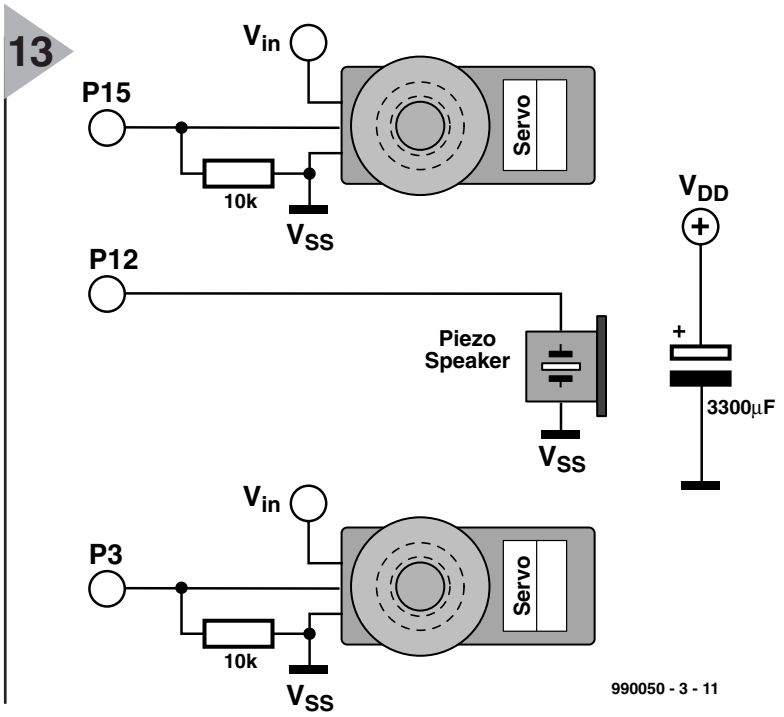


Figure 13. Schéma de principe de la commande et du système de réponse (feedback).

Liste des composants

1 BOE-Bot complet (robot basé sur le Board of Education d'Elektor)
1 haut-parleur piézo
1 condensateur 3 300 µF
2 résistances de 10 kΩ (optionnelles)

Mouvement à base de routines et de mémoire

Le mouvement est l'une des propriétés caractéristiques dun robot et c'est aussi une approche idéale pour apprendre à structurer et écrire un programme simple en PBASIC. La présente expérience est centrée principalement sur la programmation en BASIC vu que c'est par son biais que l'on obtient, en l'absence de données fournies par un quelconque capteur, les mouvements du BoE-Bot. Il faut, pour pouvoir structurer son programme de façon à ce que BoE-Bot se meuve comme on l'entend, commencer par comprendre comment appeler des sous-programmes, lire des patterns de déplacement présents en EEPROM, de combien se déplacer par

le biais d'une boucle *for-next* et comment faire pour revenir au point de départ. La liste des composants donne les composants nécessaires pour cette expérience. La **figure 13** montre le schéma de l'électronique utilisée dans le cadre du présent article.

Coup d'oeil à la servo-commande

Les servo-commandes sont des composants à boucle fermé comparant en permanence la position qui leur a été demandée (consigne) par le biais de l'instruction `pulsout` du BASIC Stamp, avec leur position effective (proportionnelle à la résistance d'un potentiomètre solidaire de l'axe). Dès qu'apparaît la moindre différence entre les deux, l'électronique intégrée dans la servo commande une rotation du moteur en vue d'éliminer l'erreur.
Nous avons modifié l'axe du potentiomètre de la servo jusqu'à ce que les engrenages cessent de tourner lorsque le BASIC Stamp envoie une impulsion de 1 500 µs. Une valeur `pulsout` de 750 correspond à 1 500 µs (l'instruction fait appel à des unités de 2 µs). Une valeur supérieure à 750 entraîne une rotation de la servo dans le sens horaire, une valeur inférieure à 750 se traduira par une rotation dans le sens anti-horaire. Une valeur proche de 750, 760 par exemple, produira une rotation très lente. La **figure 14** propose un chronodiagramme de la modulation en largeur d'impulsion (MLI = PWM pour ***P**ulse **W**idth **M**odulation*)
On peut faire appel à une boucle *for-next* pour voir l'effet que différentes largeurs d'impulsion ont sur la vitesse de la servo. Mettez votre BoE-Bot sur son nez ou placez-le sur un objet qui l'empêche de se déplacer. Télédéchargez le **listage 1** vers votre BASIC Stamp. La **figure 15** rend graphiquement la correspondance entre la largeur d'impulsion et la vitesse de rotation (tr/mn) dans le cas d'une servo Futaba S-148.

Réponse sonore

La commande `freqout` du BASIC Stamp peut servir à doter votre BoE-Bot d'une réponse acoustique. Elle a, comme toutes les instructions PBASIC, une syntaxe spécifique qu'il faut respecter si on veut que ça marche. Télédéchargez le code suivant dans votre BASIC Stamp pour entendre le haut-parleur se manifester :

```
freqout 12,750,2000
'signal de 2 000 Hz d'une
durée de 750 ms sur P12.
```

On pourra, pour obtenir un son plus « robot », essayer l'exemple du **listage 2**. Cette routine commence par déclarer Hz comme variable de mot (*word variable*), c'est-à-dire un nombre compris entre 0 et 65 536. La boucle s'exécute 4 fois ((4000-1)/1000), générant simultanément 2 fréquences sur P12. La première fréquence passe de 1 à 4 000 Hz, la seconde décroît de 4 000 vers 1 Hz. Vous pouvez doter votre programme de sons de ce genre.

Instruction Goto

Normalement, les programmes en PBASIC exécutent leurs instructions ligne après ligne. L'instruction `goto` force le BASIC Stamp à sauter à un endroit défini ailleurs dans le programme. Cet endroit peut se trouver plus loin dans le programme mais également en amont (plus haut). Sa syntaxe est simple.

```
goto forward   'saut vers la
routine appelée forward
```

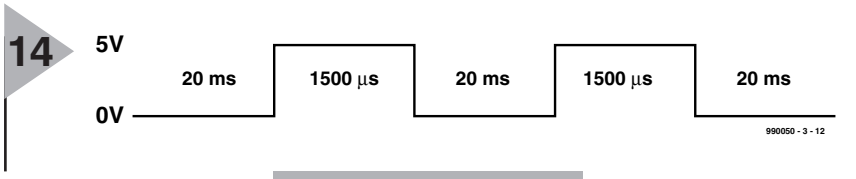
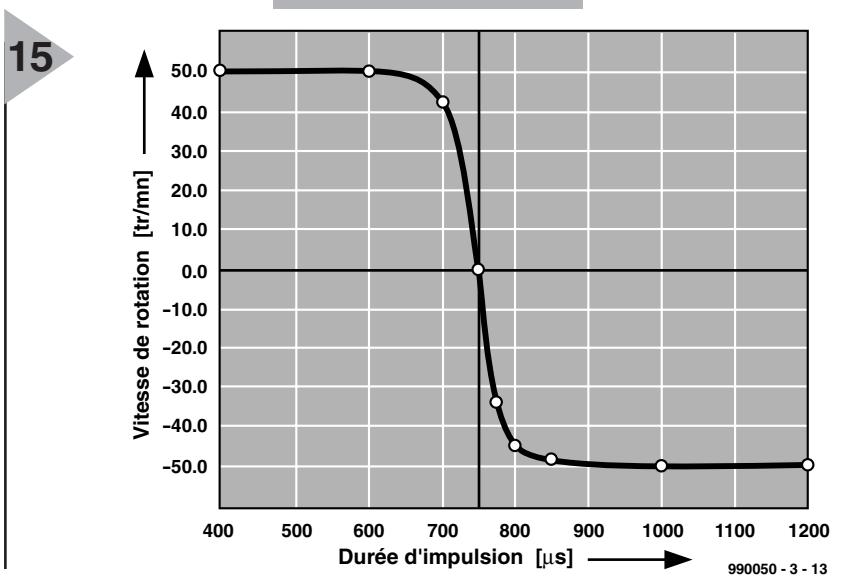


Figure 14. Commande de servo basée sur la modulation en largeur d'impulsion.

```
'Listage 1
left_servo     con     15
right_servo    con     3
x  var word
pause 2000
start:
for x = 650 to 850              'début de routine
    pulsout left_servo,x        'largeur d'impulsion de 1 500 us
    pulsout right_servo,1500-x  'largeur d'impulsion de 1 500 us
    pause 20                    'pause de 20 ms
next
```

```
'Listage 2
Hz var  word
for Hz = 1 to 4000 step 1000
  freqout 12,70,Hz,4000-Hz
'génère 2 sons de 70 ms sur P12
next
```

Figure 15. Modulation en largeur d'impulsion en fonction du régime avec la Futaba S-148.



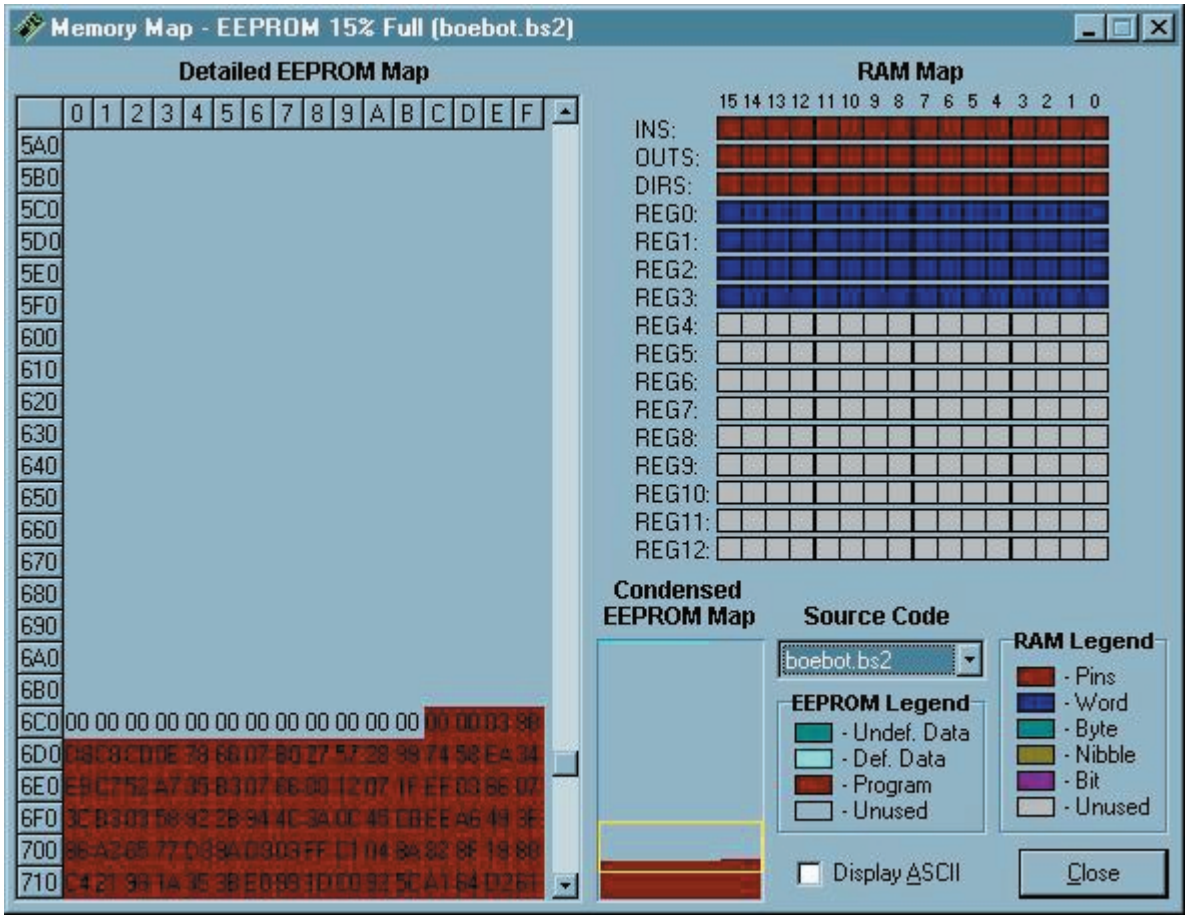


Figure 16. Cartographie mémoire de l'EEPROM.

GOSUB, UN PARENT PROCHE DE GOTO

L'instruction `gosub` (*Goto Subroutine*) oblige elle aussi le programme à sauter à un endroit donné, mais le programme mémorise la ligne suivant l'instruction `gosub` pour pouvoir y revenir automatiquement et reprendre le programme où il avait été quitté. Il est possible ainsi de réutiliser des sections de programme. L'exemple ci-après illustre la fonction de l'instruction `gosub`.

```
gosub right
pause 1000
gosub right
return

right:
for x=1 to 18
   pulsout left_servo,650

   pulsout
right_servo,650
pause 20
```

Cet exemple montre que la routine `right` est exécutée 2 fois avec une pause de 1 s. Il est possible d'imbriquer jusqu'à 4 niveaux d'instructions `gosub`

```
'Listage 3
'Programme Boe-Bot pour mouvement, lumière et sons

'Définition des variables et des constantes
'_____________________________
x       var     word            'compteur de boucle pour pulsout
position        var     word    'compteur d'adresse de l'EEPROM
direction       var     word    'valeur stockée en EEPROM
Hz      var     word            'variable de fréquence
right_servo     con     3       'servo droite sur P3
left_servo      con     15      'servo gauche sur P15
speed           con     40      'valeur ajoutée ou soustraite

'_____________________________
'Patterns de mouvement programmés
'_____________________________
data "FRFRFRBBTFE"              'stoker mouvements

'_____________________________
'Main Program
'_____________________________
position=0                      'démarrer en cellule 0 de
                                 l'EEPROM
move:                           'boucle principale
read position,direction         'lecture de l'instruction de
                                 direction
position=position+1             'incrementer pour la cellule
                                 suivante
  if direction="E" then quit    'Décision de l'action à
                                 entreprendre
  if direction="F" then forward'par choix du caractère de
                                 commande adéquat
  if direction="R" then right
  if direction="L" then left
  if direction="B" then backward
  if direction="T" then turn_around
goto move                       'répéter jusqu'à détection d'un E
'_____________________________
```

ÉVALUER LA DISTANCE DE DÉPLACEMENT

Il est facile d'évaluer la distance de déplacement en se basant sur le calcul de la circonférence d'une roue et en estimant les boucles de temporisation par largeur d'impulsion exécutées par votre code PBASIC. On commencera par déterminer la circonférence de la roue :

circonférence = pi fois diamètre de la roue

circonférence = 3,141 59 x 6,67 cm = 21 cm

Si l'on connaît la vitesse de rotation en fonction de plusieurs largeurs d'impulsions on peut déterminer une distance de déplacement donnée. Une instruction `pulsout` *de 850 fait tourner la servo à 50 tr/mn environ, soit 0,83 tr/s. La vitesse du robot est alors de quelque :*

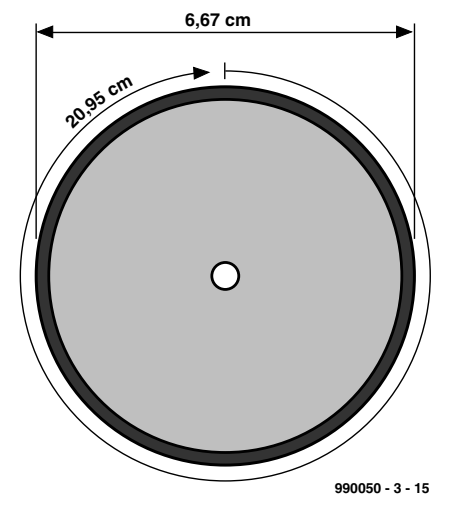
21 cm/tour x 0,83 tour/s = 17,5 cm/s.

Si l'on veut faire parcourir 100 cm au BoE-Bot il faudra le faire se déplacer pendant :

100 cm/17,5 cm/s = 5,7 secondes approximativement.

Comme chaque impulsion de servo dure 1,5 ms environ et qu'il y a une pause de 20 ms dans la boucle, l'exécution de chaque boucle prendra de l'ordre de 23 ms (1,5 + 1,5 + 20), soit 0,023 s. Il nous faut un total de 247 boucles pour un déplacement de 100 cm. Il se peut qu'il vous faille ajuster la boucle `for...next` *en fonction de votre propre servo.*

5,7 s/0,023 s/boucle = 247 boucles.




```
forward:
for x=1 to 247
  pulsout left_servo,650
  pulsout right_servo,850
  pause 20
next
```

```
'Routines Son
'_____________________________
forward_sound:
for Hz = 1 to 4000 step 1000
  freqout 12,70,Hz,4000-Hz
next
return

back_sound:
for Hz = 4000 to 6000 step 1000
  freqout 12,70,Hz,Hz-400
next
return

right_sound:
  freqout 8,800,2500
return

left_sound:
  freqout 8,800,4500
return
'_____________________________
'Mouvements
'_____________________________
forward:
gosub forward_sound
for x=1 to 60
  pulsout left_servo,750-speed
  pulsout right_servo,750+speed
pause 20
next
goto move

backward:
gosub back_sound
for x=1 to 60
  pulsout left_servo,750+speed
  pulsout right_servo,750-speed
pause 20
next
goto move

right:
high 0
gosub right_sound

for x=1 to 18
  pulsout left_servo,750-speed
  pulsout right_servo,750-speed
pause 20
next
low 0
goto move

left:
high 14
gosub left_sound

for x=1 to 18
  pulsout left_servo,750+speed
  pulsout right_servo,750+speed
pause 20
next
low 14
goto move

turn_around:
for x=1 to 30
  pulsout left_servo,850
  pulsout right_servo,850
pause 20
next
goto move

quit:
end
'_____________________________
```

de sorte que chaque `return` renvoie le programme à l'instruction suivant le dernier `gosub` rencontré.

UTILISATION DE L'INSTRUCTION DATA ET DE L'EEPROM POUR STOCKER DES DÉPLACEMENTS

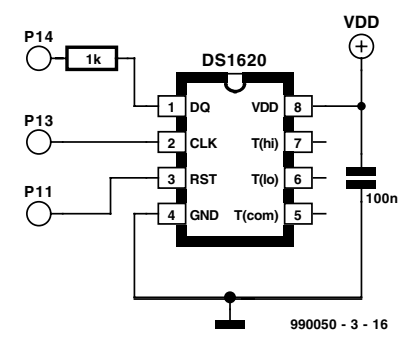
Le BASIC Stamp dispose de 2 K d'EEPROM utilisés pour le stockage du programme (qui commence à l'adresse 2047 en descendant) et de données (qui s'empilent elles dans le sens inverse, commençant à 0 pour aller vers 2047). En cas de collision des données et du programme, l'exécution du code-source ne se fera pas correctement. Chaque emplacement correspond à un octet. Cet espace mémoire n'est pas suffisant pour réaliser l'environnement complexe requis par une centrale d'acquisition de données, mais convient parfaitement au stockage des octets d'information que l'on envisage d'utiliser dans un programme.

L'EEPROM du BASIC Stamp diffère sous différents aspects de la RAM servant au stockage des variables :

› l'EEPROM a besoin de plus de temps

SUJET SPÉCIFIQUE : COMMUNICATION SÉRIELLE SYNCHRONE AVEC LE THERMOMÈTRE NUMÉRIQUE DS1620.

L'émission d'octets de données est, dans le cas du BASIC Stamp, l'affaire des instructions `shiftin` *et* `shiftout`*. Si vous vous sentez prêt à vous lancer dans la communication sérielle, essayez ce projet sur votre BoE.*



Il vous faudra les composants additionnels suivants :

1 capteur de température DS1620
1 résistance de 1 kΩ
1 condensateur de 0,1 μF

```
x     var byte                        ' définir une variable à
usage général, byte
degC  var byte                        ' définir une variable pour stocker les degrés Celsius
                                      ' note: le DS1620 a été préprogrammé pour le mode 2.
outs=%0000000000000000                ' définir l'état initial de toutes les broches comme
     'fedcba9876543210
dirs=%1111111111111111                ' étant des sorties basses

freqout 0,20,3800                     ' un bip pour signaler le fonctionnement du système
high 11                               ' sélecter le DS1620
  shiftout 14,11,lsbfirst,[238]       ' envoyer l'instruction "lancer les conversions"
low 11                                ' exécuter l'instruction
  loop:                               ' aller à l'affichage une fois par seconde
  high 11                             ' sélecter le DS1620
  shiftout 14,13,lsbfirst,[170]       ' envoyer l'instruction "saisie des données"
  shiftin 14,13,lsbpre,[x]            ' saisir les données
  low 11                              ' fin de l'instruction
  degC=x/2                            ' convertir les données en degrés C
  debug ? degC                        ' afficher le résultat sur l'écran du PC
  pause 1000                          ' pause de 1 seconde
goto loop                             ' lire et afficher la température
```

Une fois que le programme tourne correctement essayez d'utiliser l'instruction `write` *pour sauvegarder les valeurs de température dans l'EEPROM et* `read` *pour les recharger et les afficher sur un terminal de débogage.*

pour stocker une valeur, processus pouvant, dans certains cas, prendre plusieurs millisecondes.

- l'EEPROM n'admet qu'un nombre fini de cycles d'écriture, on parle de quelque 10 millions d'écritures, la RAM ne connaissant pas de limitation en ce qui concerne le nombre d'écritures ou lectures.
- la fonction première d'une EEPROM est de stocker des programmes; les données le sont dans l'espace resté disponible.

On utilise 3 instructions pour accéder à l'EEPROM : `data`, `read` et `write`. Les données stockées en EEPROM « s'entassent » du coin supérieur gauche (position 0,0) rangée après rangée, de la gauche vers la droite. Le code-source lui s'empile du coin inférieur droit (position 16,128) vers le haut, rangée après rangée, de la droite vers la gauche. Comme nous le disions, un conflit entre ces 2 composantes d'un programme empêche une exécution correcte du programme. C'est ce qu'illustre la **figure 16**.
On peut accéder à la cartographie de la mémoire EEPROM par le biais de l'option Run/Memory Map de l'éditeur Windows du BASIC Stamp.
On trouve, ci-dessous, la syntaxe de l'instruction `read`. L'instruction `write` utilise la même syntaxe.

```
Write 0,100
'écrire 100 dans l'octet 0 de
l'EEPROM
read 0,x              'lire
l'octet 0 de l'EEPROM et
stocker la valeur dans x
debug dec ? x
'afficher la valeur sur
l'écran du PC
```

COMBINONS CES CONCEPTS

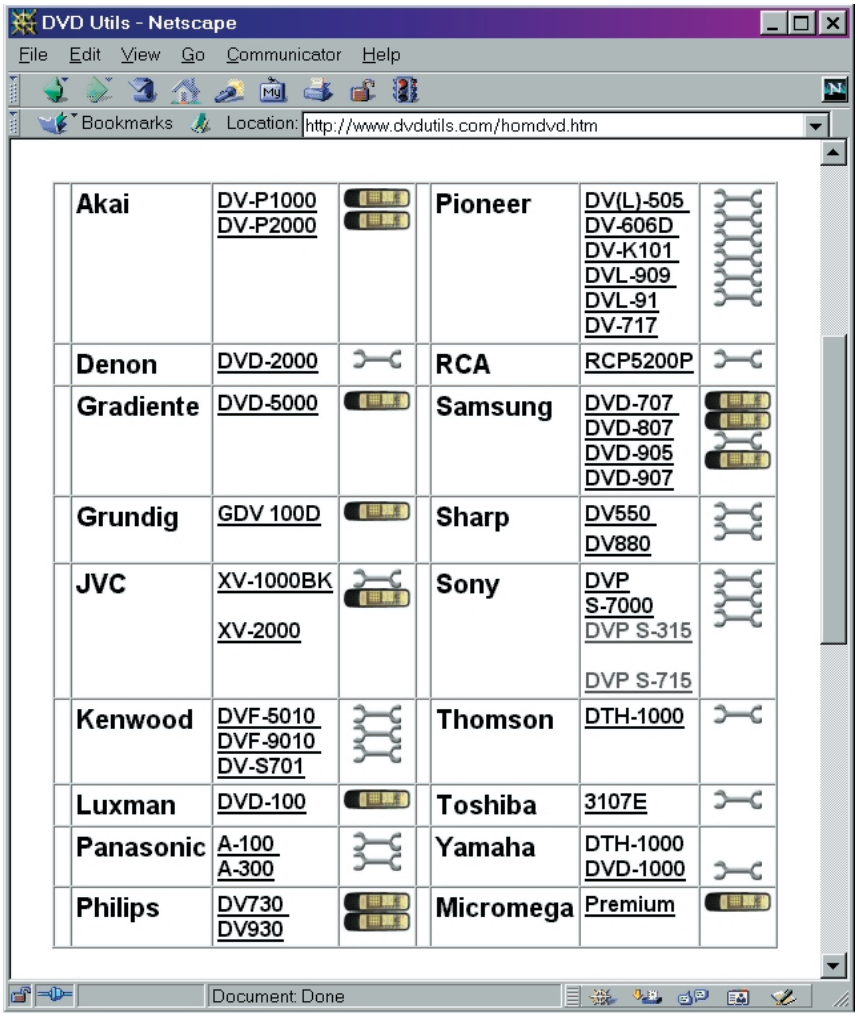
Le **listage 3** combine ces différents concepts : son, mouvement et vitesse. Il va nous falloir, pour pouvoir utiliser la vitesse à bon escient, identifier avec exactitude la position centrale de la servo. Il est fort probable, bien que nous ayons opté pour 750 (1 500 μs), que la servo soit allé jusqu'à une valeur légèrement différente. On pourra exécuter le listage 1 pour identifier ces valeurs. Aux vitesses élevées (vitesse constante aux alentours de 40) cela ne sera guère visible, mais à une vitesse plus faible, on court le risque de voir le BoE-Bot se déplacer légèrement en crabe si la position centrale ne se trouve pas exactement à 750. Modifiez les valeurs, les mouvements, les patterns et intégrez les routines son en différents endroits du programme. Notez que vous pouvez télédécharger ce programme à l'adresse Internet : *http://www.stampsinclass.com.*

(990050-3)

modification de lecteurs de DVD

changer le code de région soi-même

En prolongement de notre « électronique en ligne » du mois dernier, nous avons visité, à votre intention, un certain nombre de sites intéressants qui abordent la question du changement de code de région de lecteurs de DVD de salon.



Le DVD (*Digital Versatile Disc*) paraît enfin avoir effectué sa percée; les lecteurs de DVD de salon, eux aussi, se vendent de mieux en mieux. Malheureusement, les fabricants de matériel DVD ont, sous la pression de l'industrie cinématographique, intégré une protection limitative qui ne permet que la lecture de disques DVD d'une région donnée. On a, dans ce but, découpé la mappemonde en 6 régions. L'Europe et le Japon se sont ainsi vu attribuer le code 2, les États-Unis ayant reçu le code 1. Un lecteur acheté en Europe refusera ainsi de lire un DVD acheté outre-Atlantique et doté du code 1. Cette situation enrage tout particulièrement les amateurs de films sachant qu'ils se voient forcés d'attendre la parution en Europe d'un film donné disponible depuis des mois aux USA.

Certains « experts en la matière » ont bien entendu trouvé une solution à ce problème. La plupart des lecteurs de DVD sont conçus de façon à permettre à leur fabricant d'adapter, à l'aide de quelques modifications, un type de lecteur de DVD donné à une région différente. Il existe aujourd'hui, dans de nombreux pays d'Europe, des sociétés qui proposent des lecteurs dits « region-free » ou qui se chargent, contre monnaie sonnante et trébuchante, de procéder aux modifications requises.

On trouve, sur Internet, non seulement les adresses de ces sociétés de « conversion » mais aussi des « manuels » complets pour entreprendre soi-même cette modification. Certains vont même jusqu'à se plonger dans le progiciel du lecteur et donnent les bits à modifier. Si l'on veut en savoir plus, le site Data Testlab (*www2.datatestlab.com/regionhacks/regionhacks players.htm*) constitue un bon point de départ. On y trouve toute une série de marques et types de lecteurs et des liens vers d'autres sites tels que Planet DVD (*www.planet-dvd.ch/*), CineHome (*www.cinehome.de/*) et le site français Dézonage (*http://perso.club-internet.fr/hitcher/dezone.html*).

Mentionnons un autre site où l'on trouve une masse d'informations concernant la transformation de certains lecteurs de DVD : DVD-utils (*http://www.dvdutils.com/homedvd.htm*). Des photos bien nettes montrent où supprimer une résistance sur la platine ou où effectuer une nouvelle connexion.

Il existe même un site de transformation dédié uniquement aux lecteurs de Sony, le site Sony DVD codefree (*http://members.xoom.com/sonydvd/*).

Si vous désirez de plus amples informations de fond à ce sujet, nous vous proposons de faire un tour à la page DVD Information de Eric Smith (*www.brouhaha.com/~eric/video/dvd/*).

L'adaptation de votre propre lecteur de DVD à un code de région donné n'a rien d'illégal tant que l'usage de l'appareil reste domestique. Il n'est pas mauvais de se rappeler, avant toute intervention, que des manipulations de ce genre entraînent la perte de la garantie-fabricant !

(995086)

commande de moteurs pas à pas C166

Partie 2 : mettre en marche et c'est parti !

Une fois la commande de moteurs pas à pas montée et fixée à une plaque frontale à l'aspect professionnel large de 42 unités de profondeur, il est temps de passer aux étapes de la mise en service, de l'abaisseur de tension au programme PC d'émulation de terminal. Et si tout ne se passe pas comme prévu, il est temps de se référer au chapitre *Causes d'erreur*.

Mettre l'abaisseur de tension en service avant de placer les C.I. et d'intégrer la carte 80C166. En y appliquant une tension d'alimentation d'environ 10 V, il devrait fournir une tension de sortie entre 4,6 V et 5,4 V, ajustable entre 5,0 V et 5,1 V par le potentiomètre P5. La tension de 5 V doit rester stable lorsqu'on augmente la tension d'alimentation jusqu'à 40 V. Les deux LED vertes de l'indicateur de fonctionnement (LED D11 et D12) sont allumées lorsque la tension est appliquée. Si l'abaisseur de tension fonctionne sans accrocs, monter la platine sur la carte 80C166 comportant le logiciel SMC (*Stepper Motor Control*). Placer IC13 et IC14 (74xx123) qui sont requis pour l'affichage des signaux de cadencement et pour le mode d'attente introduit ultérieurement. Il est aussi possible de raccorder un PC à l'interface sérielle et de lancer un programme d'émulation de terminal en mode ASCII (9 600 bauds, 8 bits, 1 bit d'arrêt, pas de parité). Lorsque la carte 80C166 est mise sous tension, l'écran du PC affiche quelques textes de version et d'initialisation si tout fonctionne correctement. Un ultime *OK*, et le logiciel pour moteurs pas à pas est prêt à fonctionner. S'assurer ensuite que le logiciel SMC réagit à la pression des touches et fournit tous les signaux de cadencement et de direction. Les diodes luminescentes de l'indicateur de direction devraient s'éteindre ou s'allumer lorsqu'on actionne à tour de rôle les touches *Gauche* et *Droite*. La diode luminescente de la cadence doit s'allumer le temps d'une pression de touche. Si ce test de fonctionnalité a été réussi, on peut monter les **GAL** (*Generic Array Logic*) et les C.I. des étages finals (n'oubliez surtout pas de couper préalablement l'alimentation) et raccorder les moteurs pas à pas. Il est préférable de monter séparément chaque étage final. Adaptons encore les cavaliers de séquence des pas, de courant et de mode d'attente, procédons au réglage analogique du courant par les potentiomètres, et les moteurs pas à pas devraient tourner dans un sens comme dans l'autre lorsqu'on presse la touche appropriée. Si la rotation peut être activée par les touches, il devrait être possible de la commander à partir du PC. Tester le sens de rotation des moteurs pas à pas dont la recherche du point zéro est activée et l'inverser le cas échéant. Cela ne requiert que l'inversion de deux liaisons de phase. On peut enfin mettre en service et vérifier les entrées des capteurs en incorporant les optocoupleurs. Un message *s1* à *s6* apparaît toujours sur l'écran du PC lorsqu'on applique une tension à l'entrée d'un capteur (IN5 à IN10, IC17 et IC18). On obtient le même effet en court-circuitant les sorties des optocoupleurs. Les entrées des points zéro 1 à 4 (IC16) peuvent être testées comme les entrées des capteurs. Il faut bien entendu donner tout d'abord l'ordre de recherche du point zéro au moteur. Un message *n1* à *n4* apparaît alors sur l'écran.

par Karl-Heinz Domnick

CAUSES D'ERREUR

Vérifier toutes les soudures et le placement des composants. Causes possibles d'erreur :

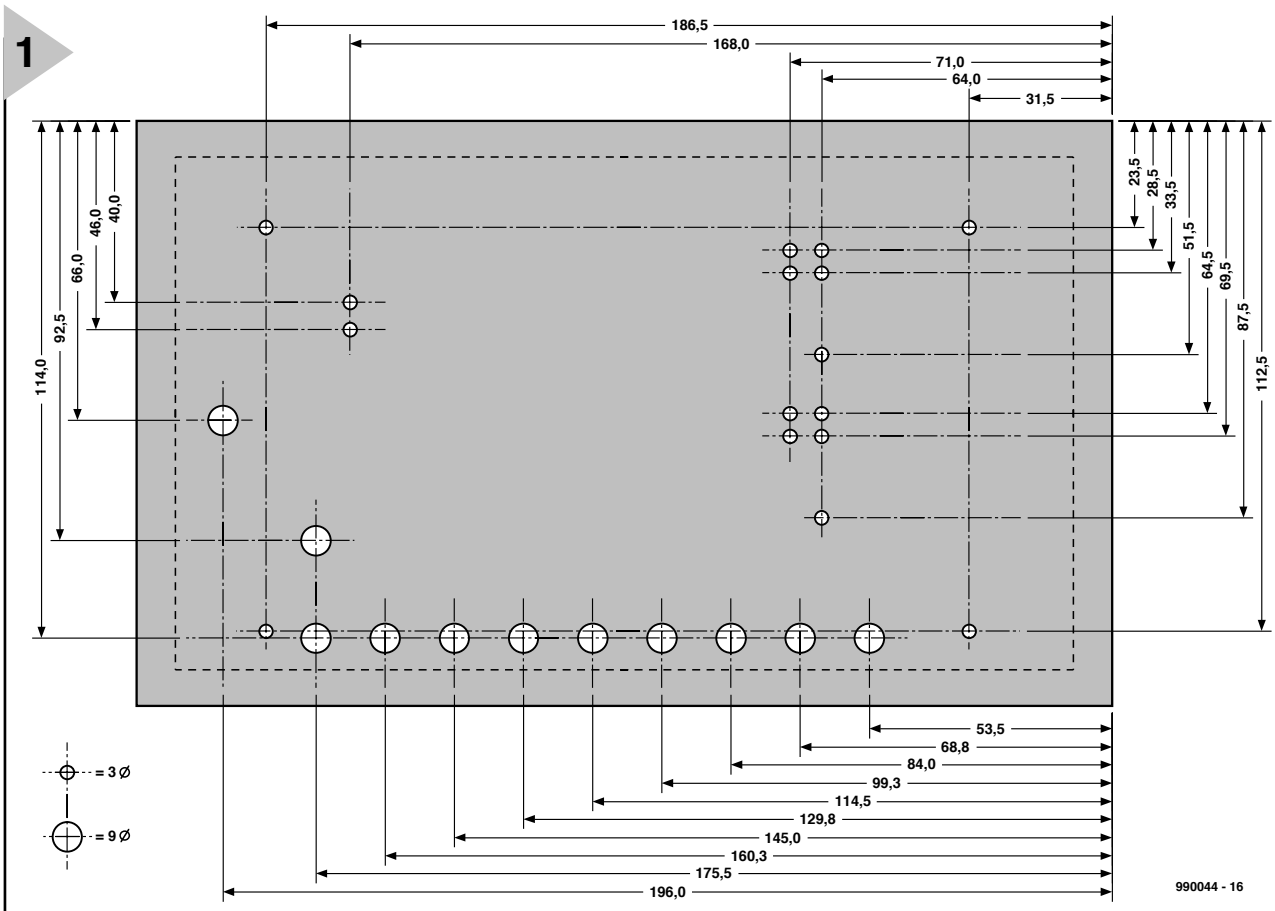
Il ne se passe rien du tout :

- L'abaisseur de tension ne fournit pas 5 V.
- Carte contrôleur 80C166 pas raccordée.
- Le programme SMC ne se trouve pas en **EPROM** ou Bas et Haut inversés.
- Pas de signal de cadencement ; Solution de continuité avec la carte 80C166 (pilier tordu). C.I. des étages finals (IC1...IC8) manquant.
- La **GAL** (IC9...IC11) manque ou n'est pas ou est mal programmée.

On entend un bip mais le moteur pas à pas ne tourne pas, ou seulement par à-coups :

- Cadence ou Fréquence inférieure trop élevée.
- Courant trop faible choisi au moyen des cavaliers JP9...JP20.
- Mauvais réglage analogique du courant au moyen d'un potentiomètre P1...P4, ou les cavaliers JP9...JP20 ne sont pas placés pour un courant de 100 %.
- Tension d'alimentation trop basse du moteur pas à pas.

Si le moteur pas à pas démarre puis reste immobile :



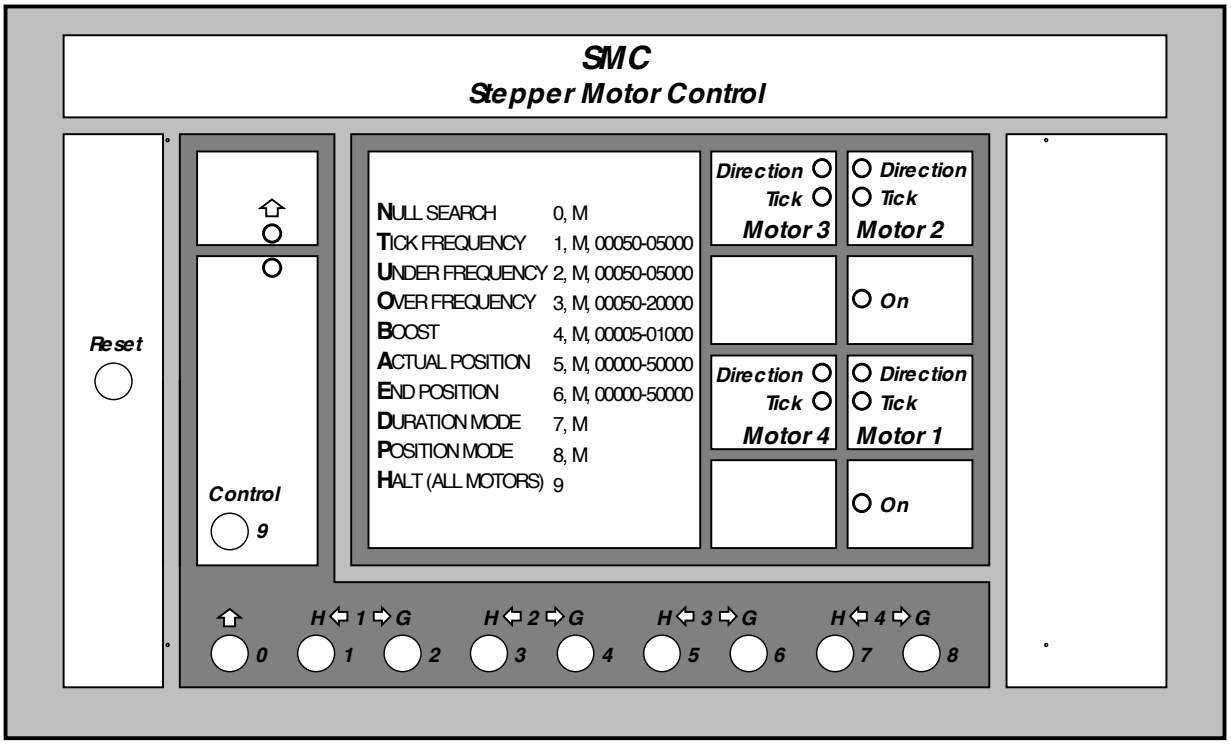


Figure 1. Plan coté de la plaque frontale de 42 unités de profondeur.

↘ Fréquence supérieure trop élevée. Choix d'une accélération trop élevée.

Si le moteur ne tourne que dans un sens :

↘ Pas de signal de direction ; solution de continuité avec la carte 80C166 (pilier tordu).

Si le moteur pas à pas ne trouve pas le point zéro :

↘ Erreur du sens de rotation du moteur pas à pas.

↘ Polarité incorrecte du commutateur ou du capteur du point zéro (contact repos au lieu de contact travail)

↘ Optocoupleur (IC16) manque.

Pas de liaison avec le PC :

↘ L'interface COM du PC n'est pas la bonne.

↘ Inversion des liaisons sérielles avec le PC RxD et TxD.

↘ Les cavaliers des signaux CTS et RTS manquent ou sont mal placés.

↘ Le composant **SIO** (*Serial I/O*) ou les

Tableau 1. Mode de programmation

Toggle/0 + Cntrl/9	0...9	H ⇦ ⇨ G	0 ... 9	
Fonction	**Touche**	**Moteur**	**Valeur = suite #**	**Sériel**
Tick Frequency	1	M 1 – 4	00.050 – 05.000	T 50 – 5.000
Under Frequency	2	M 1 – 4	00.050 – 05.000	U 50 – 5.000
Over Frequency	3	M 1 – 4	00.050 – 20.000	O 50 – 20.000
Boost	4	M 1 – 4	00.005 – 01.000	B 5 – 1.000
Actual Position	5	M 1 – 4	00.000 – 50.000	A -2.147.483.648 – + 2.147.483.648
End Position	6	M 1 – 4	00.000 – 50.000	E -2.147.483.648 – + 2.147.483.648
Duration Mode	7	M 1 – 4	–	D 1 – 4
Position Mode	8	M 1 – 4	–	P 1 – 4
Halt (tous moteurs)	9	–	–	H 9
Null search	0	M 1 – 4	–	N 1 – 4

Tableau 1. Les touches ont d'autres fonctions en mode de programmation. Il faut introduire les valeurs avec les zéros en tête pour que le nombre de chiffres reste identique.

condensateurs électrolytiques (au tantale) manquent.

Ne fonctionne simplement pas .....?
Il ne peut plus s'agir que du montage de la platine SMC ou d'un composant défectueux. Il est conseillé de procéder à un examen plus approfondi.

UTILISATION

Les 10 touches simplifient l'utilisation des moteurs pas à pas et l'introduction de paramètres. Les touches ne permettent pas d'introduire des séquences complexes ; il faut ajouter un ordinateur ou un PC.

Fonctionnement normal

SMC distingue entre le fonctionnement normal et le mode de programmation.

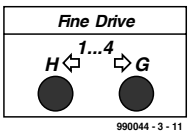


Figure 2. Fonctionnement normal sans touche « majuscules ».

En pressant les touches 1...4 **gauche** ou 1...4 **droite**, on fait tourner le moteur pas à pas à la cadence indiquée et dans la direction voulue jusqu'à ce que la touche soit relâchée.

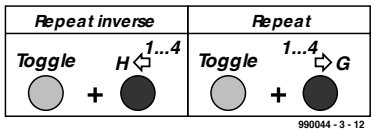


Figure 3. Fonctionnement normal avec touche « majuscules ».

En pressant les touches 1...4 **gauche**, on fait effectuer au moteur le nombre de pas introduit en dernier dans la direction opposée (= commande « X – Répétition en sens inverse ». En pressant les touches 1...4 **droite**, on fait effectuer au moteur le nombre de pas introduit en dernier dans la direction introduite en dernier (= commande « Répéter »). Le fonctionnement normal avec touche « majuscules » et sans touche « majuscules » peut être inversé par le micro-interrupteur 2.

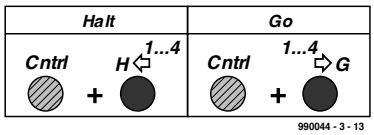


Figure 4. Fonctionnement normal avec touche Ctrl.

Les touches 1...4 **gauche** permettent d'arrêter un des moteurs pas à pas (= commande « Arrêt »). Les touches 1...4 **droite** permettent de mettre en marche un moteur pas à pas (= commande « Marche »). La condition requise pour faire démarrer le moteur pas à pas est que sa position actuelle diffère de celle désirée.

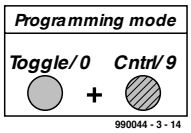


Figure 5. Mise en marche et arrêt du mode de programmation.

Mode de programmation

Pour passer au mode de programmation, presser la touche Ctrl tout en appuyant sur la touche « majuscules » ; la LED jaune commence à clignoter.
Répéter le même processus pour interrompre ou quitter le mode de programmation ; la LED s'éteint.
Le mode de programmation se termine automatiquement après une introduction complète ou incorrecte. Lors de l'introduction de chiffres, la touche « majuscules » correspond au chiffre 0 et la touche Ctrl au chiffre 9. Les touches ont différentes fonctions en mode de programmation. Les valeurs introduites doivent comporter des zéros en tête pour que le nombre de chiffres reste identique.

DISSECTION DU LOGICIEL

Tous les signaux de cadencement et de direction sont engendrés par le logiciel de la carte 80C166. Chaque cycle enregistré dans 32 bits représente la *position actuelle* et peut être interrogé ou modifié. Cette valeur est nulle lorsque la recherche du point zéro s'est terminée avec succès. Lorsque le contrôleur reçoit la commande *Marche*, il calcule le tableau d'une fonction de rampe à partir des paramètres *Fréquence inférieure*, *Fréquence supérieure* et *Accélération*.
Les cycles de la rampe ascendante sont émis égaux à ces valeurs jusqu'à la phase de vitesse élevée. Si le mode de fonctionnement continu est actif, les cycles suivants sont produits avec la valeur *Fréquence supérieure*. Lors d'un *Arrêt*, le tableau de la rampe parcouru en sens inverse produit une rampe descendant jusqu'à l'arrêt.
Si le mode de positionnement est actif, le tableau tient aussi compte de la différence entre *Position actuelle* et *Position finale*, et le nombre de pas de la phase de vitesse élevée est déterminé. Il n'est

Tableau 2. Commandes et messages du terminal

?	Help	–	Demande d'assistance
A	* Actual Position	±2.147.483.648	Fixer/lire la position actuelle
B	* Boost	5 – 1.000	Fixer/lire l'accélération du moteur (cycles par ms)
C	Copy Data	–	Copier les données mémoire dans l'EEPROM
D	Duration Mode	0/1 – 4/9	Fonctionnement continu (Mode de positionnement inactif)
E	* End Position	±2.147.483.648	Fixer/lire la position finale
E	Report	1 – 4	Message « Position finale atteinte »
F	Fine drive	0/1 – 4/9	Déplacement à cadence lente dans la direction choisie
G	Go	0/1 – 4/9	Mettre le moteur en marche/Atteindre la position finale
H	Halt	0/1 – 4/9	Arrêter le moteur
I	Info	–	Interrogation (État lorsque précédé d'un point-virgule)
J	With zeropoint search	0/1 – 4/9	Mise en marche du capteur du zéro et position actuelle à 0
K	Without zeropoint search	0/1 – 4/9	Pas de capteur du zéro, position actuelle directement 0
L	Left Rotate	0/1 – 4/9	Marche à gauche à cadence lente
M	Motor actual *	1 – 4	No. moteur pour exécution/interrogation des ordres suivants
N	Null Search	0/1 – 4/9	Recherche du point zéro à cette cadence
n	Report	1 – 4	Message « Point zéro atteint »
O	* Over Frequency	50 – 20.000 Hz	Fixer/lire la fréquence supérieure (rapide)
P	Position Mode	0/1 – 4/9	Mode de positionnement actif (Mode continu inactif)
q	Report	0 – 9	Quittancement (q0) et message d'erreur (q1-q9)
R	Right rotate	0/1 – 4/9	Marche à droite à cadence lente
S	Status	– /0/1 – 4/9	Interrogation d'état : M1, T500, U1000, O10000, B500, ...
s	Report	1 – 8	Message « Capteur atteint »
T	* Tick frequency	50 – 5.000 Hz	Fixer/lire la cadence lente
U	*Under Frequency	50 – 5.000 Hz	Fixer/lire la fréquence inférieure (Marche/Arrêt)
V	Version	–	Demander la version du programme
v	Report	1 – 4	Message « Départ du point zéro »
W	Repeat	0/1 – 4/9	Répéter le dernier nombre de pas dans la même direction
X	Repeat inverse	0/1 – 4/9	Répéter le dernier nombre de pas en direction opposée
Z	* Int position	± 2.147.483.648	Fixer/lire la position intermédiaire
z	Report	1 – 4	Message « Position intermédiaire atteinte »
	Valeurs permises :	0	= Moteur actuel (M1 - M4 préalablement positionnés)
		1 – 4	= Moteur indiqué
		9	= Tous les moteurs
		–	= Demande de l'état

pas possible d'atteindre la phase de vitesse élevée si le nombre de pas des deux rampes est plus élevé que celui requis par la différence entre *Position actuelle* et *Position finale*.
Comme tous les cycles et les pas nécessaires sont calculés lors de la mise en marche, il est possible de modifier tous les paramètres (hormis le mode de fonctionnement continu ou de positionnement). Un moteur pas à pas ne peut être arrêté prématurément qu'en donnant l'ordre *Arrêt*. L'ordre *Recherche du point zéro* doit suivre immédiatement l'ordre *Marche* ; le moteur pas à pas cherche le point zéro dès qu'il a atteint la position finale. Le paramètre *Position intermédiaire* est aussi utile. Le programme envoie un message (z1...z4) par l'interface sérielle chaque fois que *Position actuelle* est égal à cette valeur. Ce paramètre peut être modifié à volonté. Un message est aussi envoyé quand la position finale (e1...e4) ou le point zéro (n1...n4) sont atteints, lors du départ du point zéro (v1...v4) ou lors de l'activation d'une des huit entrées des capteurs (s1...s8).
La commande *Recherche du point zéro* ne provoque une recherche que si un détecteur du point zéro est raccordé et si le paramètre *Oui, avec capteur de zéro* est positionné. Dans le cas *Pas de capteur de zéro*, seule la position actuelle est mise à zéro et les messages (n1...n4) sont envoyés.

COMMUNICATION AVEC UN PC

Une interface sérielle 9 600 bauds/8 bits/1 bit d'arrêt/sans parité assure la communication PC – SMC. Un programme PC d'émulation de terminal (transmission ASCII) permet de commander et d'interroger SMC. Dans le cas de séquences complexe du moteur pas à pas, il faut toutefois disposer d'un programme qui génère des commandes et traite les messages.
SMC reçoit toutes les commandes sous forme de lettres ou de mots entiers sans chiffres ni caractères spéciaux. On ne distingue pas entre majuscules et minuscules :

```
M1 / m2 / M3 / m4 / Moteur 2
```

Il est permis de placer plusieurs commandes sur une seule ligne ; il faut les séparer par une virgule ou le signe deux-points :

```
m1, t500 / M1, T500 /
M1: T500: M2: T800 / Moteur 1,
```

Tableau 3. Messages d'erreur

Q0	OK
Q1	Commande incorrecte
Q2	Numéro de moteur incorrect
Q3	Valeur incorrecte
Q6	Erreur de somme de contrôle de la RAM
Q7	Erreur de somme de contrôle de l'EEPROM
Q8	Erreur d'écriture de l'EEPROM

```
Cadence 500
```

Il est possible d'ajouter des commentaires précédés d'un point-virgule jusqu'à la fin de la ligne :

```
M1, T500 ; Rythme 500 Hz pour
Moteur 1 <ret>
```

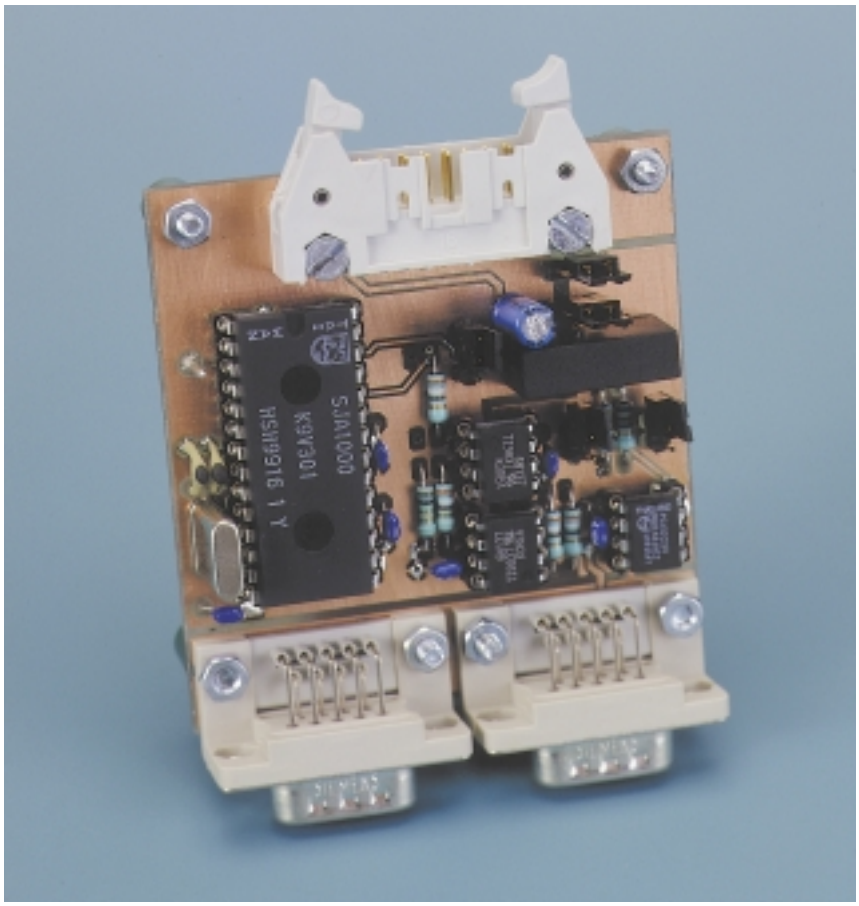
Les messages d'état sont envoyés en majuscules, les messages de position en minuscules. Les informations et les commentaires commencent par un point-virgule. Chaque ligne se termine par un retour du chariot et un saut de ligne.
Le **tableau 2** donne la liste complète des commandes et des messages.

(990044-III)

le bus CAN

communication de données futée pour spécialiste (3e partie)

Comme promis en conclusion du dernier article, nous attaquons aujourd'hui la réalisation pratique d'un système bâti autour d'un bus CAN. Il s'agit d'une interface modulaire pour le bus CAN, adaptable à tous les systèmes à microcontrôleurs actuels de manière à leur assurer la compatibilité avec le concept CAN.



Bernd vom Berg, Peter Groppe

Une interface CAN se fonde normalement sur un dispositif à trois puces, tel que le représente la **figure 1**. Le microcontrôleur ne s'occupe que du transfert des octets de données utiles (il peut y en avoir entre 0 et 8) vers le circuit à protocole CAN, il complète les champs d'identification et il positionne le bit RTR. Tout le reste, c'est le contrôleur CAN qui s'en charge :

- calcul de la somme de vérification CRC
- adjonction des champs restants
- accès au bus
- émission des données
- détection et traitement d'erreur, etc.

Le microcontrôleur reçoit alors une réponse qui consiste soit en une confirmation du bon déroulement du transfert, soit un message d'erreur circonstancié auquel il peut immédiatement donner suite.

Il se produit, dans le sens réception, des choses équivalentes : le microcircuit CAN reçoit les trames codées selon le protocole CAN, vérifie indépendamment les sommes de contrôle CRC, isole les champs superflus du message et avertit le microcontrôleur qu'il a, selon le cas, obtenu des données fiables ou qu'une erreur s'y est glissée. La puce dépositaire du protocole CAN s'adjoint les services d'un trancepteur

(*transceiver*, émetteur-récepteur) à qui est dévolu le contact direct avec le bus. Pour l'utilisateur désireux de constituer une liaison par bus CAN, le déploiement de moyens nécessaires, tant en matériel qu'en logiciel, est donc singulièrement limité. Ces derniers temps, on a d'ailleurs sorti une puce qui combine les fonctions du contrôleur CAN et de la commande de bus, si bien qu'on peut désormais réduire à deux le nombre de circuits intégrés pour constituer une interface complète. Mais avant de discuter du montage proposé, il subsiste quelques informations indispensables à vous communiquer.

Le tamis d'entrée

Vous avez pu constater qu'un système CAN, sous format standard, permet d'échanger jusqu'à 2 048 messages objets de nature différente. On conçoit qu'il ne soit nullement nécessaire, pour n'importe quelle station abonnée, de recevoir toutes les trames de données ou de demande de répétition. Supposons que la station K ne s'intéresse qu'aux messages identifiés 129, 1 345 ou 1 999. Les 2 045 autres possibilités ne lui font ni chaud ni froid. Le poste K n'a donc aucun avantage à se faire CANarder par toutes les trames qui passent, à les décortiquer et à tester si les données y sont correctes ou non, ce qui lui prendrait pas mal de temps. C'est donc une bonne idée de faire déCANter le mélange, d'opérer un filtrage préalable pour ne laisser entrer que les messages porteurs d'un identificateur digne d'intérêt pour le microcontrôleur.

Un tel élagage s'opère grâce à un tamis (c'est pas chinois !) à l'entrée. Autrement dit, il vous est loisible de programmer la puce CAN en sorte que seuls les messages porteurs d'identités pertinentes parviennent au microcontrôleur. Le poste recevra les autres trames, les vérifiera, en ce compris le traitement d'erreur, mais le microcontrôleur ne les verra pas. Déchargé du travail correspondant, le voici donc en mesure de consacrer davantage de temps aux données qui le concernent. Le filtrage d'entrée peut se réaliser selon deux méthodes légèrement différentes.

Les puces BasicCAN

Les circuits intégrés les plus simples ne comportent qu'un tamis sommaire, par exemple sur une largeur de huit bits, et ne peuvent donc opérer qu'une sélection réduite, sur des catégories, par exemple seules les identités comprises entre 700 et 707. Aller plus en détail, jusqu'à l'identificateur unique, n'est pas possible. Il revient donc au microcontrôleur, les cas échéant, de pousser plus loin la sélection pour cibler une trame en particulier. En outre, les trames *Remote* (interrogation à distance) qui concernent cette station atteignent le microcontrôleur, lequel doit composer la réponse adéquate et la faire parvenir au contrôleur CAN.

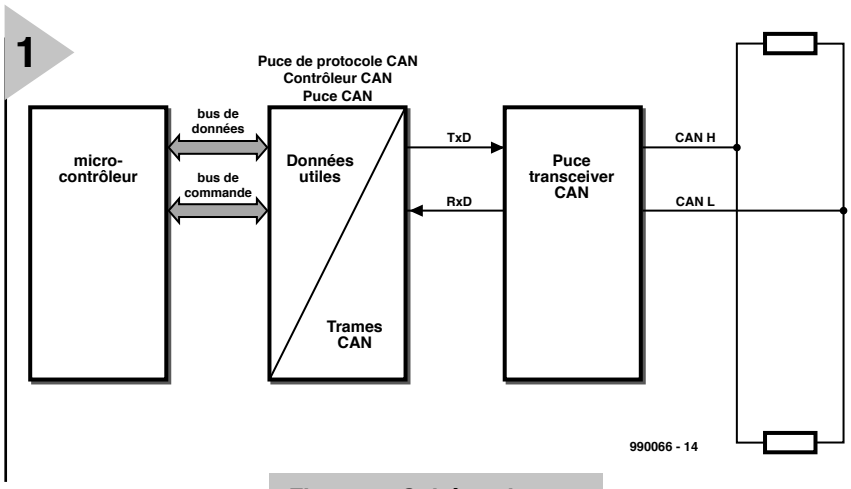


Figure 1. Schématiquement, la version à trois puces du CAN.

Les puces FullCAN

Ces circuits intégrés autorisent une programmation telle que le filtrage corresponde exactement à l'identité qui intéresse la station concernée, par exemple l'identité 798 à l'exclusion de toute autre sera transférée. Souvent, il est aussi possible de fournir une liste d'identités, seize au total par exemple qui seront alors extraites individuellement du flux d'information.

L'inconvénient de la méthode, c'est qu'une plus grande quantité de trames ou des trames identifiées différemment deviennent inaccessibles, sauf à programmer le contrôleur définitivement en ce sens.

À l'inverse, si l'on veut traiter de nombreux messages aux identités diversifiées, il y a intérêt à utiliser des puces BasicCAN et prévoir le fait que le microcontrôleur doive se charger lui-même d'une plus grande part de la besogne de tamisage, d'où la nécessité éventuelle de mettre en œuvre un circuit intégré plus puissant.

Autre avantage des puces FullCAN, c'est la possibilité offerte d'y programmer directement la réponse à un *Remote-Frame*. Aussitôt que le contrôleur CAN de la station concernée reçoit

Tableau 1. Caractéristiques techniques.

- *Le circuit intégré contrôleur de CAN : un Philips SJA 1000*
- *interface pour microcontrôleur commutable selon spécificités Intel ou Motorola*

***Mode opératoire 1** : brochage, matériel et logiciel compatibles avec le PCA82C200*
- *CAN2.0A et, en mode passif, CAN2.0B*
- *format de trame standard*
- *débit de données jusqu'à 1 Mbit/s*
- *tamis d'entrée simple, BasicCAN.*

***Mode opératoire 2** : « mode PeliCAN »*
- *formats de trame standard et longue*
- *débit de données jusqu'à 1 Mbit/s*
- *fonctionnement en CAN2.0B intégral*
- *tamis d'entrée étendu, mais conforme aux spécifications BasicCAN*
- *fonctions additionnelles intéressantes.*

Le circuit intégré trancepteur CAN : le PCA82C250 de Philips
- *compatible ISO/DIS11898, High-Speed-CAN*
- *débit de données jusqu'à 1 Mbit/s*
- *circuits antiparasites internes spéciaux pour l'environnement automobile*
- *protection interne contre court-circuit et surchauffe*
- *un poste non alimenté ne perturbe pas le bus*
- *système extensible jusqu'à 110 postes (avec le trancepteur CAN utilisé ici).*

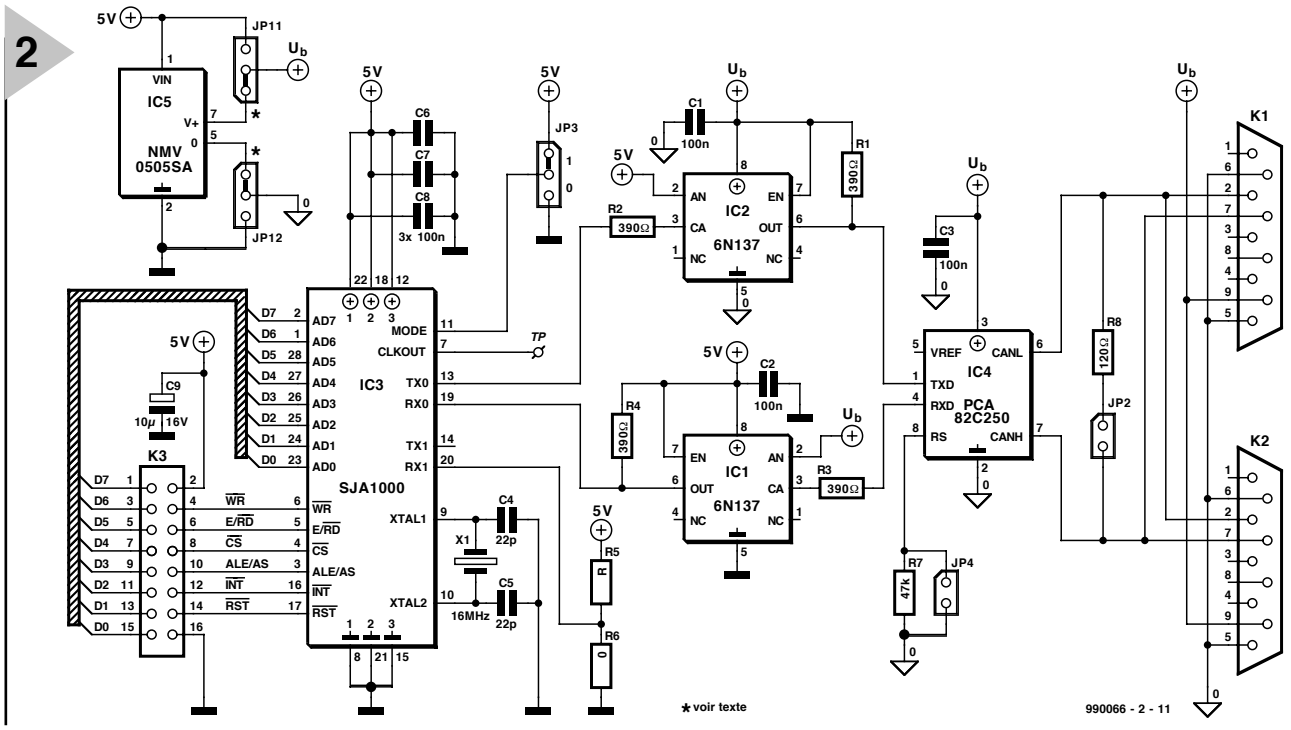


Figure 2. Le schéma de l'interface pour bus CAN comporte un contrôleur CAN, un trancepteur CAN, un convertisseur CC/CC et deux photocoupleurs.

une trame d'interrogation à distance valide, il est en mesure de répondre d'initiative : il expédie tout de suite la trame de données souhaitée, sans avoir à déranger le microcontrôleur pour la cause.

Dans l'état actuel de la technique, la démarcation entre circuits BasicCAN et FullCAN se fait de plus en plus floue, ces derniers peuvent mémoriser davantage d'identités particulières et de nombreuses puces donnent le choix, par commutation logicielle, entre les modes de fonctionnement.

COMPATIBILITÉ ENTRE VERSIONS 2.0A ET 2.0B

Nous l'avons vu lors de la description des formats normalisés, il existe des identités à 11 bits et à 29 bits. Il faut dès lors prêter attention, au cours de la conception d'un système de bus, au type de contrôleur à utiliser si l'on souhaite y mélanger les deux formats de trames, puisque c'est possible et parfaitement licite. Il y a lieu, en effet, de distinguer entre les versions.

Contrôleurs version 2.0A

Ces circuits intégrés ne traitent que les trames standardisées et considèrent systématiquement les trames longues comme inexactes, ils y répondent par un message d'erreur avec pour conséquence une interruption totale de la transmission sur le bus. Réservons-les donc aux systèmes qui ne travaillent qu'en trame standard.

Contrôleurs version 2.0A avec tolérance passive 2.0B

Ces puces admettent les trames longues à identité sous 29 bits, ce qui signifie qu'elles les acceptent, opèrent la vérification et renvoient une réponse appropriée, accusé de réception (bit ACK) ou trame d'erreur, si le cas se présente.

Elles ne perturbent donc pas la transmission. Cependant, les identités longues n'y seront ni mémorisées ni traitées sur place, puisque l'électronique nécessaire au traitement du format étendu y fait défaut.

Ces puces-ci peuvent donc sans difficulté s'intégrer dans des systèmes mixtes.

Contrôleurs version 2.0B

Aucun souci avec les circuits intégrés en version 2.0B, ils traitent allègrement les trames standard comme les longues, les mémorisent et en assurent le transit, ils sont donc d'un usage universel.

Si rien ne vous oblige à opter pour un microcontrôleur à circuit CAN intégré plutôt qu'un contrôleur CAN, vous pouvez plus librement choisir le fabricant de semi-conducteurs, puisqu'ils proposent pratiquement tous ce genre de composants dans leur assortiment. Pour vous en faire une meilleure idée, actualisée quotidiennement, et y choisir votre CANdidiat, voici une liste de marques présentes sur Internet, dont vous pouvez visiter le site pour obtenir les informations souhaitées ainsi que les feuillets de caractéristiques correspondants : Philips, Siemens, Intel, Hitachi, Motorola, NSC, SGS, Temic, Texas Instrument, etc. (et la liste n'est certainement pas exhaustive !).

L'INTERFACE POUR BUS CAN

Après pareille cascade de principes et de théorie, venons-en enfin à la description du circuit d'interface pour bus CAN, quelque chose de puissant mais de compact, dont l'explication ne demande heureusement pas de long discours.

Le schéma, il est visible à la **figure 2**, alors que le plan de câblage et le tracé des pistes de la platine à double face et trous métallisés sont représentés à la **figure 3**.

Les caractéristiques techniques de l'interface sont reprises dans le **tableau 1**. Vous y trouverez, comme contrôleur CAN, un SJA 1000 dont la **figure 4** détaille l'architecture. Il s'agit du successeur du légendaire PCA82C200, avec lequel il est toujours compatible, tant au point de vue matériel que logiciel, pour autant qu'il fonctionne en mode 1. Côté microcontrôleur, l'interface peut s'adapter par simple commutation à des circuits des genres Intel ou Motorola. Dans la fonction de trancepteur CAN, nous trouvons un PCA82C250, lui aussi de marque Philips.

Le raccordement de l'interface au système à microcontrôleur s'effectue via un câble en nappe dont la longueur ne doit **pas dépasser 10 cm**, terminé par K3, un connecteur en baquet à 16 contacts. Par l'intermédiaire de l'in-

terface, le microcontrôleur échange avec le contrôleur CAN (IC3) données, commandes et informations d'état. Ces valeurs, le SJA 1000 les rend conformes au standard CAN (il les CANonise ?) dans les deux directions, de sorte que le microcontrôleur peut franchement considérer la puce CAN comme un simple domaine de mémoire dans lequel il a toute latitude de transférer les données utiles ou d'aller lire celle qui y ont été réceptionnées. Le brochage du connecteur K3 est repris au **tableau 2**.

Grâce au point de test TP, la broche 7 (CLKOUT) du SJA 1000, on peut observer la fréquence d'horloge de la puce, divisible en plusieurs étapes, par exemple pour détecter s'il est possible d'adresser sans problème le SJA 1000 pour le programmer. Le signal de sortie CAN (émission, broche 13, TX0) atteint, par l'intermédiaire du photocoupleur IC2, la broche 1 du trancepteur CAN PCA82C250 (IC4). C'est la puce qui fournit en sortie les signaux de bus CAN normalisés, souvenez-vous, les CANH (broche 7) et CANL (broche 6), qui transiteront sur le canal porteur, la paire torsadée, après passage par les prises K1 et K2 (partie CAN-T).

Le signal reçu du bus se présente à la broche 4 et passe par le photocoupleur IC1 pour rejoindre le SJA 1000 par la broche 19 (RX0). C'est à l'intérieur de ce bloc que se produit la conversion des bits et le « détricotage » du protocole CAN de manière à n'expédier au microcontrôleur que les bits utiles.

Les photocoupleurs IC1 et IC2 et le convertisseur continu-continu de 5V (IC5) assurent la séparation galvanique entre le bus CAN et la partie microcontrôleur de la station. De cette façon, des états (ou des tensions) parasites véhiculés par le bus et qui pourraient perturber le trancepteur CAN IC4, ne risquent pas d'avoir une influence sur le SJA 1000 et le système à microcontrôleur qui le suit.

On pourrait naturellement se passer de cette séparation galvanique et mettre au chômage R1, R2, R3, R4, C1, C2, IC1, IC2, IC5 ainsi que JP1 et JP2 et relier directement l'alimentation aux bornes correspondantes de l'émission et de la réception. Mais alors rien n'arrêtera d'éventuelles surtensions qui apparaîtraient sur le bus.

Examinons à présent la fonction des cavaliers JP11, JP12 ainsi que JP2 à JP4.

3

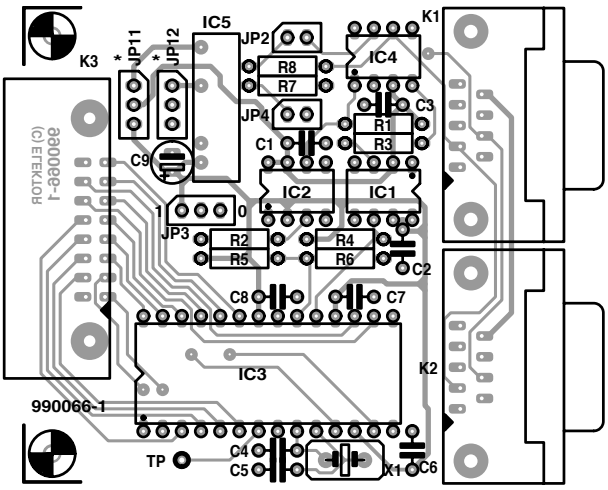
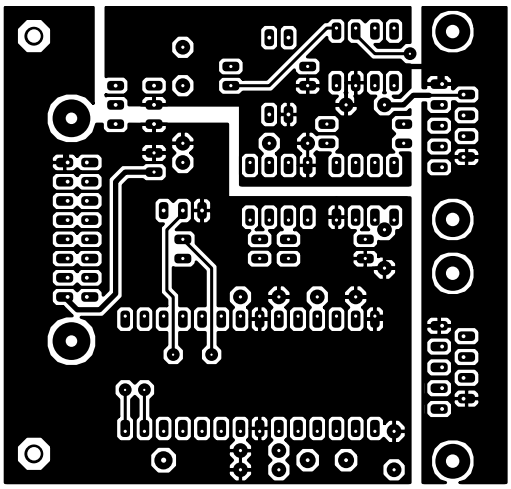
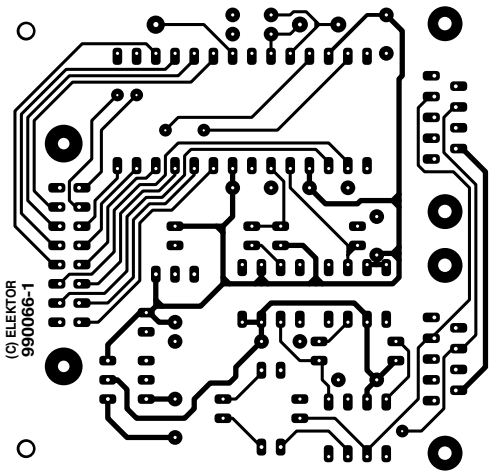


Figure 3. Le dessin de la platine à double face et le CANevas d'implantation.





Liste des composants

Résistances :
R1 à R4 = 390 Ω
R5,R6 = cf. texte
R7 = 47 kΩ
R8 = 120 Ω

Condensateurs :
C1 à C3,C6 à C8 = 100 nF céramique
C4,C5 = 22 pF céramique
C9 = 10 μF/16 V vertical

Semi-conducteurs :
IC1,IC2 = 6N137
IC3 = SJA1000 (Philips)
IC4 = PCA82C250 (Philips)
IC5 = NMV0505SA (convertisseur DC-DC 5V-5V/1W)(Newport/Farnell)

Divers :
X1 = quartz 16 MHz
K1,K2 = embase Sub D à 9 contacts en équerre encartable
K3 = embase HE-10 à 16 contacts encartable avec verrouillage
JP2,JP4 = embase autosécable mâle à 2 contacts
JP3,JP11,JP12 = embase autosécable mâle à 3 contacts

JP11, JP12

La position de ces cavaliers détermine la manière dont l'interface et le système à microcontrôleur seront alimentés. Dans la position représentée sur le schéma, (un astérisque la repère sur la platine) la séparation galvanique est effective. L'alimentation de la section CAN de l'interface (IC4, fi IC2, fi IC1) s'effectue alors par le truchement du convertisseur CC/CC à partir de la section à microcontrôleur.

Dans toute autre configuration, la séparation galvanique n'est plus assurée et l'interface tout entière peut recevoir l'alimentation de la section à microcontrôleur. On peut aussi procéder différemment, prévoir une source à distance et faire courir à côté de la paire torsadée du bus CAN deux autres conducteurs d'alimentation pour rejoindre l'interface et le système par la borne 9 de K1 et la 6 de K2.

Tableau 2. Le brochage de K3.		
Broche	**Dénomination**	**Fonction**
1	D7	
3	D6	
5	D5	
7	D4	D0 à D7: bus de données 8 bits du microcontrôleur
9	D3	
11	D2	
13	D1	
15	D0	
2	+ 5 V	tension d'alimentation positive
4	WR\	signal Write\
6	RD\	signal Read\
8	CS\	signal Chip-Select\
10	ALE	signal de validation d'adresse (Address-Latch-Enable)
12	INT\	signal Interrupt\
14	RST\	signal Reset\
16	GND	connexion de masse (GND)

Si aucun des cavaliers n'est installé, c'est bien le régime de la séparation qui est en vigueur, mais alors l'alimentation de la partie CAN (IC4, fi IC2, fi IC1) doit s'effectuer par le bus (alimentation à distance via les broches 9 et 6 de K1/K2).

JP2

La présence du cavalier JP2 introduit une résistance de bouclage de 120 entre les bornes CANH et CANL. Mais attention : il ne peut y en avoir que deux branchées sur le bus, une au début, l'autre à la fin. Il ne faut donc insérer de tels cavaliers que sur les deux stations extrêmes du bus. En connecter davantage reviendrait à abaisser l'impédance résultante (montage en parallèle) de sorte que l'impédance caractéristique ne serait plus respectée. En outre, l'intensification du courant de sortie des trancepteurs aurait pour conséquence un échauffement supplémentaire des circuits intégrés et une éventuelle surchauffe susceptible d'induire, pour certains d'entre eux, une confusion avec le régime de court-circuit.

JP3

Voici donc le cavalier qui permet la sélection du type d'interface entre le SJA 1000 et le microcontrôleur.
Si vous installez JP3 dans la position repérée « 0 » sur la sérigraphie de la platine et qui correspond, sur le schéma, sous l'indication MODE, à relier la broche 11 de IC3 au **+ 5 V**, l'interface s'accorde avec un processeur ou un microcontrôleur Intel (entre autres).
Avec JP3 dirigé vers IC2, broche 11 de IC3 au **0 V**, l'interface s'adapte à un processeur ou un microcontrôleur style Motorola.

JP4

C'est le changement de vitesse du bus. Il permet de régler la raideur des flancs des impulsions qui vont y circuler. Si le débit de données est rapide, il vous faut des flancs raides, avec pour corollaire l'émission par les fils de transmission d'un large spectre de signaux parasites et vous ne pourrez absolument pas faire l'impasse sur la paire torsadée faradisée.
En revanche, si vous pouvez vous contenter d'un faible débit d'information, des transitions plus arrondies sont permises, le spectre parasite en est réduit d'autant et une paire torsadée non blindée conviendra comme canal de transmission.
En réalité, c'est la résistance R7 qui fait tout le travail.
Si elle est en service, en l'absence de JP4 donc, le bus peut travailler jusqu'à 125 kbit/s et les parasites sont de faible amplitude.
Si R7 est court-circuitée par JP4, le bus sera capable de hauts débits, jusqu'à 1 Mbit/s, mais le spectre parasite sera large.

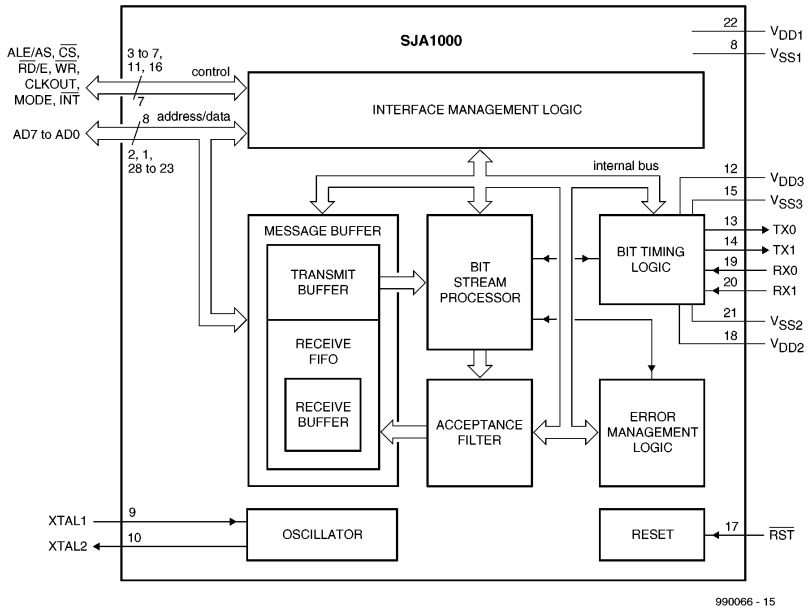
R5/R6

Les résistances R5 et R6 à la broche 20 (RX1) du SJA 1000 sont héritées des premiers circuits d'application parus. En conjonction avec le trancepteur PCA82C250, elles ne sont plus nécessaires, affirme Philips. C'est pourquoi R5 peut disparaître et R6 se voit remplacer par un pont, si bien que la broche 20 se retrouve à la masse.

(990066-2)

Et voici qui termine la description de la partie matérielle de l'interface pour bus CAN. Dans le prochain épisode, qui devrait être l'avant-dernier de la série, nous verrons comment raccorder le bus CAN à une platine à microcontrôleur pour réaliser un système expérimental basé sur le concept CAN.

Figure 4. Diagramme structurel du contrôleur CAN utilisé ici, le SJA 1000.



moniteur de ligne TV

sélection et contrôle de signaux vidéo

Cet appareil de test ne se contente pas d'engendrer une impulsion de déclenchement de l'oscilloscope quand une ligne vidéo sélectionnée est atteinte. Le moniteur de ligne marque la ligne sélectionnée dans le signal de synchronisation de chrominance et l'affiche sous forme d'oscillogramme.

Caractéristiques :

- ✓ *Choix exact de la ligne horizontale entre H1 et H625*
- ✓ *Signal de déclenchement de ligne pour l'oscilloscope*
- ✓ *Identification de la ligne choisie dans la boucle du signal vidéo*
- ✓ *Oscillogramme superposé à l'affichage de la ligne choisie. Réglage de l'amplitude et de la position.*
- ✓ *Superposition de l'image initiale pour identification et ajustage de l'oscillogramme de ligne*
- ✓ *Affichage simultané ou représentation décalée par la synchro H*
- ✓ *Mode : Entrelacé ou Non entrelacé*

Projet : Wilfried Foede

Pour afficher une ligne vidéo particulière sur un oscilloscope, il faut faire appel à un dispositif de déclenchement spécial qui détecte le début d'une trame à l'aide de l'impulsion de synchronisation verticale et totalise les impulsion de synchronisation horizontales jusqu'à ce que la ligne désirée soit atteinte, avant d'engendrer l'impulsion de déclenchement de l'oscilloscope.
Le circuit comportant cette fonction (et rien que cette fonction) le plus récemment présenté dans le numéro 197 d'Elektor, novembre 94 (loupe de lignes d'image TV) est basé sur un microcontrôleur qui effectue toutes les tâches de comptage et de commande, hormis la séparation de la synchronisation. Mais un modeste surplus d'électronique permet de compléter la fonction de base par des possibilités intéressantes (voir encadré). Comme ce ne sont plus seu-

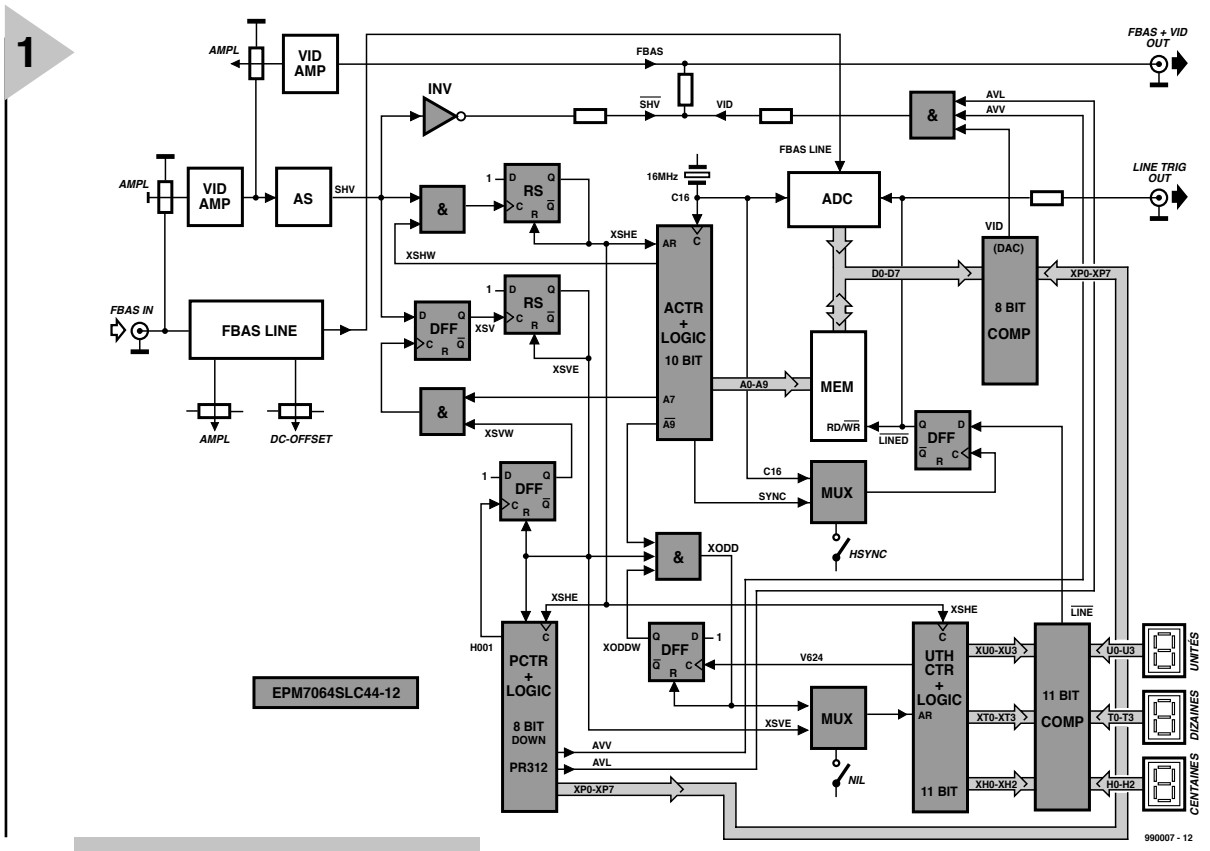


Figure 1. Schéma fonctionnel du moniteur de ligne. Les constituants entourés d'un cadre grisé font partie de la logique programmable.

lement les impulsions de synchronisation qui sont évaluées – contrairement au montage de 1994 – mais aussi le contenu de la ligne choisie, il faut procéder d'une autre façon.

Le signal vidéo suit d'emblée deux voies séparées. Il passe par un circuit discret qui l'amplifie et sépare les impulsions synchrones devant servir de signaux de déclenchement du compteur de lignes. L'autre voie est numérique. Un convertisseur analogique-numérique échantillonne préalablement le signal de synchronisation de chrominance. Le résultat est mémorisé dans une RAM rapide. Un convertisseur analogique-numérique remet le contenu de la ligne choisie sous forme analogique et l'ajoute dans un tampon de sortie au signal de synchronisation de chrominance amplifié. Le moniteur de ligne offre en outre une gamme de possibilités de configuration et fournit le signal de déclenchement externe indispensable pour les mesures à l'oscilloscope. Passons à la description du schéma fonctionnel. pour apprendre la suite.

LOGIQUE ANALOGIQUE ET PROGRAMMÉE

La **figure 1** reproduit le schéma fonctionnel assez complexe du moniteur de ligne. Les blocs à cadre grisé font partie d'un circuit logique programmable effaçable EPLD (*Erasable Programmable Logic Device*) EPM7064 dont une version allégée a été utilisée à quelques reprises dans des montages Elektor. Ce composant remplit trois fonctions principales : comptage des impulsions de synchronisation, pilotage du convertisseur d'entrée A/D et de la RAM, et enfin conversion inverse en analogique de la ligne mémorisée.

FBAS (CVBS) LINE

Le signal vidéo d'entrée passe tout d'abord par le bloc FBAS (CVBS). Ce dernier n'est composé que de quelques composants passifs comme le prouve le schéma de connexions de la **figure 2**, sinon peu explicite. P1 permet d'ajuster l'amplitude du signal d'entrée, P3 de lui ajouter une composante de tension continue. D2/C7 écrêtent les impulsions de synchronisation à un niveau constant de tension continue. Le signal ainsi traité parvient alors au convertisseur analogique-numérique 8 bits désigné par ADC1175CIJM qui possède une plage de tension d'entrée de + 0,6 V à + 2,6 V.

VidAmp et AS

L'amplificateur vidéo à deux étages (T2/T3) est monté en parallèle. Il amplifie le signal vidéo d'un facteur d'environ 2 au plus. L'impédance d'entrée est adaptée à 125 Ω au lieu de 75 Ω pour que le moniteur de ligne fonctionne aussi de manière satisfaisante lorsque la tension d'entrée n'atteint pas 1 V_{SS}. Si par contre la tension d'entrée est trop élevée, on empêche la saturation de l'amplificateur en réglant le niveau par P4. Les impulsions de synchronisation sont écrêtées par D1/C2.

Le bloc AS (étage de séparation de la synchronisation) à filtre passe-bas R9/C8 supprime les composantes H.F. telles que les salves de signaux et le signal de chrominance. T4 fournit des impulsions de synchronisation positives (horizontales et verticales) d'une amplitude de 5 V_{SS} (signal SHV).

COMPTAGE DANS LES FENÊTRES

Le signal SHV est la seule information dont la logique programmable a besoin pour créer les signaux d'horloge et de réinitialisation (XSHE, XSHV et XODD) de tous les trois compteurs programmés dans la logique EPM7064. Toutes ces impulsions passent en outre par des détecteurs de flancs qui les transforment en impulsions en dents.

Le compteur de points d'image (pixel) binaire désigné par ACTR adresse la RAM en lecture et écriture. Il a une étendue de 10 bits, est cadencé à 16 MHz et est réinitialisé par le flanc de montée de l'impulsion de synchronisation de ligne XSHE. Pour garantir la synchronisation, la logique de l'ACTR crée une fenêtre de temps XSHW de

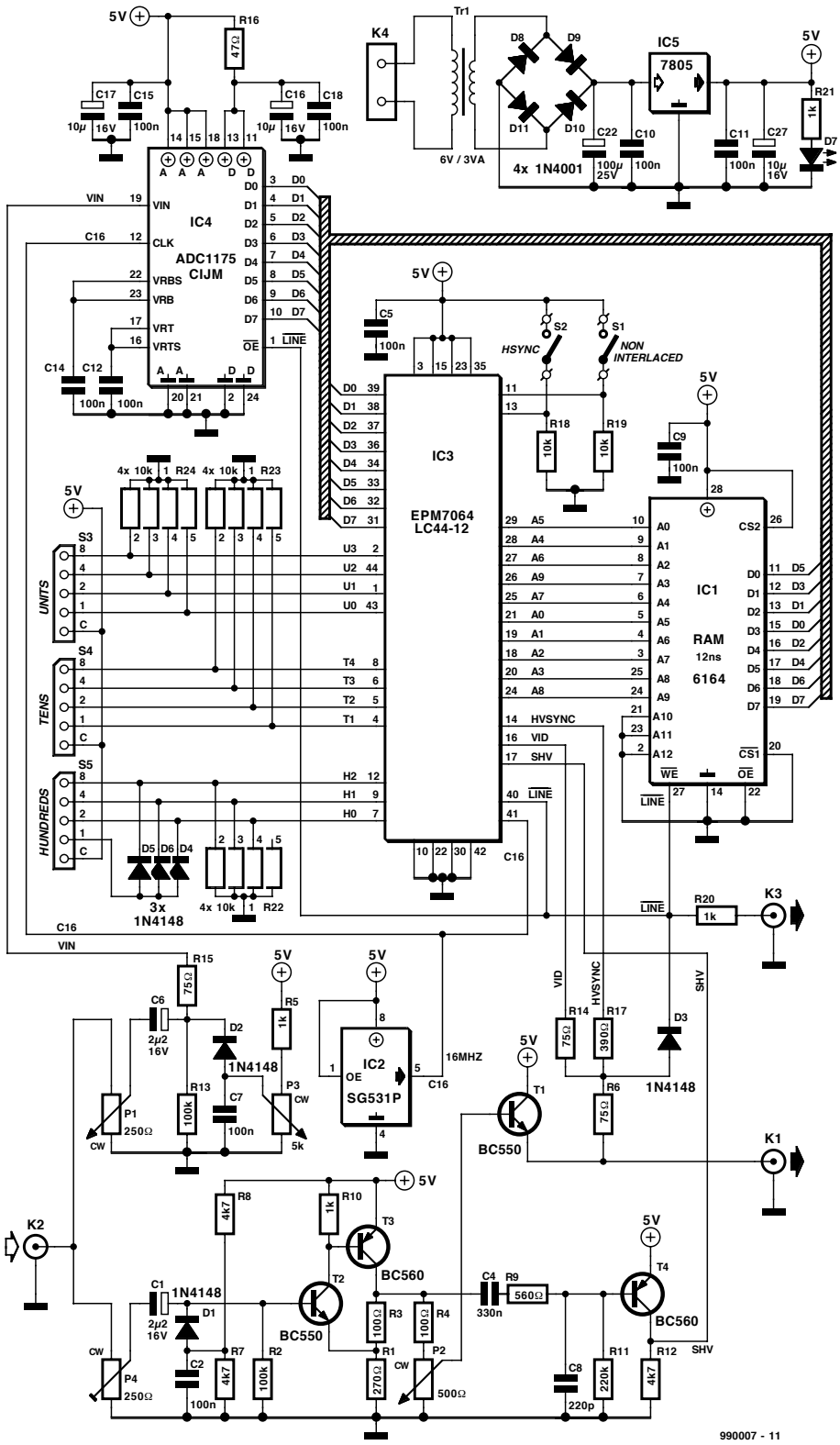


Figure 2. Pour que la logique programmable puisse déterminer le numéro de ligne, il faut dériver plusieurs impulsions de comptage et de réinitialisation du signal de synchronisation combiné.

0,5 µs pour le flanc de montée de la synchronisation de ligne. Cette mesure (comme c'est aussi le cas pour les autres fenêtres) supprime efficacement les impulsions parasites. Le flanc de SHV ne vaut que dans la fenêtre de temps XSHW et sert, en tant que signal XSHE, à réinitialiser l'ACTR et aussi à cadencer le

compteur de lignes PCTR

Il s'agit cette fois d'un décrémenteur binaire d'une étendue de 8 bits qui permet au convertisseur D/A programmé de connaître le numéro courant de la ligne du signal d'entrée. PCTR fournit aussi les deux signaux AVV et AVL. AVV libère la zone dans laquelle l'oscillogramme superposé de la ligne peut apparaître, dans la première trame de H60 à H275 et dans la seconde trame de H372 à H587. AVL se base sur l'identification des lignes (1e trame : H24 à H311, 2e trame : H336 à H623). Il faut fixer les zones de manière à ne pas perturber la synchronisation verticale du téléviseur. Le

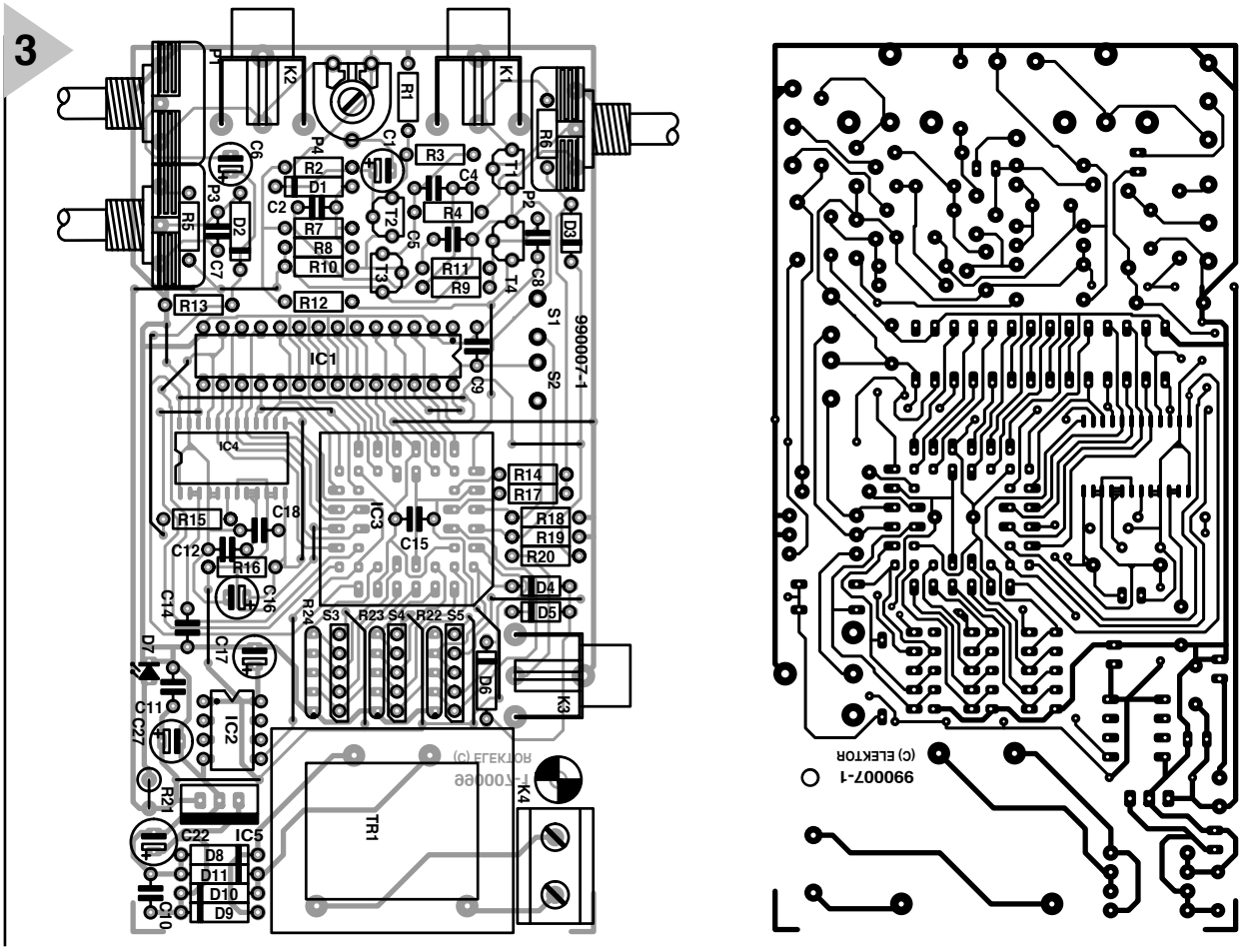


Figure 3. Tout en une carte : le moniteur de ligne se passe de câblage interne.

Liste des composants

Résistances :

R1 = 270 Ω
R2,R13 = 100 kΩ
R3,R4 = 100 Ω
R5,R10,R20,R21 = 1 kΩ
R6,R14,R15 = 75 Ω
R7,R8,R12 = 4kΩ7
R9 = 560 Ω
R11 = 220 kΩ
R16 = 47 Ω
R17 = 390 Ω
R18,R19 = 10 kΩ
R22...R24 = réseau de 4 résistances de 10 kΩ
P1 = potentiomètre 250 Ω lin (Mini-Format)
P4 = ajustable 250 Ω
P2 = potentiomètre 500 Ω lin (Mini-Format)
P3 = potentiomètre 5 kΩ lin (Mini-Format)

Condensateurs :
C1,C6 = 2μF2/16 V vertical
C2,C5,C7,C9 à C12,C14,C15,C18 = 100 nF RM5
C4 = 330 nF RM5
C8 = 220 pF
C16,C17,C27 = 10 μF/16 V vertical
C22 = 100 μF/25 V vertical

Semi-conducteurs :
D1 à 6 = 1N4148
D7 = LED faible courant
D8 à D11 = 1N4001
T1,T2 = BC550
T3,T4 = BC560
IC1 = 6164
IC2 = SG531P 16 MHz (Epson)
IC3 = EPM7064LC44-12 (programmé **EPS986523-1**) (Altera)
IC4 = ADC1175-50 CIJM CMS (National Semiconductor)
IC5 = 7805

Divers :
K1 à K3 = embase Cinch encartable en équerre (Monacor T-709)
S1,S2 = interrupteur unipolaire
TR1 = transformateur encartable 6 V/3 VA tel que, par exemple, Block
S3 à S5 = roue codeuse HEX, (RS-components 199-251, ordre C-1-2-4-8)
K4 = bornier encartable à 2 contacts au pas de 7,5 mm
Boîtier 125 x 70 x 40 mm tel que, par exemple, Donau SD20

compteur PCTR est réinitialisé par XSVE, qui est le flanc de montée de l'impulsion de synchronisation verticale dans la fenêtre XSVW.

Compteur sélecteur de ligne

EZHCTR est un compteur BCD à trois positions qui est aussi cadencé par XSHE. Les unités et les dizaines requièrent chacune 4 bits, mais les centaines n'ont besoin que de 3 bits car le nombre de lignes le plus élevé ne dépasse pas 625. Ce compteur est réinitialisé par le flanc de montée de l'impulsion de synchronisation de l'image. Selon la position du commutateur NIL de sélection du mode, la réinitialisation est effectuée par l'impulsion XSVE (non entrelacé, lignes 1 à 312) ou par l'impulsion XODD (entrelacé, lignes 1 à 625).

Le compteur EZHCTR commande un comparateur a trois molettes de réglage associées à ses entrées de comparaison. Si le numéro de ligne actuel est égal au numéro introduit, le comparateur engendre le signal $\overline{\text{LINE}}$. $\overline{\text{LINE}}$ traverse une bascule de données, cadencée par ACTR (et par l'oscillateur 16 MHz) de façon à ce que le début de la ligne à lire coïncide avec le flanc de montée de l'impulsion horizontale (représentation parallèle à l'image TV) ou soit décalé jusqu'à une impulsion de synchronisation visible, selon la position du commutateur HSYNC. Le signal défini temporellement de cette façon se nomme $\overline{\text{LINED}}$ et sert à débloquer le

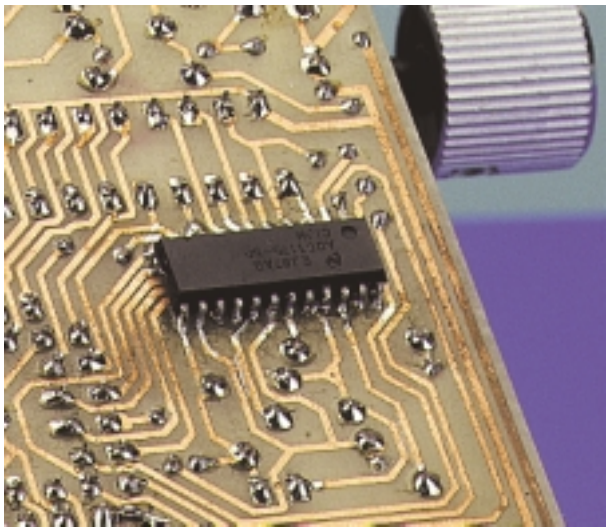


Figure 4. Le convertisseur A/D IC4 est fixé du côté des pistes.

convertisseur A/D rapide ADC
et la
mémoire de ligne MEM
de sorte qu'une ligne de 64 μs exactement puisse être lue, convertie et placée dans la RAM. Comme la fréquence de conversion se situe à 16 MHz, 64 · 16 MHz = 1 024 échantillons sont saisis. $\overline{\text{LINED}}$ peut aussi servir de déclenchement de ligne de l'oscilloscope à la douille de sortie LINE TRIG OUT. Le

convertisseur D/A DAC
est « fait maison ». La polarité standard du signal vidéo est + CVBS, les impulsions de synchronisation ont donc un bas niveau tandis que le blanc a un haut niveau. La plage des impulsions de synchronisation est donc représentée dans la RAM par des valeurs binaires basses, le blanc par des valeurs élevées. La représentation correcte sur l'écran de la phase du contenu retransformé de la ligne requiert la présence du décrémenteur PCTR (numéros de lignes élevés en haut et numéros de lignes bas en bas). Le DAC est initialisé à la ligne 40 de l'image avec le compteur à 255. Le comparateur DAC 8 bits compare pour chaque ligne cette position à la valeur fournie par la mémoire de ligne MEM. La MEM est, d'autre part, périodiquement excitée par le compteur de points d'image ACTR. Le comparateur assigne la valeur du PCTR à chaque valeur numérique de la tension. Par exemple, la comparaison de la position de compteur PCTR 155 (correspond à la ligne d'image 140) avec toutes les valeurs de mémoire égales à 155 génère un point d'image dans le signal VID. Si AVV et AVL sont alors actifs, VID module le signal vidéo clair. Le contenu de la ligne fait partie du

signal de sortie CVBS+ VID OUT
dont les deux autres composantes sont le signal de synchronisation de chrominance amplifié/égalisé dont l'amplitude est ajustable et le signal de synchronisation combiné SHV. P3 permet d'enchaîner progressivement du signal de synchronisation de chrominance en couleur avec signal de ligne faiblement superposé au signal de synchronisation de chrominance sans couleur, jusqu'à la représentation du contenu de ligne sans signal de synchronisation de chrominance. La ligne choisie est modulée en blanc dans la plage de l'AVL pour permettre de l'identifier.

À L'ABOARDAGE !

Maintenant que nous avons parcouru le chemin quelque peu tortueux de la logique du moniteur de ligne, nous pouvons nous consacrer à sa construction. Comme le montre clairement la **figure 3**, tous les composants sont placés sur une platine simple face, transformateur de puissance, prises et potentiomètres compris. Seuls ceux qui préfèrent faire appel à des douilles BNC plutôt qu'aux Cinch proposées doivent aussi poser quelques câbles courts.
Le placement des composants sur la platine est un peu compliqué, ne serait-ce que par la présence de 22 cavaliers. Comme certains de ceux-ci sont très proches des composants, on devrait n'utiliser que des torons minces isolés. Une fois tous ces fils de pontage soudés, on posera tout d'abord le circuit intégré CMS. Passer ensuite aux composants de faible hauteur, c'est-à-dire les résistances, diodes, condensateurs, et pour finir par le transformateur, les 2 commutateurs S1 et S2 (à une certaine distance de la platine, de sorte que les manettes émergent suffisamment du couvercle du boîtier pour être actionnées facilement), les prises, potentiomètres, etc... C15 est par ailleurs placé horizontalement dans le support ou fixé sous la platine. Placer les C.I. et les molettes dans leurs supports. Évitez de créer par mégarde des ponts de soudure entre les pistes qui sont en partie très rapprochées. On devrait contrôler avec soin la platine du moniteur de ligne avant de mettre celui-ci en service. Une fois que toutes les soudures et le sens de raccordement de tous les composants polarisés (les molettes en font partie !) ont été vérifiés, raccorder le câble secteur en K4, placer un dispositif antitraction efficace, visser la platine au fond du boîtier (un seul trou) et enfoncer le panneau supérieur du boîtier qui comporte des découpures, des trous et des légendes. Les deux commutateurs S1 et S2 ne seront pas ou ne seront que légèrement fixés.

PRATIQUE DES MESURES

Récapitulons les fonctions des éléments de commande du moniteur de ligne. L'appareil de mesure possède une entrée K2 pour signal vidéo analogique (CVBS IN). Le signal peut provenir d'un magnétoscope, d'une carte vidéo de PC, d'un récepteur de satellite ou de toute autre source vidéo. Le potentiomètre d'ajustage P4 doit être réglé de façon à ce que même les signaux les plus puissants ne saturent pas l'étage amplificateur basé sur T2. P1 permet de régler l'amplitude de l'oscillogramme de ligne sur l'écran et P2 sa position.
Le signal sort du moniteur de ligne par K2. Le moniteur (TV) raccordé affiche le signal d'entrée, une ligne blanche (celle qui a été sélectionnée) et un oscillogramme de cette ligne. P3 permet d'ajuster le rapport des trois parties du signal les unes par rapport aux autres. Pour afficher la ligne choisie à l'oscilloscope, raccorder le signal de synchronisation de chrominance à l'entrée Y et K3 à l'entrée trigger externe.
Comme le contenu visuel des lignes contiguës de la première et de la seconde trame est souvent presque identique, il est possible de doubler le nombre de points d'image balayés lorsque les deux lignes sont affichées simultanément. S1 doit se trouver sur le mode NON IL (non entrelacé) (2·312 lignes). Ce mode de fonctionnement permet aussi de traiter en mode non entrelacé des signaux TV produits par un générateur comme le « générateur de mire SV » (Elektor 219/220, septembre/octobre 1996) Lorsqu'il s'agit de ne mesurer qu'une ligne/image entière (1·625 lignes), il faut placer S1 sur INTERL (entrelacé).
Le rôle joué par le commutateur S2 peut être clairement démontré lors du fonctionnement : l'oscillogramme du signal de sortie de chrominance contient ou non la composante de synchronisation.

(990007)

inclinomètre

à base du nouveau ADXL105

Un accéléromètre intégré peut servir, outre à la détection de forces d'accélération, également au calcul de pourcentages de pentes, d'inclinomètre donc. Il faudra, si on veut l'utiliser en plein air, sur son VTT par exemple, il faudra bien entendu penser à une compensation en température.

d'après une idée de P. Porcelijn

Nous vous avons proposé, mi-1998, un « accéléromètre électronique » basé sur un circuit intégré de Analog Devices, le ADXL05. Nous évoquions alors la possibilité d'utiliser ce composant pour la mesure de pentes. Il faudra, cela va sans le dire, procéder à une mesure à l'état stationnaire, si l'on veut obtenir un minimum de précision.

Il faut, si l'on veut utiliser un accéléromètre pour la mesure de pourcentages de pentes, trouver une solution à 2 problèmes.

Le premier obstacle à surmonter est celui de la visualisation du résultat. Ceci ne pose heureusement que peu de problèmes. Il nous suffit en fait, pour disposer d'une indication directe de la pente exprimée en pourcent, de dériver la relation entre l'accélération, *g*, et le pourcentage de la pente, p, pour ensuite adapter en conséquence le gain du circuit pris en aval. Comme l'explique l'encadré consacré au « Principe de mesure » la tension de sortie du capteur présente, si l'on admet une petite erreur de mesure, une proportionnalité très acceptable avec le pourcentage de la pente.

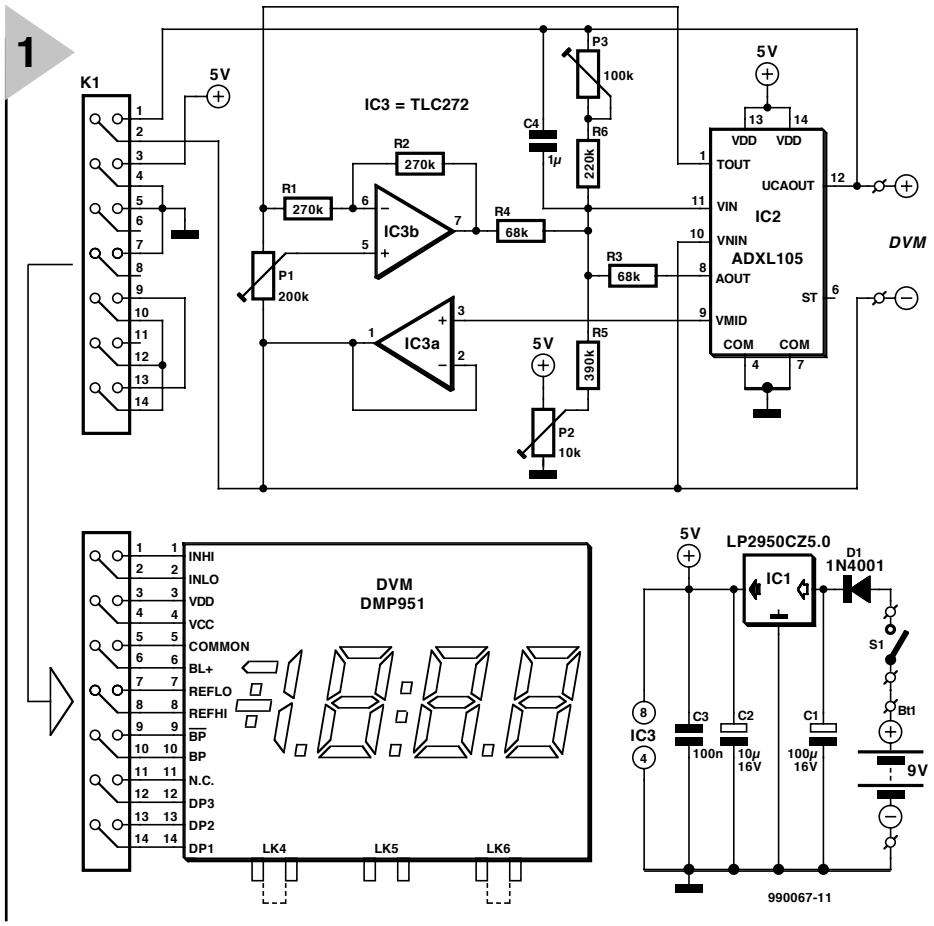
Le second problème, plus ardu celui-là, auquel nous nous trouvons confrontés est celui de la compensation en température. Un de nos lecteurs a en effet essayé d'utiliser le montage de l'an dernier en inclinomètre monté sur sa bicyclette; il a constaté que les variations de température entraînaient des erreurs de mesure d'une importance telle que les résultats étaient parfaitement inutilisables.

Il se veut que le « vieil » accéléromètre ADXL05 ait été suivi, il n'y a encore que peu de temps, par le ADXL105, le hasard (???) voulant que cette nouvelle version intègre un capteur de température intégré. Cette nouvelle caractéristique permet, par l'adjonction d'une électronique de complexité modeste, de doter le circuit intégré d'une compensation en température efficace.

Le schéma

Un coup d'oeil au schéma de la **figure 1** nous apprend, qu'à l'image de l'accéléromètre électronique de l'an dernier, cet inclinomètre est lui aussi alimenté par pile et que la visualisation du résultat fait appel à un voltmètre numérique (VMN) du type DPM951 connecté au système par le biais de l'embase K1. Si l'ancien accéléromètre ne comportait rien de plus que le circuit intégré de l'accéléromètre et le module VMN, il nous ici ajouter une paire d'amplificateurs opérationnels, l'un d'entre eux servant à la compensation en température évoquée quelques lignes plus haut. Les données fabricant nous apprennent que la dérive en température du ADXL105 est, en moyenne, de 60 mV sur l'ensemble de la plage de tempéra-

Figure 1. L'électronique de cette réalisation se résume, si l'on ne tient pas compte du composant accéléromètre et du module MMN, à une paire d'amplificateurs opérationnels et à quelques composants passifs.



ture, ce qui revient à de l'ordre de 1 mV/°C. Nous avons ici choisi pour un gain de 4, ce qui nous amène à 4 mV/°C. Sachant que 10 mV correspondent à un pourcentage de pente de 1%, cela nous confronte à une erreur de 0,4%/°C; vu d'autre part que la polarité du coefficient de température n'est pas définie, cela nous donne des indications totalement inutilisables !

Le capteur de température intégré du ADXL105 fournit, à la broche de sortie T_{OUT} (*Temperature* $_{OUT}$), sa broche 1, une tension proportionnelle à la température et répondant à l'équation suivante :

$$U_T = 2{,}5 + 8 * 10^{-3} * (t-25)$$

et ce avec une tolérance de ± 0,1 V.

Nous avons, à l'aide de l'amplificateur opérationnel IC3b, réalisé un circuit de compensation de manière à pouvoir dériver de cette tension un élément utilisable; cette électronique permet, par le biais de P1, d'ajuster le coefficient de température entre –8 et + 8 mV/°C. Il aurait été possible, en principe, de se passer d'amplificateur opérationnel pour cela, mais cela se serait traduit par une procédure de réglage très complexe.

Le second amplificateur opérationnel a une toute autre tâche. Bien que le ADXL105 dispose d'un diviseur de tension intégré, l'impédance de sortie de ce dernier est, avec ses 10 kΩ, quelque peu élevée, en particulier en raison du fait que le module VMN utilise lui aussi ladite tension de sortie. Ceci explique la présence de IC3a en tant que tampon.

TENSION DE DÉRIVE ET GAIN

Nous avons passé la quasi-totalité du schéma en revue. Il ne reste que quelques composants passifs à l'importance capitale sachant qu'ils servent au réglage de la compensation de l'offset (tension de dérive) et du facteur d'amplification (gain).

On peut difficilement qualifier d'insignifiante l'erreur d'offset du ADXL105 sachant qu'elle peut atteindre ± 625 mV (au maximum !). Sa compensation est heureusement simple. On applique, par le biais de P2 et R5, un

Liste des composants

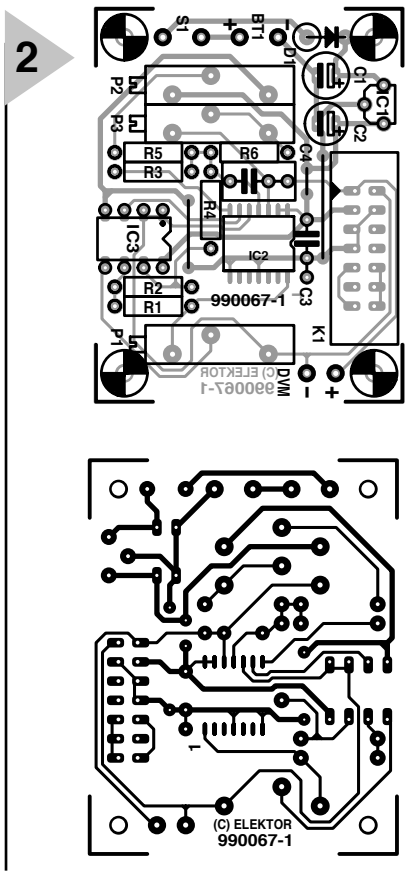
Résistances :
R1,R2 = 270 kΩ
R3,R4 = 68 kΩ
R5 = 390 kΩ
R6 = 220 kΩ
P1 = potentiomètre ajustable 10 tours 200 kΩ
P2 = potentiomètre ajustable 10 tours 10 kΩ
P3 = potentiomètre ajustable 10 tours 100 kΩ

Condensateurs :
C1 = 100 µF/16 V radial
C2 = 10 µF/16 V radial
C3 = 100 nF céramique
C4 = 1 µF MKT

Semi-conducteurs :
D1 = 1N4001
IC1 = LP2950CZ5.0
IC2 = ADXL105JQC (Analog Devices)
IC3 = TLC272CP (Texas Instruments)

Divers :
BT1 = pile 9 V compacte + connecteur à pression
S1 = inverseur à glissière unipolaire à contact travail
K1 = embase mâle à 2 rangées de 7 contacts
module MMN tel que, par exemple, DPM951 (Conrad NL)
boîtier 101 x 60 x 26 mm avec compartiment pile

Figure 2. Dessin des pistes et sérigraphie de la platine de l'inclinomètre.



courant continu ajustable à l'entrée VIN (broche 11). À un gain unitaire (1x) la plage battue par P2 est de ± 870 mV. Passons au gain.
Nous utilisons, pour la visualisation, un module VMN courant possédant une plage de tensions d'entrée de 200 mV. Si l'on admet un pourcentage de pente maximum de 20% (il est (très) rare de rencontrer des pentes plus raides), on pourra faire en sorte que cette valeur corresponde à un affichage de 200 mV sur le module. La sensibilité de l'accéléromètre est de 0,25 V/*g*. Cela signifie que la tension de sortie (exprimée en V) est égale au quart du pourcentage de pente (exprimé lui en pourcent).
Il ne nous reste plus qu'à faire en sorte que la tension de sortie de IC2 soit égale à l'angle de pente exprimé en pourcent. En se basant sur la sensibilité donnée plus haut, un simple calcul nous apprend qu'il nous faut un gain d'un facteur 4. Ce facteur d'amplification est défini par R3 et R6, P3 pris en série avec R6 permettant de corriger une éventuelle tolérance.

L'APPROCHE PRATIQUE

La réalisation de l'inclinomètre à partir de la platine reproduite en **figure 2** ne devrait pas poser de problème insurmontable. Seul aspect auquel il faut faire attention, le capteur doit être positionné bien à plat sur la platine –il est en effet primordial, pour un fonctionnement correct du montage, que le capteur soit parallèle à surface de la platine. Le module VMN DPM951 est connecté à la platine par le biais de l'embase K1. On pourra, en cas d'utilisation d'un type de module différent, ne pas implanter K1 et connecter le module aux points marquées « DVM ».
La platine se glisse parfaitement dans le boîtier mentionné dans la liste des composants. On n'utilise pas les points de fixation présents dans le boîtier, mais on fixe la platine au fond à l'aide de 4 vis. Attention, l'espace disponible est restreint ! Nous avons doté le boîtier de notre prototype de 3 petits orifices permettant l'accès depuis l'extérieur aux ajustables P1 à P3.
Un mot au sujet de l'alimentation. L'inclinomètre s'alimente parfaitement à partir d'une pile compacte de 9 V. Le régulateur de tension IC1 en dérive une tension d'alimentation bien stable de 5 V. La précision de l'instrument étant directement fonction de la tension d'alimentation, nous avons choisi, pour IC1, pour un régulateur à coefficient de température très faible (< 150 ppm/°C). Vu d'autre part qu'il s'agit d'un exemplaire à faible déchet de tension (*low drop*) et courant de repos minime, il convient parfaitement aux applications alimentées par pile.

LE RÉGLAGE

Offset et compensation température

1. Placer l'instrument sur une surface parfaitement horizontale à une température ambiante de 20 °C et laissez lui le temps, 30 mn, de trouver sa température de croisière.
2. Placer P3 à mi-course. Brancher un multimètre numérique entre le point « DVM » et la broche 7 de IC3 et, par action sur P1, amener à 0 mV la tension mesurée.
3. Jouer ensuite sur P2 jusqu'à ce que le module VMN affiche lui également « 0 » très exactement.
4. Réchauffer l'instrument à l'aide d'un foehn. Il est fort probable que la valeur affichée par le VMN change. Rejouer sur P1 pour que le module soit à nouveau à « 0 ».
5. Laisser refroidir le montage et ajuster à nouveau, par action sur P2, à « 0 » l'affichage du VMN.
6. Reprendre les étapes 4 et 5 jusqu'à réaliser une compensation en température satisfaisante.

Le gain

Il va falloir, pour un réglage correct du gain, disposer le montage sur une pente connue. Mais où donc ? Comme l'explique l'encadré, l'approximation sin(α) ~ p/100 présente une certaine erreur qui croît en fonction de l'augmentation de α. Ainsi, à p= 0%, l'erreur est de 0%, à p= 10% de 1% et à p= 20%, de 2%. En étalonnant non pas l'extrémité de la plage de mesure mais à mi-chemin, nous pouvons moyenner l'erreur. Un calcul simple nous apprend qu'il est possible de limiter l'erreur à ± 1% si nous réglons le montage par rapport à un point se situant à 1,4 fois environ en-deçà de l'angle de pente maximal. Nous allons donc, pour une plage allant jusqu'à 20%, utiliser un p= 14,12% pour procéder au réglage.
Ceci nous amène au prochain et dernier point : comment effectuer l'étalonnage au mieux ? La solution la plus simple consiste à utiliser une latte de 1 m de long très exactement. On fixe le boîtier au milieu de la latte à l'aide de ruban adhésif. En laissant reposer l'une des extrémités sur le sol on relève l'autre extrémité jusqu'à 14,1 cm du sol. On joue ensuite sur P3 jusqu'à voir apparaître sur l'affichage du module VMN ce pourcentage de pente (14,1%).

(990067)

Le principe de mesure

Tout objet subit, en raison de la pesanteur exercée par la terre, une accélération de 1 g, c'est-à-dire de 9,80665 m/s². Si ledit objet se trouve sur une pente de p% (p/100) l'accélération (a) subie dans le sens de déplacement vaut alors :

$$a = g * \sin(\alpha)$$

L'angle α répond à la formule :

$$\sin(\alpha) = p/100 / \sqrt{(1+ (p/100)^2)}$$

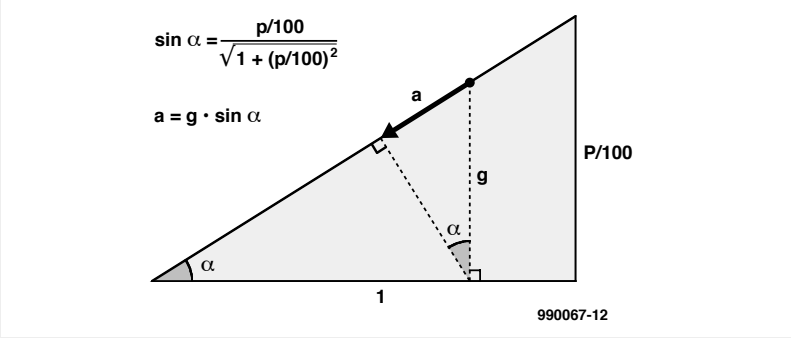
On pourra, si p/100<< 1, réduire la formule précédente à :

$$\sin(\alpha) \sim p/100.$$

Le pourcentage de la pente croissant, on voit apparaître une petite erreur qui à p= 10% vaut 0,5% de la pleine échelle, pour, à p= 20%, atteindre 2% de cette valeur. Comme l'erreur reste dans des limites acceptables, on pourra, dans la pratique, utiliser la simplification en question.
Par combinaison avec la première formule nous obtenons la relation suivante entre l'accélération et le pourcentage de pente :

$$p = a/g * 100\%$$

Cela permet d'en déduire (si l'on accepte une erreur minime) que la tension de sortie de l'accéléromètre est directement proportionnelle au pourcentage de pente.



le canal désigné par le biais de CS12. C0, qui représente le bit 0 d'état de canal, sert à choisir entre le mode professionnel (C0= 0) et le mode grand public (C0= 1); il sert en outre à commander la définition des broches Ca à Ce. Ces broches sont réactualisée au flanc montant de CBL.

CS12 Sélection de canal (*Channel Select*), broche 13
Cette broche remplit également une double fonction; elle est activée par la mise de SEL au niveau haut. CS12 sélecte la sous-trame 1 (si au niveau bas) ou la sous-trame 2 (si au niveau haut) qui sera visualisée par les broches d'état de canal C0 et Ca à Ce.

FCK Horloge de fréquence (*Frequency Clock*), broche 13
Entrée de fréquence d'horloge validée par la mise de SEL au niveau bas. FCK est comparé à la fréquence d'horloge reçue avec visualisation de la valeur sur F2 à F0. La valeur d'entrée nominale est de 6,144 MHz.

E0, E1, E2 Condition d'erreur (*Error Condition*), broches 4 à 6
Information d'erreur codée validée par la mise de SEL au niveau bas. Les codes d'erreur sont dotés d'une priorité et verrouillés de manière à ce que l'on ait affichage du niveau d'erreur le plus élevé depuis la dernière remise à zéro des broches d'erreur. Cette RAZ se fait par mise au niveau haut de SEL pendant plus de 8 cycles du signal MCK.

F0, F1, F2 Bits d'indication de fréquence (*Frequency Reporting Bits*), broches 2, 3 et 27
Information de fréquence d'échantillonnage encodée validée par la mise de SEL au niveau bas. Il faut, pour valider ces broches, que l'on ait, pendant 2/3 d'un bloc d'état de canal au moins, application d'une horloge correcte sur l'entrée FCK. L'information est réactualisée 3 fois par bloc, en commençant par la limite de bloc. Ces broches perdent leur validité en cas de non-verrouillage de la PLL.

ERF Indicateur d'erreur (*ERror Flag*), broche 25
Signale qu'une erreur a pris place au cours de la réception du présent échantillon audio lors de sa prise en compte (lecture) du port sériel. 3 erreurs font passer ERF au niveau haut : une violation du codage bi-phase ou de parité au cours de l'échantillon actuel ou un récepteur PLL non-verrouillé.

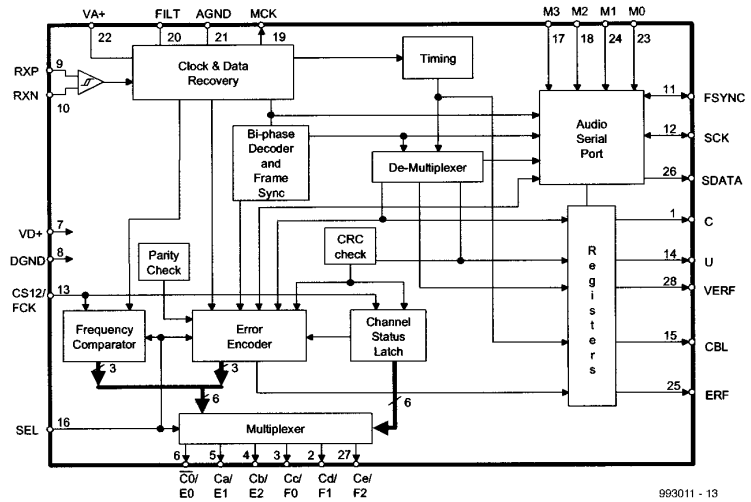
Interface récepteur

RXP, RXN Récepteurs lignes différentiels (*Differential Line Receivers*), broches 9 et 10
Récepteurs lignes compatibles RS422.

Boucle à verrouillage de phase (Phase Locked Loop)

MCK Horloge-maître (*Master Clock*), broche 19
Sortie d'horloge à faible gigue d'une fréquence 256 fois celle de la fréquence de l'échantillon reçu.

FILT Filtre (*FILTer*), broche 20
Il faut mettre en place une résistance de 470 Ω et un condensateur de 0,068 µF entre l'entrée FILT et la masse analogique.



Synoptique du CS8414.

CS8414

Circuits intégrés
Fonction spéciale, audio

ELEKTOR INFOCARTE 11/99

CS8414
Récepteur Audio Numérique 96 kHz

Fabricant

CRYSTAL®
A DIVISION OF CIRRUS LOGIC

Cirrus Logic, Inc., Crystal Semiconductor Division,
P.O. Box 17847, Austin, Texas 78760, U.S.A.
Tél. (512) 445 7222, fax (512) 445 7581.
Internet: http://www.crystal.com

Caractéristiques techniques :
- Taux d'échantillonnage jusqu'à plus de 100 kHz
- Récupération d'horloge faible gigue (*low-jitter*) embarquée
- Horloge de sortie 256xFs disponible
- Supporte : AES/EBU, IEC 958, S/PDIF, & EIAJ CP340/1201
- Formats professionnel et grand public
- Fournit de nombreuses informations en cas d'erreur
- Option de répétition du dernier échantillon en cas d'erreur
- Récepteur de ligne RS422 embarqué
- Compatibilité broche à broche avec les CS84111 et CS8412

Exemple d'application
Audio DAC 2000, Elektor, numéro 256, novembre 1999

Description
Le CS8414 est un composant CMOS mono-puce qui reçoit et décode des données audio jusqu'à 96 kHz en respect des standards des normes et interfaces AES/EBU, IEC958, S/PDIF et EIAJ CP340/1201. Le CS8414 reçoit des données par le biais d'une ligne de transmission, régénère les signaux d'horloge et de synchronisation et démultiplexe les données audio et les données numériques. Il est en mesure de décoder des entrées différentielles ou asymétriques.
Le CS8414 démultiplexe les données de canal, d'utilisateur et de validité pour les proposer aux broches de la sortie sérielle disposant de broches de sortie dédiées pour les bits d'état de canal les plus importants. Le CS8414 ne requiert pas de microprocesseur pour le traitement des données non-audio (encore que l'on puisse faire appel à un micro pour les ports C et U).
Le CS8414 reçoit et décode des données d'audio numérique encodées selon les normes standard. Il dispose d'un récepteur de ligne RS422 et d'une capacités de récupération de l'horloge et des données faisant appel à une boucle à verrouillage de phase (*phase locked loop*) embarquée. Les données audio sont disponibles à la sortie d'un port sériel configurable reconnaissant pas moins de 14 formats. L'état de canal et les données utilisateur disposent de leurs propres broches; l'indicateur (*flag*) de validité subit une fonction logique OU (*OR*) avec l'indicateur ERF pour fournir un signal en broche VERF indiquant qu'il se peut que les données audio ne soient pas valides. Cette broche peut être mise à contribution par des filtres d'interpolation fournissant une correction d'erreur.

Modes de port audio normaux (M3 = 0)

M2	M1	M0	Format
0	0	0	0 – Out, G/D, 16-24 bits
0	0	1	1 – In, G/D, 16-24 bits
0	1	0	2 – Out, G/D, Compatible I²S
0	1	1	3 – In, G/D, Compatible I²S
1	0	0	4 – Out, WSYNC, 16-24 bits
1	0	1	5 – Out, G/D, 16 bits LSBJ
1	1	0	6 – Out, G/D, 18 bits LSBJ
1	1	1	7 – Out, G/D, MSB en dernier

Modes de port audio spéciaux (M3= 1)

M2	M1	M0	Format
0	0	0	8 – Format 0 – pas de répétition en cas d'erreur
0	0	1	9 – Format 1 – pas de répétition en cas d'erreur
0	1	0	10 – Format 2 – pas de répétition en cas d'erreur
0	1	1	11 – Format 0 – Entrée SCK asynchrone
1	0	0	12 – Données NRZ reçues
1	0	1	13 – Données bi-phase reçues
1	1	0	14 - Réservé
1	1	1	15 – Remise à zéro du CS8414

Description des broches

Connexion de l'alimentation

VD+ Alimentation positive numérique, broche 7
Alimentation positive pour la section numérique. Nominalement + 5 volts.

VA+ Alimentation positive analogique, broche 22
Alimentation positive pour la section analogique. Nominalement + 5 volts.

DGND Masse numérique, broche 18
Masse pour la section numérique. DGND doit être relié à la même masse que AGND.

AGND Masse analogique, broche 21
Masse pour la section analogique. AGND doit être relié à la même masse que DGND.

Interface de sortie Audio

SCK Horloge sérielle (*Serial Clock*), pin 12
Signal d'horloge sériel pour la broche SDATA; il peut être configuré (par le biais des broches M0, M1, M2 et M3) tant en entrée qu'en sortie et peut échantillonner sur le flanc montant ou descendant. En sortie, SCK générera 32 horloges pour chaque échantillon audio. En entrée, il faut que l'on ait 32 périodes de SCK par échantillon audio quel que soit le mode.

FSYNC Synchronisation de trame (*Frame SYNC*), broche 11
Délimite les données sérielles et peut pointer vers un canal particulier, Gauche ou Droite, et peut être une entrée ou une sortie. Le format est défini par les broches M0, M1 M2 et M3.

SDATA Données sérielles (*Serial DATA*), broche 26
Broche d'entrée des données sérielles

M0, M1, M2, M3 Sélection de mode de port (*Serial Port Mode Select*), broches 23, 24, 18 et 17
Sélecte le format de FSYNC et le flanc d'échantillonnage en fonction de SDATA. M3 offre le choix entre 8 modes normaux (M3= 0) et 6 modes spéciaux (M3= 1).

Broches de commande

VERF Indicateur de validité + Erreur (*Validity + ERror Flag*), broche 28
Fonction OU logique entre le bit de validité des données reçues et de l'indicateur d'erreur. Peut être utilisé par des filtres d'interpolation pour une interpolation au travers des erreurs.

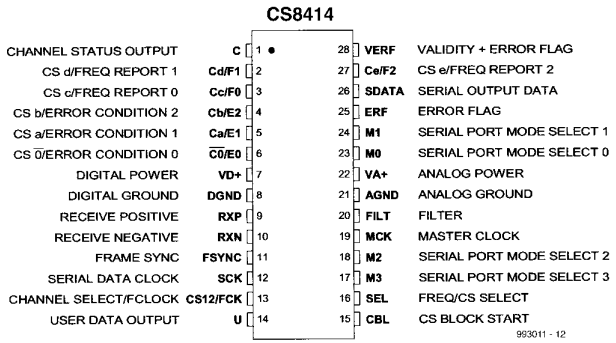
U bit Utilisateur (*User bit*), broche 14
Port de sortie sériel du bit utilisateur reçu. On pourra faire appel à FSYNC pour un verrouillage externe de ce bit (hormis en modes I²S lorsque cette broche est actualisée lors du flanc montant de FSYNC).

C Sortie d'état de canal (*Channel Status Output*), broche 1
Port de sortie sériel de l'état de canal. On pourra faire appel à FSYNC pour un verrouillage externe de ce bit (hormis en modes I²S lorsque cette broche est actualisée lors du flanc montant de FSYNC).

CBL Début de bloc d'état de canal (*Channel Status Block Start*), broche 15
La sortie du bloc d'état de canal est haute au cours des 4 premiers octets de l'état de canal et au niveau bas pour les 20 octets restants.

SEL Sélection (*SELect*), broche 16
Broche de commande qui sert à choisir si l'on veut visualiser ou l'information d'état de canal (SEL= 1) ou l'information d'erreur et de fréquence (SEL= 0) sur les 6 broches ci-après.

C0, Ca, Cb, Cc, Cd, Ce bits de sortie d'état de canal (*Channel Status Output Bits*), broches 2 à 6, 27
Ces broches remplissent une double fonction en combinaison avec les bits « C » lorsque la ligne SEL est au niveau haut. On a visualisation de l'information d'état de canal pour



Brochage du CS8414.

CS8414

Circuits intégrés
Fonction spéciale, audio

ELEKTOR INFOCARTE 11/99

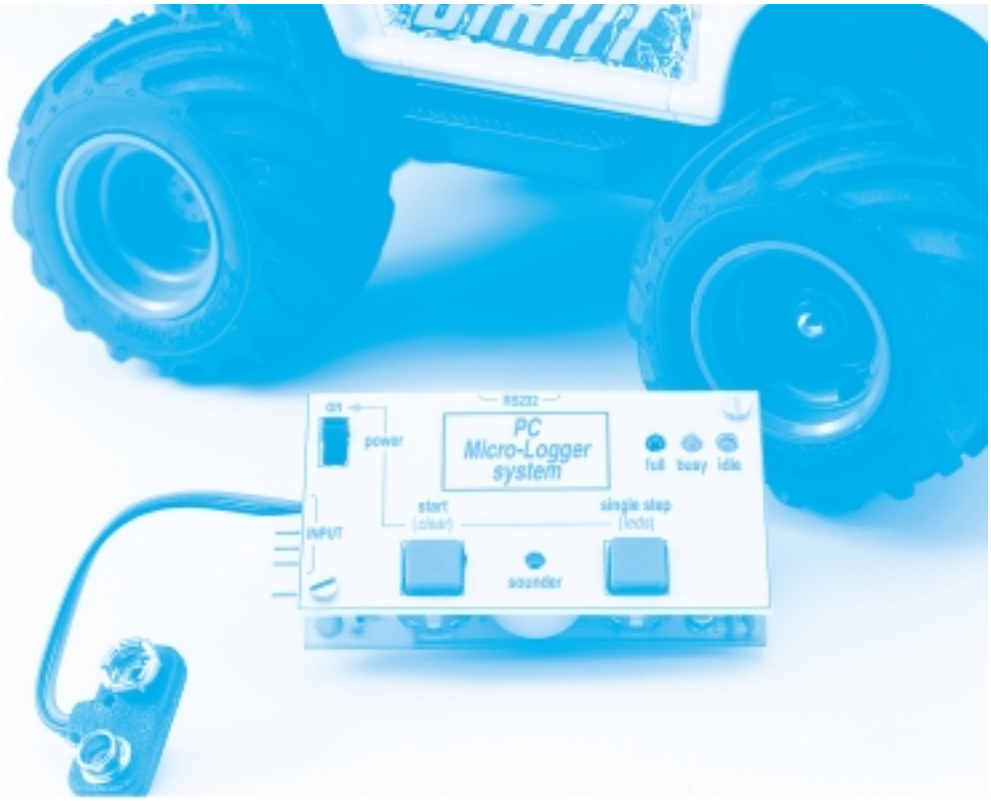
Valeurs maximales absolues (Masse = 0 V, toutes tensions mesurées par rapport à la masse)				
Paramètres	**Symbole**	**Min.**	**Max.**	**Unité**
Tension d'alimentation	VD+ , VA+	-	6,0	V
Courant d'entrée, toute broche hormis Alimentation (Note 1)	I_{in}	-	±10	mA
Tension d'entrée, toute broche hormis RXP, RXN	V_{IN}	–0,3	(VD+) + 0,3	mA
Tension Input Voltage, RXP and RXN	V_{IN}	–12	12	V
Température de stockage	T_{stg}	–65	150	°C
Note : 1. Des courants transitoires allant jusqu'à 100 mA n'entraîneront pas de verrouillage de SCR.				

Conditions opérationnelles recommandées (Masse = 0 V, toutes tensions relevées par rapport à la masse)					
Paramètres	**Symbole**	**Min.**	**Typ.**	**Max.**	**Unité**
Tension d'alimentation	VD+ , VA+	4,75	5,0	5,25	V
Courant d'alimentation VA+	I_A	-	20	30	mA
Courant d'alimentation VD+	I_D	-	20	30	mA
Température ambiante opérationnelle : (note 2)	T_A	0	25	70	°C
Dissipation de puissance	P_D	-	175	315	mW
Note : 2. Les composants -CS sont spécifiées pour fonctionner entre 0 et 70 °C mais n'ont été testés qu'à 25°C seulement.					

Caractéristiques numériques : (TA = 25 °C; VD+ , VA+ = 5V (5%)					
Paramètres	**Symbole**	**Min.**	**Typ.**	**Max.**	**Unité**
Tension d'entrée haut niveau, hormis RXP, RXN	V_{IH}	2,0	-	-	V
Tension d'entrée bas niveau, hormis RXP, RXN	V_{IL}	-	-	+ 0,4	V
Tension de sortie haut niveau (I_O = 200µA)	V_{OH}	(VD+) – 1,0	-	-	V
Tension de sortie bas niveau (I_O = –3.2mA)	V_{OL}	-	-	0,5	V
Courant d'entrée de fuite	I_{in}	0	1.0	10	µA
Fréquence d'échantillonnage d'entrée (Note 3)	F_S	28,4	-	100	kHz
Fréquence d'horloge maître (Note 3)	MCK	7,28	256xF_S	25,6	MHz
Gigue d'horloge MCK	t_j	-	200		psRMS
Rapport cyclique MCK (durée haute/durée de cycle)		-	50	-	%
Note : 3. F_S est défini comme étant la fréquence d'échantillonnage, par canal, du signal audio entrant.					

La micro-centrale d'acquisition de données, puisque c'est là la notion que recouvre le terme de *logger*, est étonnante; à peine plus grande qu'une boîte d'allumettes elle intègre un voltmètre et une centrale d'acquisition totalement autonomes. Ce montage étant en outre doté d'une interface RS-232, il peut être branché sur un port COM de PC. On pourra ainsi, par le biais du clavier du PC, entrer des commandes que le processeur d'instructions traitera pour ensuite visualiser le résultat sur l'écran du PC. Une fois la programmation à l'aide du PC terminée, on pourra déconnecter Micrologger et l'utiliser de façon totalement autonome.

La centrale d'acquisition dispose d'une mémoire EEPROM permettant le stockage de 82 valeurs de mesures d'une largeur de 10 bits. Ces informations sont gardées même en cas de disparition de la tension d'alimentation. On peut, après avoir connecté Micrologger à un PC, télédécharger les valeurs de mesure et les convertir en graphique à l'aide d'un programme de calcul tel que Kyplot.



projet : B. Stuurman

Micrologger

capture de données avec PC et en autonome

Caractéristiques techniques de Micrologger :

- centrale d'acquisition autonome « pas à pas » avec possibilité de traitement des données par PC.
- voltmètre/centrale d'acquisition « pas à pas » pour PC
- mémoire non-volatile pour 82 échantillons à 3 chiffres
- intervalle d'échantillonnage allant de 1 s à 15 h 59 mm 59 s
- durée de mesure maximale de 1 300 h environ
- interface RS-232 : protocole 38400 (19200),7,n,2
- rafraîchissement de l'écran de 3 fois par seconde
- Plage / Précision de base
  - 0 à 2,49 V — ± (0,5%, 1 d)
  - 2,50 à 9,99 V — ± (0,5%, 3 d)
  - 10,0 à 99,9 V — ± (0,5%, 2 d)
- impédance d'entrée : 500 kΩ environ
- alimentation : pile 9 V
- consommation de courant : 4,6 mA (LED allumées), 2,8 mA (LED éteintes)
- dimensions (hors broches connecteur) : (L x l x h) 64 x 36 x 15 mm
- poids sans pile : 30 g environ

Son « autonomie » et ses dimensions compactes font de Micrologger l'instrument idéal pour la télésaisie de mesures. Sur des modèles réduits à moteur électrique, Micrologger pourra servir à la mesure de la tension ou du courant requis par le moteur électrique et fournir ainsi une indication sur l'optimisation des composants de motorisation. Le météorologue (amateur) pourra l'utiliser pour l'acquisition de données sur une durée importante, sans qu'il ne lui soit nécessaire d'être toujours à pied d'oeuvre.. On pourra imaginer ainsi l'embarquement, à bord d'un ballon météo, d'une paire de Microloggers, le premier mesurant la température, le second l'altitude. Dans le cas d'un cours de physique pratique où plusieurs équipes procèdent à des mesures cha-

cune dans leur coin, on pourra donner à chacune d'entre elles un logger pour le stockage des données de mesure. L'avantage de cette approche est qu'il n'est pas nécessaire, lors des mesures, de disposer d'un appareillage coûteux, bien que chaque équipe fasse ses propres mesures et qu'elle en effectue elle-même le traitement.
Dans le cas d'un Micrologger connecté à un PC, l'instruction « volt » se traduit par l'envoi vers le PC, 3 fois par seconde, par le biais de l'interface RS-232, de la tension instantanée. L'écran sert alors d'organe de visualisation. On pourra, pour peu que l'on adopte une taille de lettres adéquate, voir le résultat de mesure à plusieurs mètres de distance.

Un « état général des lieux »

La **figure 1** propose le schéma complet de Micrologger, au coeur duquel bat un ST62T60, un microcontrôleur à 8 bits puissant de l'écurie SGS-Thomson. Il est doté d'un bus de données sériel interne qui sert à relier au noyau les périphériques suivants :
– un temporisateur (*timer*) standard;
– un temporisateur à sortie MLI (**M**odulation en **L**argeur d'**I**mpulsion dite PWM pour ***P**ulse **W**idth **M**odulation* en anglais);
– un temporisateur chien de garde (*watchdog timer*);
– un convertisseur A/N à 8 bits;
– une interface périphériques sérielle (SPI = ***S**erial **P**eripheral **I**nterface*);
– 128 octets de mémoire non volatile (EEPROM).
Le temporisateur standard est en fonctionnement permanent, assurant la chronologie des différents processus logiciels, ce qui se fait par le biais de la routine d'interruption où l'on définit des indicateurs (*flag*) de chronologie (*timing*). Ce temporisateur servant en outre à la production de l'indicateur des secondes il est rechargé à chaque fois à l'aide d'une valeur donnée qui, après subdivision, fournit une horloge quasi-synchrone.
Le **temporisateur MLI** sert à la génération d'un signal rectangulaire disponible à la sortie ARTIM-out, signal dont la valeur moyenne sert à augmenter de 2 bits la résolution de 8 bits du convertisseur A/N, la faisant ainsi passer à 10 bits. Nous y reviendrons.
On fait appel au **temporisateur de chien de garde** pour la définition de la chronologie des E/S sérielles, de manière à libérer les autres temporisateurs. Cette approche est utilisable en raison de l'existence d'une possibilité d'activation logicielle du temporisateur de chien de garde. Les Entrées/Sorties (E/S) de base ne nécessitent pas d'autre matériel que ce temporisateur et la SPI.
Le **convertisseur A/N à 8 bits** sert –comment pourrait-il en être autrement– à la mesure de la tension. En fait, on procède à 64 mesures de la tension présente à l'entrée analogique (Ain) et on divise le résultat par 64. La plage du convertisseur A/N va de 00_{HEX} à FF_{HEX}. On aura comme résultat la première valeur lorsque la tension sur Ain est égale à Vss (0 V) et la dernière lorsque cette même tension est égale à Vdd (+ 5 V).
La précision du Micrologger est en relation directe avec la précision de la tension d'alimentation (Vdd). C'est là la raison du choix, pour le régulateur de tension, d'un LP2950CZ5.0, un régulateur à faible tension de déchet (*low drop*) que le fabricant recommande d'ailleurs comme « référence » !
Toute consommation ou application de courant à d'autres endroits du circuit exerce une influence sur la conversion (par chute de tension aux bornes de la circuiterie interne), ce qui explique que l'on mette, lors de la mesure, les LED hors-circuit, d'où le clignotement qui les caractérise.
L'**interface sérielle** sert à la communication avec le PC. Il est possible, par son biais, d'envoyer des instructions vers le Micrologger et de télédécharger des informations de ce dernier vers le PC. Micrologger dispose d'un véritable processeur d'instructions interactif. Il requiert cependant la présence, sur le PC, d'un programme terminal, en fonctionnement, tel que, par exemple, « HyperTerminal », partie intégrante de

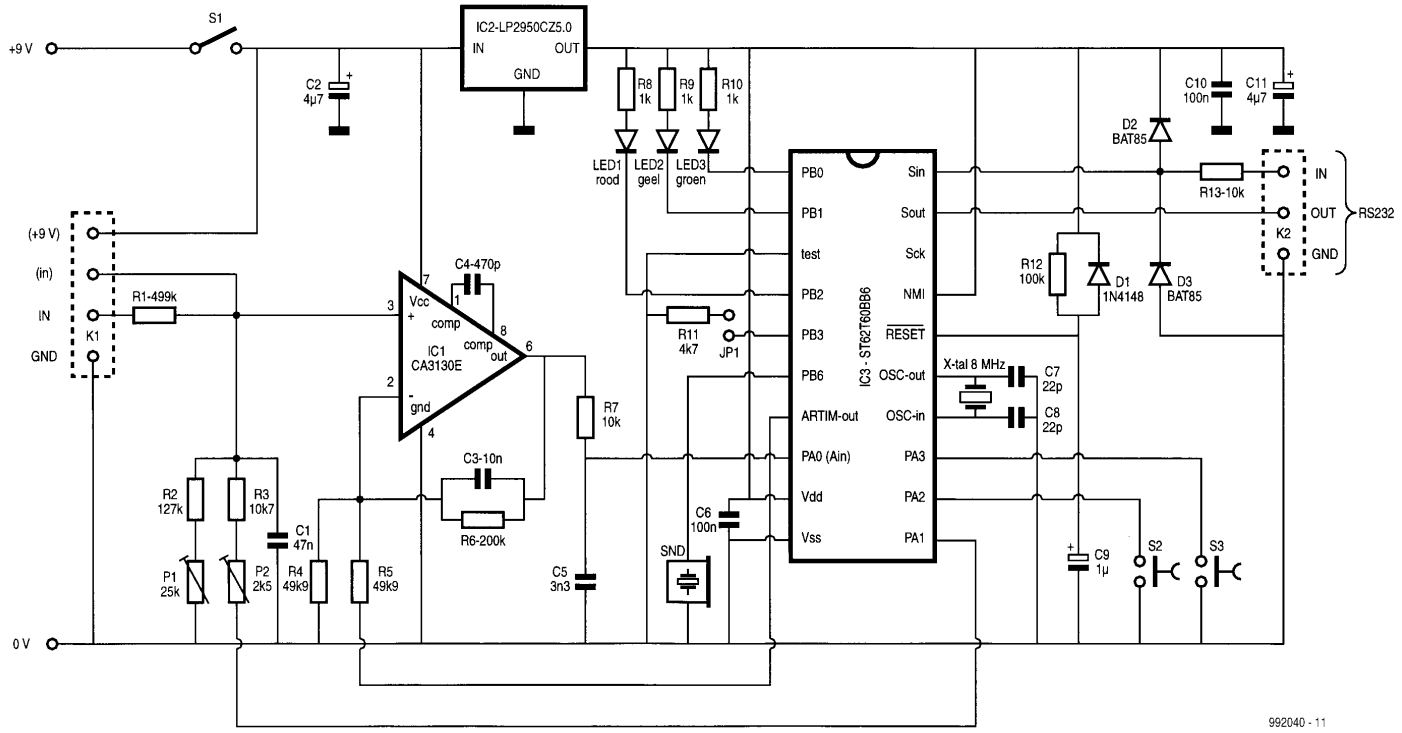


Figure 1. Un microcontrôleur, un amplificateur opérationnel et une poignée de composants standard sont les ingrédients servant à réaliser Micrologger, une centrale d'acquisition + voltmètre pour PC.

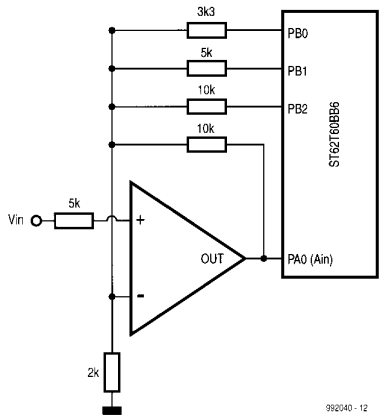


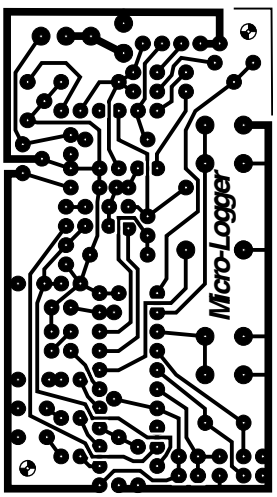
Figure 2. Passer de 8 à 10 bits à l'aide d'un ampli op faisant office d'amplificateur sommateur.

Windows.
L'**EEPROM** de 128 octets sert à stocker divers paramètres tels que l'intervalle d'échantillonnage (*sampling delay*) et offre en outre l'espace nécessaire à la mémorisation de 82 échantillons de 11 bits (10 bits de données + point décimal). L'écriture des échantillons se fait sous forme codée (2 échantillons dans 3 octets, de manière à utiliser la mémoire le plus efficacement possible).

Détails additionnels

L'interface RS-232
Dans la présente application, la possibilité de communiquer avec un PC par le biais de l'interface RS-232 est d'une importance vitale. La difficulté résidait dans le fait qu'il fallait éviter que cette communication ne perturbe le déroulement normal du processus.
Dans bien des cas, l'interface RS-232 prend un aspect logiciel, le taux de transmission (*baudrate*) étant paramétré à l'aide de boucles de temporisation voire de temporisateurs. Nous avions malheureusement besoin des temporisateurs pour d'autres fonctions et la réalisation d'une interface logicielle n'est possible que pour des taux de transmission relativement faibles, ce qui ne nous intéressait pas. Il ne nous restait qu'une option, utiliser l'interface SPI présente de toutes façons.
Il s'avéra possible, après mûre réflexion et de nombreux essais, d'instaurer un protocole RS-232 en optant pour un protocole à 7 bits et des tableaux de consultation (*look-up-table*). En fonctionnement normal, la SPI se trouve en mode réception. L'application d'un bit de début à l'entrée Sin (figure 1) démarre la SPI, qui recueille ensuite, de façon totalement autonome, les informations. Ce processus terminé, la SPI émet une interruption qui sert à positionner un indicateur. Ledit indicateur est interrogé à intervalle régulier par la boucle principale du programme, ce dernier pouvant alors prendre les mesures nécessaires.
Le matériel requis par l'interface RS-232 est minime, une paire de diodes Schottky (pour la vitesse) et une résistance. Tout ce qu'il faut encore c'est doter le câble de liaison d'un certain nombre d'interconnexions pour « piéger » l'UART du PC [1]. La vitesse maximale de la SPI est très élevée, mais de par la fréquence d'horloge de 8 MHz, et des possibilités de prédivision, seuls les taux de 38 400 et 19 200 bauds étaient envisageables. Si l'on implante JP1, on se trouve en 19 200 bauds.

Résolution A/N de 8 vers 10 bits
Bien que la résolution propre du convertisseur A/N intégré dans le ST62T60 soit de 8 bits, il est possible, par l'adjonction d'un amplificateur opérationnel, d'augmenter cette résolution. La **figure 2** rend l'idée de base, dérivée d'un ouvrage d'applications de ST [2].
Cet ampliop est monté en amplificateur non inverseur avec contre-réaction. De par cette contre-réaction et le gain important de l'ampliop, la tension appliquée à l'entrée inverseuse (–) sera toujours identique à celle présente sur l'entrée non inverseuse (+). Lorsque Vin atteint une valeur telle que le convertisseur N/A arrive à sa valeur maximale, PB2 bascule au niveau haut. Le dimensionnement des résistances est tel que la tension de sortie de l'ampliop repasse alors à 0 V, de sorte que la tension sur Vin peut continuer à augmenter jusqu'à ce que le convertisseur atteigne à nouveau sa valeur maximale. PB1 est alors positionné (mis à « 1 ») et la tension de sortie retombe à 0 V. On utilise ainsi 4 fois la plage de mesure du



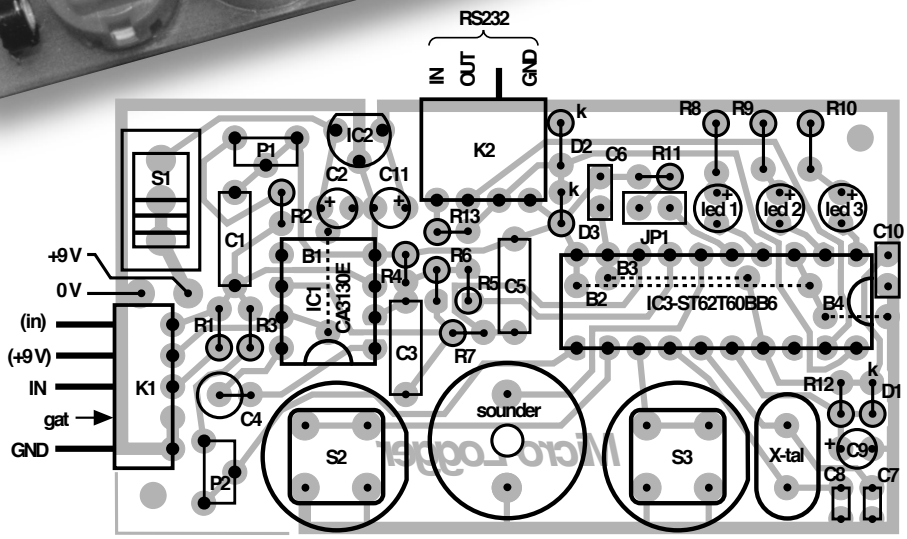
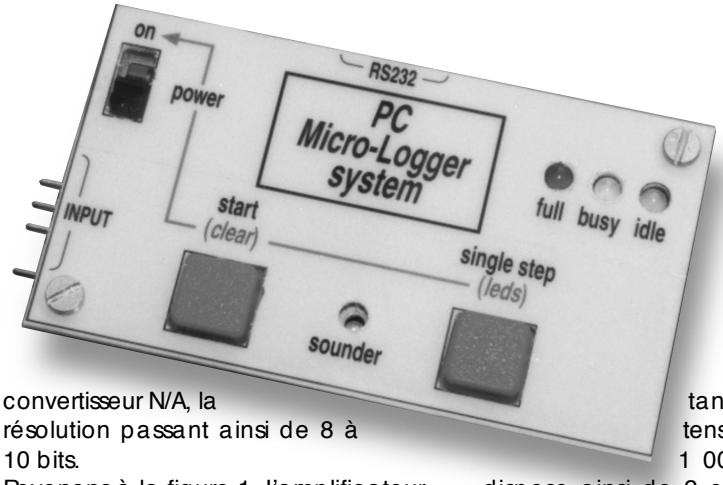


Figure 3. Dessin des pistes (échelle 100% (1:1) et sérigraphie de l'implantation des composants du Micrologger (échelle 200% (2:1).



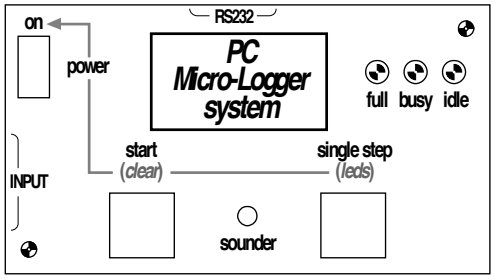


Figure 4. Exemple de face avant pour Micrologger.

convertisseur N/A, la résolution passant ainsi de 8 à 10 bits.

Revenons à la figure 1. L'amplificateur opérationnel CA3130 présente 2 caractéristiques particulières, à savoir des entrées fonctionnelles même lorsqu'elles tombent quelque peu en-deçà du niveau de la masse, la sortie pouvant descendre jusqu'au niveau de la masse. L'amplificateur opérationnel est connecté directement au +9 V, de sorte que la sortie n'a pas de problème pour monter à 5 V, la valeur maximale que le convertisseur N/A puisse atteindre. On applique, par le biais de R5, le signal MLI (ARTIM OUT) sur l'entrée inverseuse de l'ampliop. On dispose de 4 domaines : recoupement additionnel de 0%, 25%, 50% et 75%. Nous avons, de manière à éviter des masses de calcul, choisi comme point de basculement 251 (FB_{HEX}). La valeur maximale par domaine est partant de 250. La plage totale va de ce fait de 0 à 1 000. Le logiciel teste ce dernier nombre et lorsque le 1 000 est atteint, on a, par la mise de PA1 au niveau bas, prise en circuit d'un atténuateur 10x. PA1 est monté en entrée « flottante » pour des tensions inférieures à 1 000. Le voltmètre dispose ainsi de 2 calibres : 0,00 à 9,99 V et 10,0 à 99,9 V.

On injecte, par le biais de la sortie ARTIM-out, un signal rectangulaire de 31 kHz environ sur l'entrée inverseuse de l'ampliop. C3 et C5 servent à en filtrer la valeur moyenne.

K1 constitue l'entrée du Micrologger. On dispose, sur cette embase, outre des entrées normales, à savoir IN et GND, également de l'entrée directe (in) et de la tension (9 V). L'ampliop introduit un gain de 9x, de sorte qu'une tension de quelque 2,2 V appliquée à l'entrée directe se traduit, après traitement interne, par une tension de sortie de 9,99 V. Cela permet la connexion, sur K1, d'une platine d'interface pour, par exemple, une mesure de courant ou de température.

Les LED, S1, S2 et S3

Les LED visualisent la situation (l'état) dans lequel se trouve la centrale d'acquisition. On a, en l'absence d'échantillonnage et si la mémoire est vide, allumage de la LED verte (*idle*). Si la mémoire contient des échantillons mais qu'elle n'est pas pleine, ce sera au tour de la LED jaune (*busy*) de s'allumer. Une mémoire pleine est visualisée par l'allumage de la LED rouge (*full*). L'état des différentes LED est stocké en EEPROM. En cas de mise du logger sous tension alors que sa mémoire contient des échantillons, cette situation sera visualisée par l'allumage de la LED busy (jaune) ou full (rouge). Il est impossible dans ces conditions de lancer un échantillonnage ou de passer en mode pas à pas. Il faudra commencer par vider la mémoire.

S1 sert d'interrupteur marche/arrêt. Une action sur S2, alors que la LED idle (verte) est allumée démarre Micrologger. S2 et S3 sont alors désactivées. Une action sur S3, LED idle allumée, se traduit par l'échantillonnage de la tension momentanée. S2 cesse alors de réagir. On peut actionner S3 jusqu'à 82 fois.

L'effacement de la mémoire s'obtient en maintenant S2 enfoncé lors de la mise sous tension de Micrologger par le biais de S1.

Si l'on maintient S3 enfoncé lors de la mise sous tension de l'appareil à l'aide de S1, on commande l'allumage ou

Liste des composants

Résistances :
(toutes 1/4 ou 1/5 W)
R1 = 499 kΩ/1%
R2 = 127 kΩ/1%
R3 = 10kΩ7/1%
R4,R5 = 49kΩ9/1%
R6 = 200 kΩ/1%
R7,R13 = 10 kΩ
R8,R9,R10 = 1 kΩ
R11 = 4kΩ7
R12 = 100 kΩ
P1 = ajustable 25 kΩ 6 mm vertical
P2 = ajustable 2kΩ5 6 mm vertical

Condensateurs:
C1 = 47 nF MKT au pas de 7,5 mm
C2,C11 = 4μF7/15 V tantale
C3 = 10 nF MKT au pas de 7,5 mm
C4 = 470 pF Styroflex
C5 = 3nF3 MKT au pas de 7,5 mm
C6,C10 = 100 nF au pas de 0,1" (2,5 mm) multicouche
C7,C8 = 22 pF au pas de 0,1" (2,5 mm) céramique
C9 = 1 μF/15 V tantale

Semi-conducteurs :
IC1 = CA3130E
IC2 = LP2950CZ5.0 (National Semiconductor)
IC3 = ST62T60BB6 (ST-Microelectronics, programmé **EPS 996518-1**)
D1 = 1N4148
D2,D3 = BAT85
Led1 = LED 3 mm rouge haute intensité
Led2 = LED 3 mm jaune haute intensité
Led3 = LED 3 mm verte haute intensité

Divers :
S1 = interrupteur unipolaire à glissière 11 mm encartable tel que, par exemple Knitter type MFP 120
S2,S3 = bouton-poussoir carré (D6)
X-tal = quartz 8 MHz, boîtier HC-49/S (hauteur 4 mm environ)
Snd = buzzer piézo-céramique, 14 mm de diamètre
K1 = embase mâle en équerre à 1 rangée de 5 contacts
K1-contra = connecteur femelle à 1 rangée de 5 contacts
K2 = embase mâle droite femelle à 1 rangée de 4 contacts
K2-contra = connecteur mâle à 1 rangée de 4 contacts
JP1 = embase mâle droite à 1 rangée de 2 contacts
JP1-contra = cavalier 2,54 mm
B1 à B4 = 4 ponts de câblage
support pour circuit intégré à 20 broches
connecteur à pression pour pile 9 V compacte

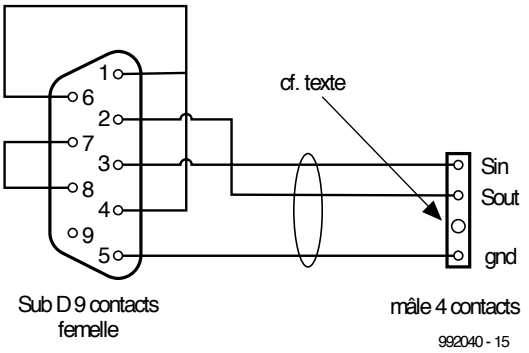


Figure 5. Câble servant à relier Micrologger à l'interface RS-232 du PC. Le connecteur sub D comporte quelques interconnexions servant à « tromper » l'UART du PC.

non des LED. La coupure des LED réduit sensiblement la consommation de courant de Micrologger.
Bien que l'état soit stocké dans sa totalité en EEPROM, il existe un cas d'exception. Si les LED sont éteintes et que l'on procède à un échantillonnage, la LED full s'allumera lorsque la mémoire sera pleine.

Les signaux
Micrologger signale chaque fin de prise d'échantillon par un signal acoustique, la fin d'une série de 82 échantillons se traduisant par une occupation de la totalité de la mémoire est, elle, signalée par une série de 6 bips. Si, la mémoire étant occupée en partie ou en totalité, on coupe Micrologger pour le remettre en route plus tard, en vue, par exemple, de lire les échantillons à l'aide du PC, et que l'on tente de démarrer un échantillonnage ou de passer en mode pas à pas (par le biais du PC ou des organes de commande du Micrologger), on entendra un triple bip. Ce triple signal sera également produit si l'on donne, à l'aide du PC, en cours d'échantillonnage, l'instruction pas à pas (*step*) ou inversement. Ce n'est qu'après avoir vidé la mémoire que l'on pourra démarrer une nouvelle séance d'échantillonnage ou de pas à pas.
En cas de commande interactive du Micrologger par le PC, une commande erronée se traduira par un bip, qu'il s'agisse d'une instruction erronée ou d'une erreur de paramétrage.

Réalisation du Micrologger

La **figure 3** montre le dessin des pistes et la sérigraphie. On commencera par l'implantation des 4 ponts de câblage avant de monter le reste des composants. K1 est une embase mâle comportant 5 contacts dont 4 seulement sont utilisés. On pourra extraire le contact inutilisé de l'embase et le coller, dans le connecteur femelle K1 à l'emplacement correspondant. Il devient impossible ainsi de se tromper de sens lors de la connexion de K1. On pourra faire de même au niveau de K2. On dotera les points de soudure de gaine thermorétractable pour éviter tout risque de court-circuit. Assurez-vous que les côtés plats de S2 et S3 sont orientés vers la droite.
On pourra, pour finir, recopier le dessin de face avant proposé en **figure 4**, et le coller sur une plaquette de plastique de 1 mm d'épaisseur. Une fois les orifices requis percés, on pourra fixer la face avant sur la platine à l'aide de boulons et d'écrous de 2 mm.

Le logiciel

Il faudra, avant de pouvoir connecter Micrologger à l'un des ports COM du PC, réaliser un câble de liaison respectant le brochage donné en **figure 5**. Le connecteur à 9 voies pourra être branché directement au port COM du PC soit par le biais d'un câble d'extension sériel, voire au travers d'un connecteur à 25 voies.
La communication avec le PC pourra se faire par le biais du programme HyperTerminal à lancer par *Démarrer/Programmes/Accessoires/Communications* et le sous-répertoire *HyperTerminal*. On lance *Hyper-Terminal*. Par le biais de *File/Properties* (en anglais dans Win98, sic), on optera, dans la page *Phone Number*, sous *Connect using*, pour « *Direct to COMn* » (où n représente le port COM utilisé). On active ensuite *Configure et* on opte, *dans Propriétés COMn*, pour : 38400,7,Aucun,2, sous *Contrôle de flux = Matériel*, *OK*
Après choix du repère *Settings*, opter pour *Emulation* = « *Auto detect* ». Choisir *ASCII Setup* et assurez-vous que seul le repère « *Wrap lines that exceed terminal width* » est coché. Sauvegarder ce fichier (*Save as*) sur votre bureau (*Desktop*) sous le nom de Logger.ht ou toute autre dénomination tant que le fichier est doté du suffixe « .ht ». Fermer HyperTerminal et redémarrer le programme par le biais de l'icône juste créée se trouvant sur le bureau. Le paramétrage que vous avez défini n'est valide qu'après ce nouveau démarrage du programme.
Si vous n'avez pas encore connecté le Micrologger à votre PC, il est temps de le faire puis de l'alimenter.
Truc : n'utiliser, pour la communication avec le Micrologger, que des minuscules !
Appuyer sur « Enter ». Le logger émet un petit signal et répond « command? ». Appuyer maintenant sur « ? » suivi d'un « Enter ». Micrologger répond

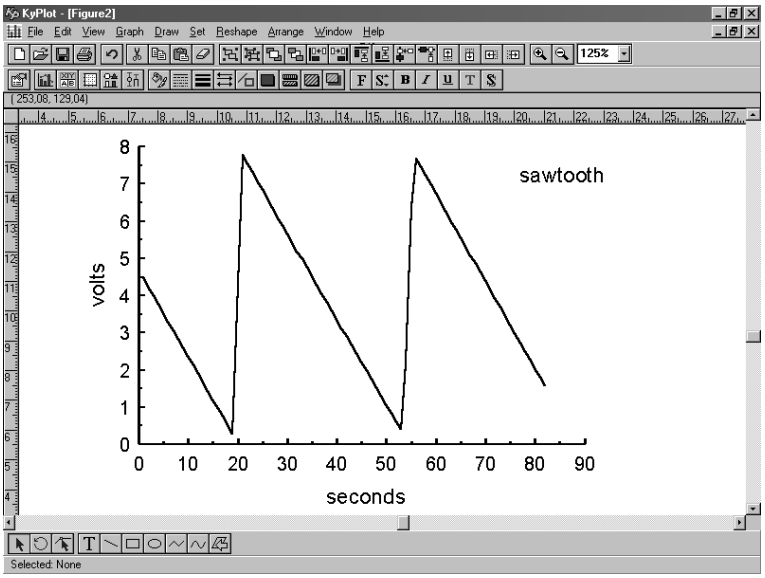


Figure 6. Une simple lecture du fichier d'échantillons dans Kyplot suffit à en obtenir une représentation graphique quasi-instantanée. On découvre ici une dent de scie lente fournie par un générateur de fonctions.

par une liste des commandes disponibles.
On peut paramétrer un intervalle de temporisation en entrant la durée correspondante après l'instruction « delay ». Il suffit, si l'on veut connaître le paramétrage de la temporisation (et le formatage), d'entrer tout simplement « delay ».
Les instructions « delim(iter) » et « d(ecimal)p(oint) » modifient le formatage du fichier exporté.
Le reste des commandes parle de lui-même; l'une ou l'autre remarque peut cependant s'avérer utile. On peut, lorsque la commande « volt » est active, la désactiver par une action sur la touche « Esc ». Cette touche permet également d'annuler une instruction entrée par erreur.
Le téléchargement des échantillons stockés en mémoire se fait par le biais de la commande « ↑d » (Ctrl + d). Si, auparavant, on a pris la précaution de choisir, dans HyperTerminal, « *Transfer* » puis « *Capture text* » et de donner à ce fichier le suffixe « .txt », les échantillons sont écrits directement dans ledit fichier. Il faudra penser à fermer le fichier avant d'entrer une nouvelle commande. Il est également possible de choisir les échantillons visualisés à l'écran et de les exporter, par le biais du presse-papier (*clipboard*) vers un traitement de texte (*notepad*).
On pourra importer directement le fichier dans le tableur Kyplot [3] pour en obtenir une présentation graphique.

Réglage

En raison de différences –minimes il est vrai– au niveau du comportement du temporisateur d'auto-recharge (*auto-reload*) d'un microcontrôleur à l'autre, il ne nous a pas été possible de donner des valeurs fixes pour les points de recoupement de 25, 50 et 75%. Nous avons trouvé une solution à ce problème par la création d'instructions spécifiques, à savoir « inc » et « dec ».
L'étalonnage requiert l'utilisation d'un bon multimètre numérique (MMN) et d'une alimentation ajustable (0 à 15 V). Si l'on dispose d'un oscilloscope il peut être intéressant de le connecter à la broche ARTIM-out (broche 7). L'oscilloscope montre clairement les positions des points de recoupement ce qui facilite l'obtention d'un réglage de recoupement souple.
Connecter tant le MMN que Micrologger à l'alimentation et régler la tension à 2,00 V environ. Lancer HyperTerminal et entrer l'instruction « volt ». On joue sur P1 jusqu'à ce que l'affichage à l'écran soit identique à la valeur affichée par le MMN. (Petit truc : opter, sous HyperTerminal, pour des caractères un peu plus grands, cela facilite la lecture).
Réglez ensuite l'alimentation à 4,00 V et ajustez l'affichage à l'écran, par le biais des instructions « dec 0 » et « inc 0 » du mieux possible. Ramener la tension à quelque 2,4 V; augmentez-la très progressivement jusqu'à 2,6 V et revenez à 2,4 V. Le recoupement doit se faire aussi souplement que possible. On reprend cette procédure avec une tension de 6,00 V et les instructions « dec 1 » et « inc 1 » (point de recoupement 5,0 V) et avec 8,00 V et les commandes « dec 2 » et « inc 2 » (point de recoupement 7,5 V). Ajustez ensuite la tension de manière à faire passer l'affichage de l'écran de 9,99 V à une autre valeur. Par action sur P2 faites en sorte que cette « autre valeur » soit 10,0 V (et non pas 09,9 V). Ceci termine l'étalonnage.

Conclusion

La précision de l'horloge devrait être suffisante pour la majorité des applications. On pourra le vérifier en paramétrant à 1 heure l'intervalle entre 2 échantillons. Attendre que l'aiguille des secondes de votre montre passe à 12 et démarrez la centrale d'acquisition. Elle se manifeste par un bip, chacune des heures étant marquée par un nouveau bip et cela 82 fois. L'aiguille des secondes permet de voir la dérive, dans un sens ou dans l'autre, du système. On peut, si cela est nécessaire, essayer d'améliorer la précision en jouant sur les valeurs de C7 et C8.
L'interface SPI sert tant à la réception qu'à l'émission. Il peut se faire, commande « volt » active, que la SPI soit, à l'instant d'une action sur une touche, en cours d'émission. Cette action est partant perdue. Appuyez sur « Enter » et entrer votre commande une nouvelle fois.

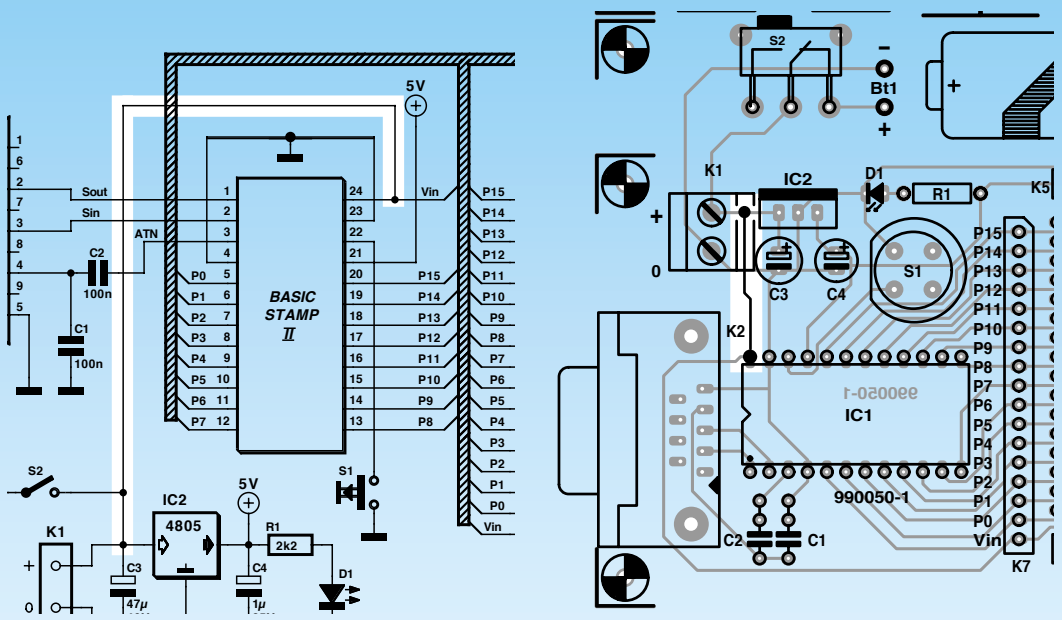
(990062)

Bibliographie
[1] Elektor 1/99 page 14 et suivantes).
[2] ST application note AN420/0294. "Expanding A/D resolution at the ST6 A/D converter.
[3] KyPlot
http://www.qualest.co.jp/Download/Kyplot/kyplot_e.htm

LE TORT D'ELEKTOR

***cours de programmation du BASIC Stamp**, Elektor 255, septembre 1999, page 14 et suivantes*

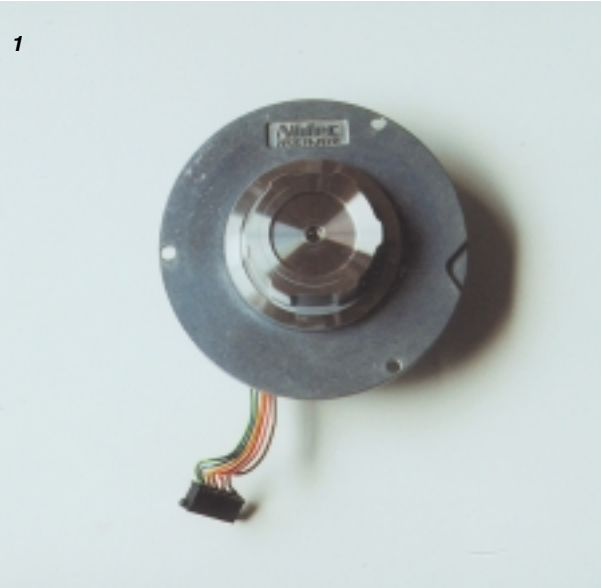
La tension de pile positive en aval de l'interrupteur S1 doit également être appliquée à la broche Vin (broche 24) du BASIC Stamp. Il faudra modifier le schéma et la platine de la façon illustrée ci-dessous. Il est en outre préférable de remplacer la pile de 9 V par un set de 4 piles-bâton de 1,5 V et partant de remplacer le 7805 par un régulateur de tension à faible pertes tel que le 4805. Certains PC requièrent l'interconnexion des broches 6 et 7 de l'interface sérielle (K2), pour pouvoir détecter le BASIC Stamp.



Inexorable et incessante, la progression du PC. Ce qui hier encore coûtait les yeux de la tête est aujourd'hui devenu incompatible avec les nouveaux logiciels. N'empêche, les anciens ordinateurs, ou du moins certains de leurs composants, ne sont pas irrévocablement condamnés à la poubelle. Le moteur de ce vieux disque dur, par exemple...

H. Neumann et E. Möller

recyclons les moteurs des disques durs


1

2

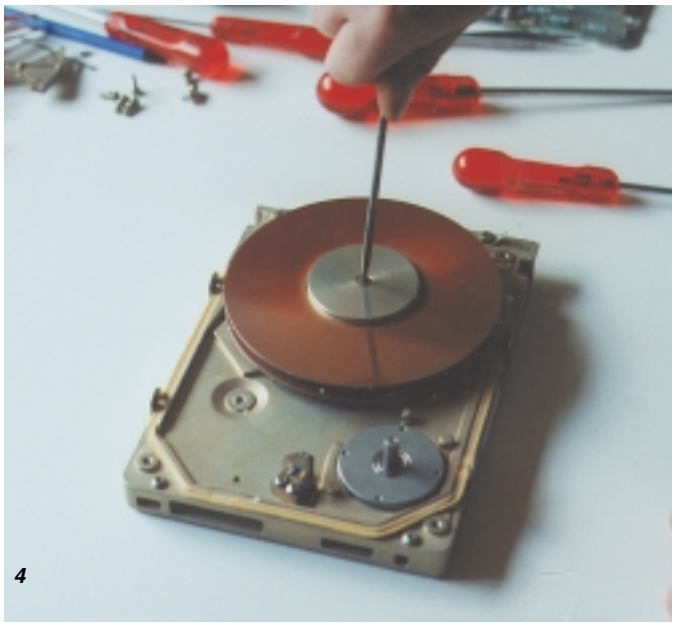
Combien de disques durs d'une capacité de 20 à 40 Mo ne se retrouvent-ils pas à l'abandon, à la cave ou au marché aux puces. Les données qu'ils hébergent encore n'intéressent plus personne. Pourtant, sous le boîtier, ils recèlent toujours deux moteurs tout disposés à se rendre utiles. Outre le moteur pas-à-pas qui animait les têtes de lecture et d'écriture, il y a celui qui entraînait le disque proprement dit et voilà un composant plein d'intérêt. Celui qui est tombé entre nos mains est un modèle à commutation électronique, comme le montre la **figure 1**.

Notre projet consiste précisément à le rappeler à une seconde vie.

La première chose à faire, c'est de le démonter : enlever le couvercle et le désolidariser de la platine. Le mieux, pour dévisser le tout, c'est le tournevis cruciforme ou le TORX, mais s'il le faut, on se rabattra sur un modèle à lame plate bien adaptée. Après avoir déposé le couvercle et détaché la platine sans autre forme de procès, on trouve les deux moteurs (**figure 2**). La voie d'accès aux têtes d'enregistrement et de lecture (**figure 3**) ainsi qu'au disque magnétique (**figure 4**) est libre. Pour finir, on enlève les vis de fixation du moteur (**figure 5**), ce qui met un terme aux manœuvres de récupération.

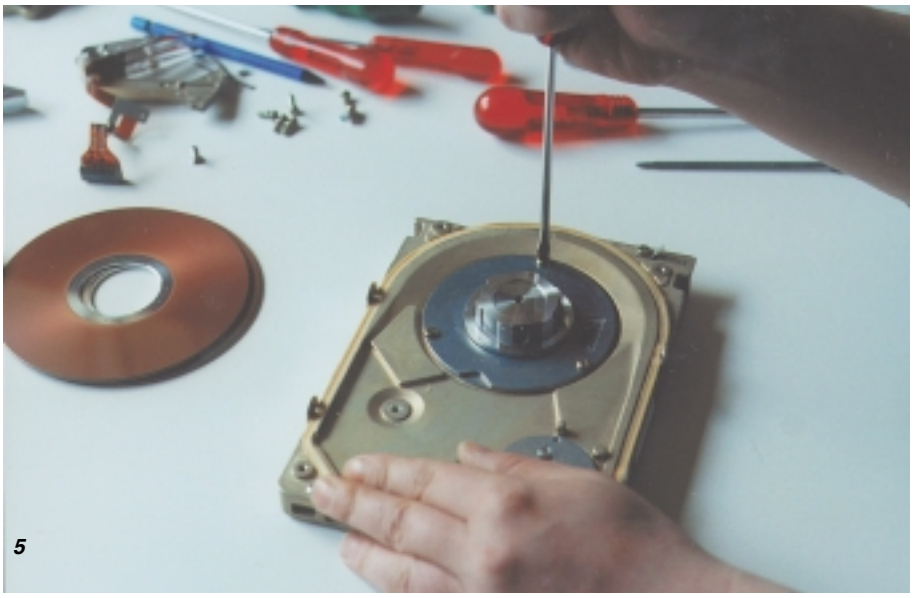
Le moteur comporte six bornes de raccordement, trois pour les bobines. Lesquelles sont-ce, c'est l'ohmmètre qui nous le dira. On y mesure d'habitude 3 Ω pour une bobine prise individuellement ou 6 Ω dans leur configuration en série. Voilà qui permet aussi de repérer leur borne commune. Les trois autres connexions concernent un circuit intégré commandé par capteur à effet Hall dont les résistances mesurées à l'ohmmètre sont nettement plus grandes. Le circuit de la **figure 6** devrait vous permettre de les identifier. Dans le pire des cas, il faut relier à la masse, à tour de rôle, chacun des câbles tandis que les deux autres seront branchés, à travers une LED et sa résistance série, à une source de + 12 V. On fait ensuite lentement tourner à la main le rotor. Si une LED s'éclaire en permanence, c'est qu'elle est insérée dans le fil correspond à l'alimentation du circuit intégré. L'autre, celle qui clignote quand le rotor tourne, est alors branchée à la sortie de signal de l'intégré.

Nous en savons suffisamment, à présent, pour remettre le moteur au travail. Il nous faut pour cela un circuit comme celui de la **figure 7**, que nous pouvons rapidement bricoler sur une platine d'expérimentation. Le capteur Hall embarqué sur le moteur dispose d'une sortie à collecteur ouvert. Si le transistor de sortie du capteur est activé, T1 bloque. Les résistances R2 et R3 livrent passage à un courant suffisant pour rendre T2 conducteur. Du coup, comme la base de T3 est alimentée, il



devient lui aussi passant. La bobine L1 est ainsi le siège d'un champ magnétique et le rotor est entraîné d'un pas. Le capteur Hall est à présent exposé à une magnétisation de sens opposé, si bien que son transistor de sortie bloque. À travers R1, T1 reçoit un courant de base qui le mène à la saturation. Sa tension de collecteur devient trop basse pour encore fournir, à travers R3, un courant suffisant à la mise en conduction de T2, qui bloque. Conséquence, T3 agit de même et il n'y a plus de courant dans la bobine L1. Mais comme T1 est conducteur, R2 fournit un courant de base à T4, lequel devient passant, à son tour. La self L2 dispose ainsi de l'énergie nécessaire à la production d'un champ magnétique qui propulse le rotor un pas plus loin. Le même processus se répète aussi longtemps que la tension d'alimentation est présente. Les diodes D1 et D2 protègent T3 et T4 contre les pics d'induction. Si le moteur doit tourner dans l'autre sens, il suffit d'échanger les raccordements de L1 et L2.

992042-1



Figures 1 à 5. Le démontage d'un disque dur en roman-photo.

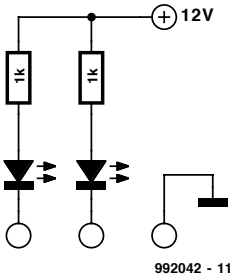


Figure 6. Un montage d'essai qui ne laisse planer aucun doute sur le brochage du moteur.

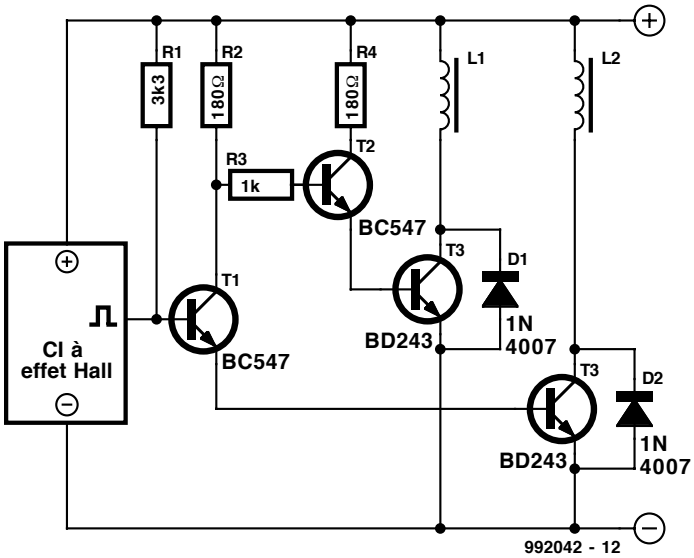


Figure 7. Circuit de commande d'un moteur à commutation électronique.

Nous avons vu, le mois dernier, comment s'y prendre pour « dessiner » des FPGA, et, en étant arrivés, en ce qui concerne la méthode de conception à utiliser, du côté du VHDL, il nous faut maintenant voir comment mettre VHDL en oeuvre et lui faire produire un format utilisable pour programmer un composant physique. Ce trajet comporte plusieurs étapes allant de la saisie du schéma VHDL, en passant par sa conversion en un format que notre programme Place & Route soit capable de comprendre, pour ensuite transformer cette information en un flux de bits utilisable pour la programmation du composant.

Gordon Pocock

cours : dessin de FPGA Atmel (2)

CD gratuit en couverture

Le contenu du CD-ROM

Le CD-ROM gratuit accompagnant le présent numéro comporte un certain nombre d'utilitaires et d'outils servant à la conception des FPGA. Voyons-en le détail :

HDL Planner, générateur de modèle (*template*) et éditeur de texte pour méthodes de saisie VHDL. HDL Planner intègre en outre le programme de génération de macro, Macro Generator, d'Atmel; il sera extrêmement utile pour celui qui fait ses premiers pas en VHDL.

Le **programme Macro Generator**, pour la création de blocs fonctionnels parfaitement définis pouvant ensuite être réutilisés dans d'autres dessins (de circuits).

Routines Place & Route, chargées, à partir des fichiers de circuits, de procéder au *layout* proprement dit du composant tel qu'il sera gravé dans le silicium.

Le **Static timing analyser**, analyseur de chronologie statique servant à vérifier les retards de trajet que connaît un circuit.

Routines Bitstream Generation & Download compatibles avec tous les modes de configuration de mémoire.

Outil Everest VHDL Synthesis

Les différents sous-ensembles évoqués ci-dessus sont installés automatiquement lorsque vous installez le CD de IDS 6.0. Vous pouvez également choisir des bibliothèques additionnelles pour des outils de partis tiers tels ceux mentionnés ci-après :

Bibliothèques pour les systèmes de saisie de dessin de source tierce suivants:

- Everest
- FpgaExpress
- OrCad
- Viewlogic WorkView Office
- Exemplar
- MTI
- Synplicity

Des cours, **Doulos Tutorials**, abordant des aspects du langage VHDL. Doulos est une compagnie proposant des cours de mise à jour ouverts au public et aux sociétés et concernant les méthodes et les techniques de conception de FPGA, ainsi que des cours VHDL et Verilog assistés par ordinateur.

Nous en étions restés, le mois dernier, à l'aspect simulation. Reprenons le cours de nos pensées.

Une simulation requiert 2 aspects : la description du projet et le fichier stimulus. Cependant, vu que les projets VHDL auxquels nous allons nous intéresser sont très simples, nous n'aurons, que très exceptionnellement, recours à une simulation. Le CD-ROM accompagnant le présent numéro ne comporte pas de logiciel de simulation VHDL mais il en existe plusieurs, accessibles, sur Internet.

Nous venons de constater que VHDL nous apporte tout ce que peut nous offrir une saisie de schéma et bien plus, et c'est sous cet aspect que nous allons créer nos projets en VHDL.

L'après-VHDL

Une fois notre programme VDHL écrit, il nous faudra le convertir sous une forme compréhensible par nos outils de conception FPGA. C'est ce que l'on appelle la synthèse. Le CD-ROM comporte un outil de synthèse complet qui pourra générer le fichier requis par nos routines de placement et de routage (*Place & Route*).

Il nous paraît judicieux, pour mieux pouvoir suivre les étapes de conception, d'installer le programme **IDS6.00** qui nous servira à mieux comprendre la suite des opérations à effectuer. Bien que nous n'ayons pas la place suffisante pour, dans cette série d'articles, aborder le détail de chaque étape du processus, les fichiers de cours et de documentation (en anglais) présents

sur le CD-ROM abordent exhaustivement le sujet.
Il suffit, pour installer IDS6.00, d'insérer le CD-ROM dans le lecteur prévu à cet effet et, si votre paramétrage est prévu pour cela (*auto-start*) le programme d'installation (*setup*) devrait installer le programme automatiquement. Sinon, choisissez l'option Exécuter (*Run*) du menu Démarrer (*Start*) et entrez :

D:\setup.exe

instruction dans laquelle le D: représente la lettre d'identification de votre lecteur de CD-ROM. Suivez les instructions apparaissant à l'écran pour installer IDS 6.0. Il vous faudra, lorsqu'il vous est demandé quelles bibliothèques installer, choisir l'option Viewlogic. Le système gratuit vous ayant été fourni utilise EDS (***E**verest **D**esign **S**ystem*), ses bibliothèques étant installées par défaut. Il vous faudra, pour pouvoir tourner sous Viewlogic, acquérir une licence. En cas de problème d'installation, jetez un coup d'oeil aux fichiers de documentation présents sur le CD-ROM. En cas de problème insurmontable contactez, par E-mail, en anglais, la société Kanda Systems à l'adresse : *http://www.kanda.com.*
Une fois IDS 6.00 installé correctement, lancez le programme par choix, dans l'option Programmes du menu Démarrer, le repère →*Atmel IDS 6.00*.
Au bout de quelques secondes vous devriez voir apparaître l'écran de la **figure 5**. Vous vous trouvez dans l'environnement de conception de base, toutes les autres routines, le générateur de modèles VHDL, le HDL Planner et le Everest VHDL Synthesis Tool étant démarrées à partir de cet environnement.
La barre d'outils se trouvant en-dessous de la barre de menu, donne, de la gauche vers la droite, les différentes étapes du processus de conception. Nous allons nous intéresser aux icônes ayant trait aux circuits VHDL, étape par laquelle nous allons commencer. On trouvera, dans la documentation en ligne, dans l'ouvrage accompagnant cette série d'articles et la carte de développement correspondante (cf. l'adresse Internet donnée plus haut), une description complète de tous ces boutons.

Cette icône appelle *le Design Launcher*. Ce programme donne accès à un dialogue permettant à l'utilisateur de paramétrer l'environnement en fonction d'un circuit donné, en spécifiant, par exemple, le nom du projet et le répertoire, le logiciel de saisie de schéma et le type de

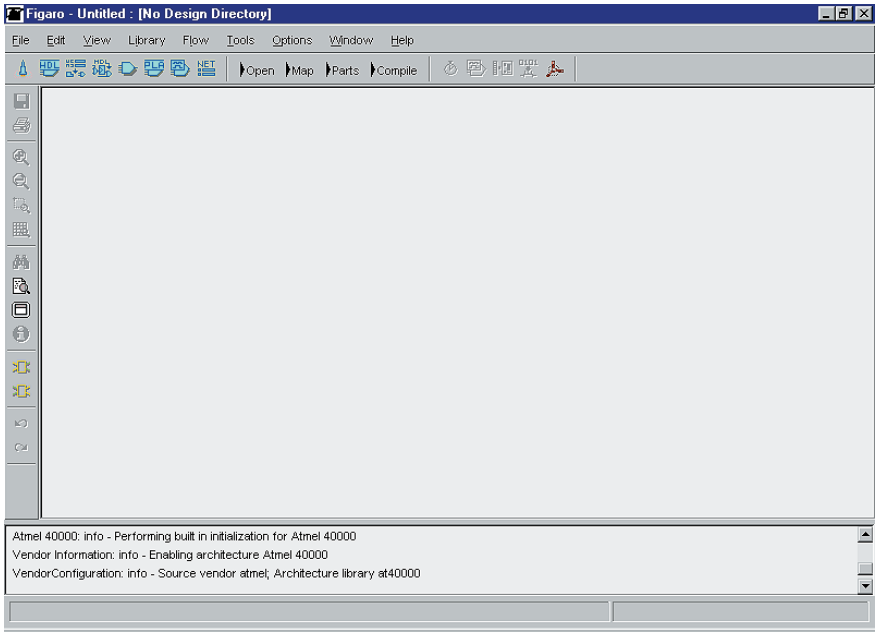


Figure 5. Écran principal de l'environnement de conception.

composant. Il faudra toujours, pour pouvoir utiliser la carte de développement (cf. Internet), spécifier la famille de FPGA AT40K, bien que IDS 6.00 permette également à l'utilisateur de concevoir des circuits à base de FPGA de la famille AT6000.

Cette icône lance *HDL Planner* (**figure 6**). *HDL Planner* a l'aspect d'un simple éditeur de texte, mais cette interface ne rend pas sa puissance réelle. *HDL Planner* est un outil d'apprentissage de VHDL idéal vu qu'il va générer automatiquement un modèle pour le circuit. Ce modèle contient tous les modules VHDL de base requis pour un circuit. Il est possible, par le biais de menus déroulants, d'ajouter des modèles additionnels, à structure de modules plus complexes, le programme aidant l'utilisateur par insertion de la syntaxe VHDL complète correspondant à un type de module donné.
HDL Planner sert en outre d'interface pour les fonction du *Macro Generator*. Ces générateurs de macro permettent à l'utilisateur d'intégrer des composants paramétrés et définitivement placés et routés dans leur circuit, lors de l'étape de codage VHDL. Cette fonction sup-

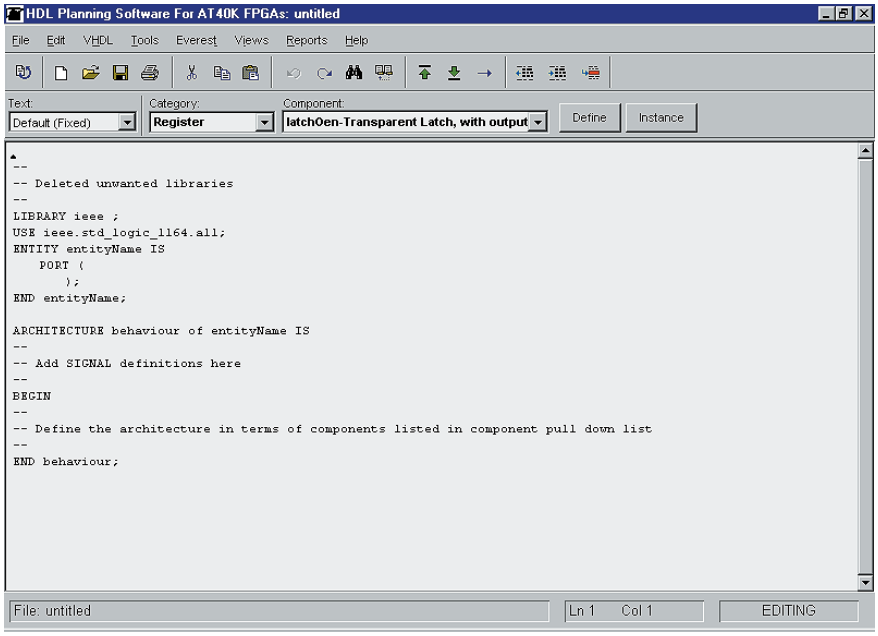


Figure 6. Écran du HDL Planner.

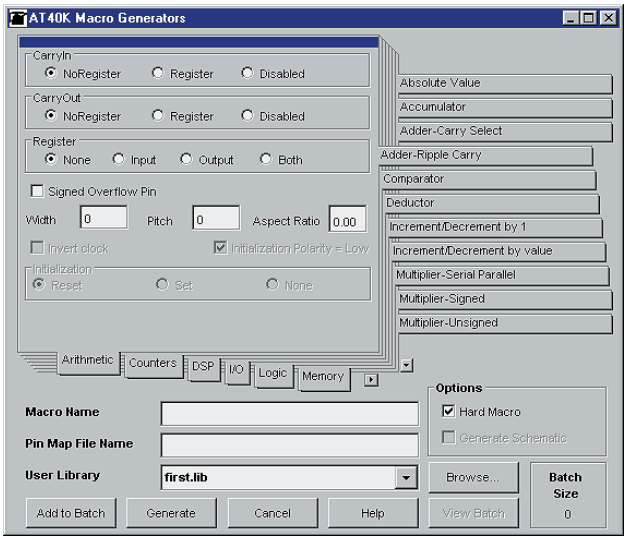


Figure 7. Écran typique du générateur de macro (Macro Generator).

prime une partie non négligeable de la saisie VHDL pour des fonctions standard allant des mémoires aux multiplicateurs en passant par les compteurs. L'utilisateur peut définir les paramètres de toutes les macros disponibles. On pourra, par exemple, définir un bloc de RAM comme ayant une largeur de x et une profondeur de y, alors que l'on pourra spécifier, dans le cas d'un compteur, ses paramètres de remise à zéro et la largeur du nombre de comptage.

Cette icône permet un accès direct aux *Macro Generators*. Ceci permet la création, en-dehors du HDL Planner, de macros, mais sa puissance réside sans doute dans son utilisation en tant qu'outil permettant de découvrir (*browser*) les fonctions disponibles sous la forme de macros ainsi que les paramètres spécifiables. Remarque : toutes les fonctions disponibles dans le cadre du dialogue des Macro Generators ne sont pas accessibles depuis HDL Planner. La **figure 7** vous propose un écran de Macro Generator typique.

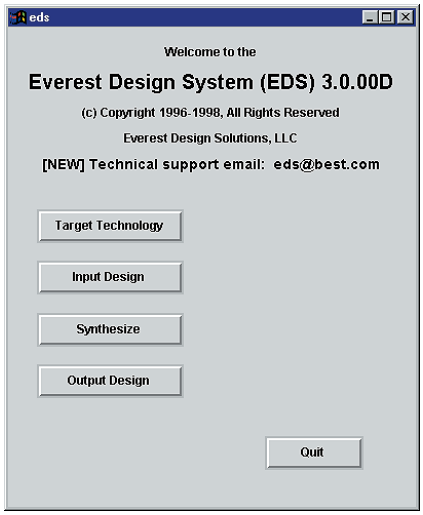


Figure 8. Étapes de conception d'un circuit sous EDS.

Cette icône nous amène à la conversion de VHDL vers les éléments de la bibliothèque AT40K. EDS saisit du code VHDL sous la forme de texte ASCII et le convertit en un code dit EDIF. EDIF est un format générique défini en vue de permettre le transfert de circuits électroniques entre différents programmes de conception. Le processus de traduction d'un fichier de texte ASCII en, dans le cas présent, une sortie EDIF est connu sous la dénomination de synthèse (*synthesis*). Cela tient au fait que EDS saisit la description d'une fonction à haut niveau et synthétise la logique nécessaire à l'implémentation de cette fonction en termes d'une architecture spécifique.

Comme l'illustre la **figure 8**, il existe plusieurs étapes à parcourir lors de la synthèse d'un circuit par EDS. Il faut, pour commencer, spécifier les bibliothèques de circuit comme étant celles du AT40K, ce que l'on fait par le biais du bouton *Target Technology* et le choix de l'option *at40k.lib*. Ceci forcera l'outil de synthèse à générer la sortie la plus adaptée à l'architecture de la FPGA AT40K.

La tâche suivante consiste à la saisie (entrée) du circuit, ce que l'on fait par le biais du bouton *Input Design*. On peut alors aller au fichier VHDL d'entrée et le spécifier. Si un circuit comporte plus d'un fichier VHDL on pourra les saisir tous par le biais de la ligne de commande apparaissant dans la fenêtre de suivi (*log*) de sortie. Non seulement ce processus transfert (lit) le circuit dans l'environnement EDS, mais de plus il fait passer au code VHDL un test de syntaxe et de sémantique. Il mettra en surbrillance toute partie des fichiers d'entrée comportant des modules/sections ne respectant pas le standard VHDL. L'utilisation de *HDL Planner* diminue notablement les erreurs faites par les débutants en VHDL, vu qu'il introduit automatiquement le cadre avec la syntaxe correcte.

Nous pouvons, après avoir saisi avec succès un circuit dans EDS, procéder à sa synthèse. On dispose, sous le bouton *Synthetise*, comme l'illustre la **figure 9**, de quelques options. La première d'entre elles est l'insertion automatique de pastilles, *Automatic Pad Insertion*. En l'absence de cette option, la lecture du circuit dans les routines de Placement & Routage (*Place & Route*) ne pourra pas se faire correctement. On pourra procéder à une insertion manuelle des pastilles mais cela exige de l'utilisateur d'associer (*map*), dans les fichiers VHDL, chaque circuit à un composant de bibliothèque de port. L'insertion automatique s'en charge à votre place. Pour l'instant, le brochage du circuit n'est pas encore défini, les pastilles sont uniquement associées à des signaux. Il existe différents types de pastilles que l'on peut découvrir par le biais de la fenêtre « *List Ports* ». Ainsi, pour cet exemple, il vous faudra mettre l'insertion automatique de pastilles (*Auto Pad Insertion*) sur ON.

Le niveau d'optimisation (*Optimisation level*) sert uniquement à définir la profondeur de traitement par les routines de synthèse. Plus le niveau d'optimisation choisi est élevé, plus la durée nécessaire à la synthèse du circuit est longue, mais le résultat se caractérisera, en général, par une meilleure efficacité du circuit. *Execute* lance la synthèse qui se fait en 5 étapes.

Il nous reste, pour finir, à sortir (*output*) le fichier au format EDIF produit par la synthèse. Pour ce faire, on active le bouton *Output Design*, et on entre le nom du fichier de sortie.

Maintenant que notre circuit est synthétisé, nous pouvons le transférer dans les routines *Place & Route* de IDS 6.00.

Open lit le circuit avec ses options. Ce circuit peut être lu sous la forme d'un *Design* ou de celle d'une *Macro*. Dans ce cas-là, une Macro est un bloc, défini par l'utilisateur, devant être écrit, synthétisé, placé et routé comme un composant autonome. **Il ne faudra pas**, dans ce cas-là, insérer de pastilles dans le circuit sachant qu'une macro utilisateur est un bloc-noyau. Nous

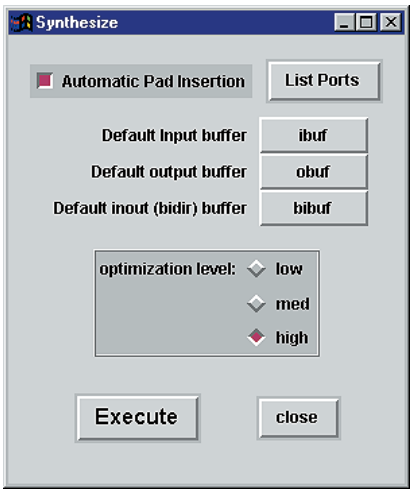


Figure 9. Options mises à disposition par le bouton Synthesize.

aurons, la plupart du temps, affaire à des circuits complets. Lors de la lecture du circuit dans IDS 6.00, comme cela était le cas sous EDS, le circuit subit un test vérifiant qu'il respecte les règles de conception permettant son traitement par les routines Place & Route. Il est assez rare, dans le cas d'une saisie sous VHDL, d'être confronté, à cette étape, à une erreur, vu que le fait d'avoir réussi à synthétiser le circuit a normalement éliminé tout problème. La documentation en ligne devrait vous permettre de saisir la signification d'une erreur. En cas de problèmes persistants, on pourra prendre contact avec Kanda Systems. Une fois la lecture du circuit effectuée, on verra apparaître une fenêtre dite *Design Browser*. Elle donne une liste de toutes les instances de circuit (c'est-à-dire composants de bibliothèque) utilisés pour créer le circuit.

Mapping est une fonction optionnelle destinée à accroître l'efficience (si ce terme existe dans le Petit Robert) d'un circuit. Il prend le circuit d'origine et tente de le router dans l'architecture AT40K d'une manière plus directe que ne le permet la seule synthèse. Un exemple : si un circuit a été synthétisé pour avoir 2 fonctions logiques à 2 entrées, celles-ci pourront être routées dans une unique cellule-noyau de AT40K. Le résultat net est un circuit plus compact et partant, souvent, plus rapide. *Mapping* supprimera également les doubles inversions et le double tamponnage lorsqu'il n'est pas nécessaire. Cependant, si l'on a fait appel à une chaîne de tampons/inverseurs en vue de créer un retard asynchrone, celle-ci sera éliminée du circuit pour être ramenée à 1 niveau d'inversion/tamponnage au maximum, le retard étant ainsi perdu. Laisser *Mapping* en fonction.

On utilisera, pour l'activation/ désactivation du *Mapping*, le menu *Options* et activera *Options* (ou appuyer sur O). Choisir *Mapping* dans la liste d'options et, selon le cas, cocher ou non le repère *Mapping Enabled*. Il n'est pas inintéressant d'en apprendre plus, par consultation de la documentation en ligne, au sujet des options offertes par le menu *Options*.

Cette fenêtre permet à l'utilisateur de choisir le composant dans lequel devra prendre place son circuit. IDS 6.00 supporte des composants FPGA disposant entre 5 et 40 K de portes équivalentes avec entre 256 et 2 304 cellules de noyau. Ce dialogue permet d'ajouter plusieurs composants et au programme de dessin de placer et router automatiquement le projet sur plus d'un circuit intégré (utile dans le cas de circuits très développés) tout en assurant automatiquement l'interconnectivité entre les composants.

On peut, dans le cadre de cette fenêtre, exercer plusieurs fonctions. Il est possible, pour commencer, de définir les broches physiques par rapport aux pastilles que nous avons insérées dans notre circuit VHDL. Cela permet la spécification d'un composant prêt à être placé sur le dessin des pistes d'une platine et de connecter les périphériques de la carte de développement (*Developpment Board*) aux entrées ou sorties correctes. Cette affectation physique des broches peut se faire de 2 façons. Il existe, pour commencer, fenêtre *Parts* active, une commande, sous le menu Edit baptisée *Assign Pin Locks*. Elle permet à l'utilisateur de correller directement l'instance d'une pastille du circuit à un numéro de broche. Cette approche est parfaite lorsque le dessin de la platine a déjà été défini et qu'il suffit de spécifier le brochage du composant en fonction de cela, ou lorsque l'on a impérativement besoin d'un numéro de broche donné, comme cela serait, à nouveau, le cas sur le kit d'évaluation (*Starter Kit*).

La seconde, qui convient mieux aux circonstances impliquant une définition préliminaire du dessin de la FPGA (ce qui est normalement le cas lorsqu'un circuit présente encore certaines incertitudes), permet à l'utilisateur de « traîner et lâcher » (*drag & drop*) une instance de pastille sur une broche donnée. Ceci permet, par exemple, d'assigner les bus d'un port dans l'ordre numérique. Ce n'est pas toujours la meilleure solution pour un circuit dont on exige une vitesse élevée, vu que la commutation simultanée d'un certain nombre de sorties (ou entrées) adjacentes peut se traduire par de l'intermodulation et/ou de la réflexion de masse; cela ne devrait cependant pas poser de problème pour la majorité des circuits.

Nous avons évoqué la possibilité, le mois dernier, de verrouiller le brochage avant de terminer le dessin d'une FPGA. La famille AT40K se caractérise par un niveau de possibilité de routage

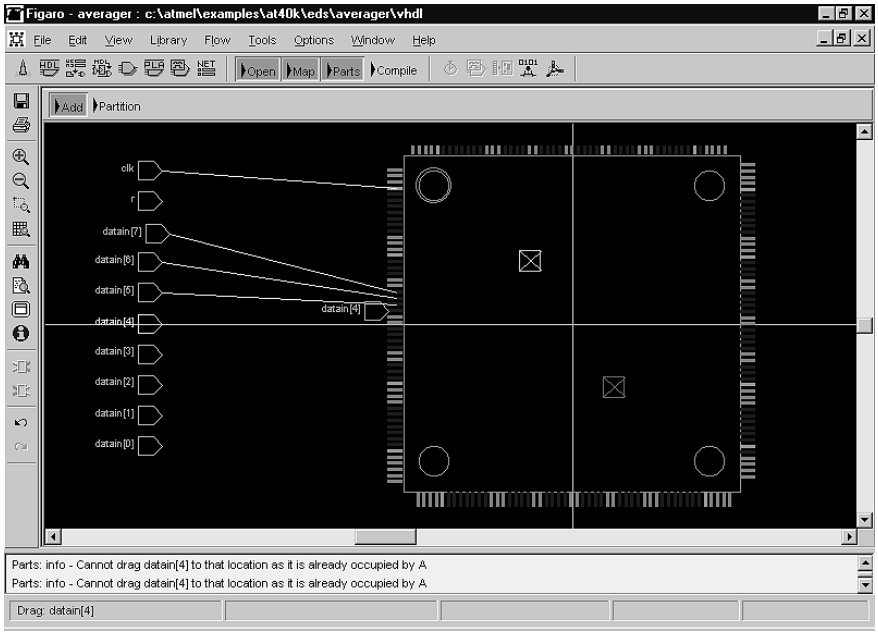


Figure 10. Voici ce qui se passe dans la fenêtre Parts lorsque l'on traîne une Design Input vers une broche.

tellement élevé qu'il est possible de faire tourner à pleine vitesse un circuit placé et routé avec pratiquement n'importe quel brochage.
Notons qu'il est préférable d'utiliser des signaux d'horloge globaux pour les structures de type horloge, comme avec la remise à zéro globale, mais cette restriction posée, on devrait pouvoir réaliser presque n'importe quel brochage.
On trouve également dans le menu *Edit* de cette fenêtre une commande appelée *IO Pad Attributes*. Dans l'article du mois dernier nous avons indiqué que chaque pastille peut être assignée, individuellement, à des résistances de forçage au niveau haut ou bas (*pull-up* ou *pull-down* respectivement), à des entrées à trigger de Schmitt, à des sorties à taux de montée ajustable et soumise à d'autres options encore. C'est depuis cette boîte de dialogue que cela est obtenu dans le cas d'un circuit VHDL. On voit la liste de tous les signaux d'entrée, de sortie et bidirectionnels accompagnés de leurs attributs possibles. Chacun peut être spécifié broche par broche, de sorte qu'il est possible que les broches aient des sets de paramètres de broche différents. La **figure 10** nous montre la fenêtre *Parts* pendant qu'un *Design Input* est traîné vers une broche.
Le bouton de *Partition* répartit, nous le disions plus tôt, le circuit sur plusieurs composants avant que nous ne passions vraiment à l'étape de *Place & Route* de notre circuit.

Ce bouton lance le processus *de Auto Compile All*. Si, avant d'activer ce bouton, vous faites *Window – New Compile Window*, vous verrez apparaître la fenêtre *Compile*. Ceci facilitera la compréhension de notre explication mais n'est pas impératif. Cela place et route automatiquement l'ensemble du circuit et génère le flux de bits qui nous servira à programmer notre composant. Le processus Place & Route comporte en fait 5 étapes. La **figure 11** nous présente un circuit au Place & Route terminé typique.
Nous avons, tout d'abord, *Initial Place*. Cette étape prend toutes les instances du circuit et les place sur la surface de silicium que IDS 6.00 utilise pour effectuer son opération *de Place & Route*, représentée dans la fenêtre *Compile*. Il s'agit, principalement, d'un exercice géométrique gardant les instances du circuit à l'intérieur d'un rayon (défini par IDS 6.00). À ce point du traitement il est permis aux instances du circuit d'être en contentieux, c'est-à-dire en fait de se recouvrir marginalement. Il s'agit d'un processus à une étape permettant une première passe de placement du circuit.
Nous arrivons ensuite à l'étape *Optimise Place*. Cette étape repart du placement effectué par *Initial Place* et tente d'éliminer tous les contentieux de placement. Cette opération est à effectuer avant le routage du composant sachant qu'une cellule donnée ne peut remplir, dans un circuit, qu'une unique fonction à un moment donné. Comme il s'agit d'un processus à 2 étapes il peut, dans le cas d'un circuit complexe, prendre un certain temps. On peut cependant parer à cela dans le cas d'un circuit dont on sait qu'il est simple par l'utilisation d'une option du dialogue *Options* nommée *Place & Route*.
On y trouve un paramètre appelé *Quality*. Il sert de baromètre pour montrer combien les outils Place & Route travaillent dur pour arriver à leurs fins. Plus le nombre visualisé est grand, plus IDS 6.00 « transpire » et partant prend de temps pour passer à l'étape suivante. Il existe un repère à cocher appelé *Auto Set Parameters* qui amène IDS 6.00 à jeter un coup d'oeil au circuit et à définir le niveau de *Quality* requis. Le niveau de qualité sert au cours des 4 premières étapes du processus Place & Route.
Une fois tous les contentieux de placement éliminés, il est possible de passer à la phase *Routing* (routage) du circuit. Que se passe-t-il s'il n'est pas possible d'éliminer tous les contentieux ? On dispose dans ce cas-là de 3 options. On peut commencer par définir un niveau de *Quality* plus élevé et relancer les routines de *Placement*. Il se peut ensuite, qu'il faille opter pour un composant de taille plus grande. On disposera ainsi de ressources logiques plus importantes, ce qui devrait, normalement, résoudre le problème. Tous les composants 40K disponibles étant, pour un boîtier donné, compatibles au niveau des broches, on pourra choisir entre des composants ayant une capacité allant de 5 à 40 K de portes équivalentes. On pourra, dernière solution, la plus intéressante d'ailleurs pour certains, modifier le placement manuellement.
Manual Placement permet de déplacer une cellule ou une macro sur le plan de travail pour éliminer tout contentieux. Pour ce faire on sélecte un composant et on le traîne vers sa nouvelle place.
Après avoir été sélectée, une instance vire au jaune et, dans le cas d'un bloc macro, peut être pivotée voire basculé avant d'être déplacée vers une zone adéquate. Pour une macro, cela est possible en raison de la nature symétrique de la matrice et du fait que les fonctions macro ont été pré-paramétrées pour toutes ses orientations.
Initial Route est une fonction proche de Initial Place mais concerne à l'évidence la structure et la ressource de routage. Cette fois, les cellules et les macros sont interconnectées sans s'inquiéter outre mesure d'une utilisation double de la même ressource de routage. Il s'agit d'un processus à 3 étapes, vu qu'il faut tenir compte d'un certain nombre d'aspects lors du routage. Comme nous le disions précédemment, la famille AT40K de FPGA a été conçue en pensant à la facilité de routage, de sorte que ce processus fournit souvent de bons résultats avant même un Optimise Place.
Optimise Route remplit la même fonction pour le routage que ce que fait *Optimise Place* pour le placement. Cette étape ne pose que rarement un problème à IDS 6.00 vu son architecture basée sur le routage et, si tant est qu'un circuit puisse être placé dans un composant, il est extrêmement rare que le circuit ne puisse pas être routé. Que faire si, en dépit de tout cela, le circuit ne veut pas être routé ? On procédera alors de la même façon qu'en cas de problème lors du *Placement*. Le passage à un composant de capacité supérieure résout les problèmes la plupart du temps. Le choix d'un facteur Quality plus élevé éliminera, en règle générale, tout contentieux. On pourra, pour finir, passer à une édition manuelle et du Placement (où l'on pourra subdiviser le placement pour permettre un flux de données correct) et de la *Routing Resource*. Il est préférable de ne pas s'attaquer au *Manual Routing* tant que l'on ne connaît pas parfaitement les composants, sachant que ce qui peut sembler n'être que des modifications insignifiantes peut avoir, sur un circuit, un impact catastrophique au niveau de la chronologie !
La dernière étape du processus est la génération du train de binaires, la *Bitstream Generation*. Cette étape fournit le train de binaires sous différents formats de sortie, que l'on peut envoyer directement vers la FPGA ou utiliser pour programmer une EEPROM sérielle de configuration prête pour être programmée sur la carte de l'utilisateur.

Le mois prochain – Et si nous passions à un rien de matériel ?

Comme nous venons de le constater,

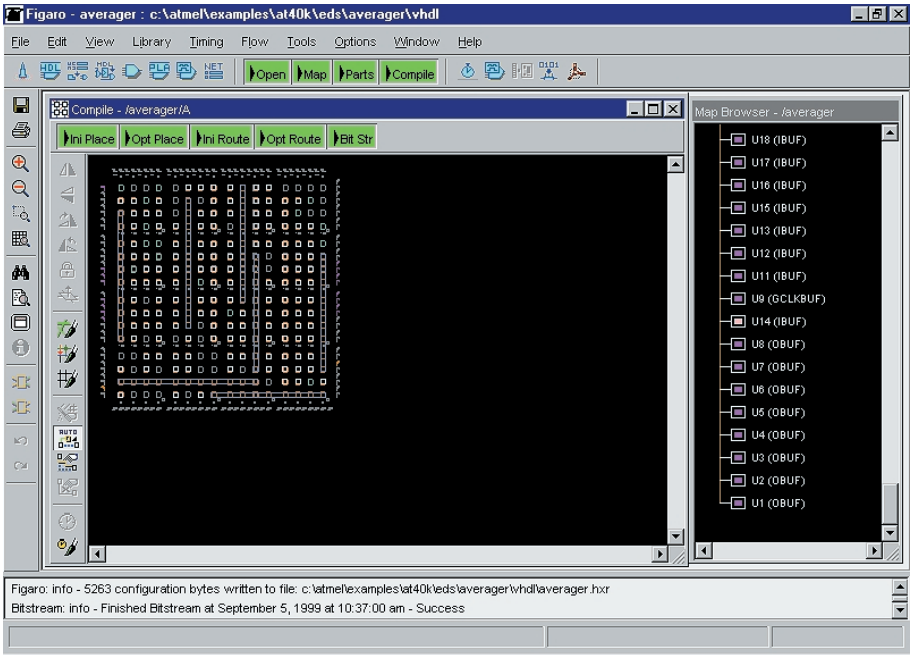


Figure 11. Fin des opérations - un dessin placé et routé.

le processus de génération d'un train de binaires à partir d'un fichier de texte ASCII de départ implique un certain nombre d'étapes, dont aucune n'est trop complexe, ce processus devenant, au bout d'un certain temps, une seconde nature. Après avoir vu comment passer d'un circuit à un train de binaires qu'en penseriez-vous d'utiliser ce circuit sous la forme de matériel. Nous nous intéresserons, le mois prochain, en nous aidant de la carte de développement et du livre « *Get Going with FPGA* » qui accompagnent cette série, sous l'aspect matériel, et décrirons l'utilisation des périphériques de la carte et verrons comment connecter un composant de configuration pour transférer un circuit sur la carte propre d'un utilisateur.

(990063-2)

Note : le Starter Kit pour AT40K dont il est fait mention dans le présent article est d'origine Atmel et partant disponible auprès des distributeurs de cette marque. L'ouvrage évoqué est, lui, disponible auprès de Kanda Systems Ltd, UNit 17-18, Glanyrafon Enterprise Park, Aberytwyth, Ceredigion SY23 3JQ, E-mail : sales@kanda.com; l'ensemble Starter Kit + ouvrage (en anglais) y est proposé à un prix « spécial lecteur Elektor ».

S'il vous faut emporter tous les câbles de connexion pouvant se brancher sur votre PC portable (*laptop*), vous traînez souvent un poids additionnel supérieur à celui représenté par le PC lui-même. Pourtant, rien de plus simple que de limiter ce chaos de câbles. Le câble standard proposé ici + l'un ou l'autre « changeur de genre » permettra d'établir n'importe quelle liaison.

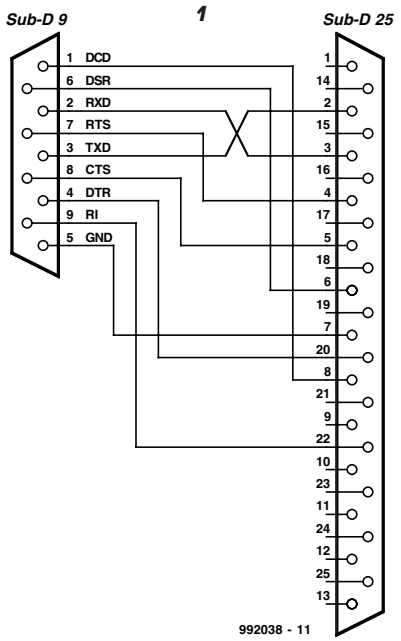
H.-J. Böhling

câble à tout faire

la « good connection » pour laptop

Ce qu'il nous faut est en fait est une sorte de couteau suisse des câbles pour pouvoir faire face à n'importe quelle liaison parallèle ou sérielle concevable. Le set de câbles et d'adaptateurs proposé ici permet de créer toutes les variantes. Le câble de base est un câble de prolongation de câble pour imprimante. Il faudra vous assurer, si vous l'achetez tout fait, qu'il s'agit bien d'une interconnexion 1:1 des 25 conducteurs. Ce câble sera aussi long que nécessaire mais le plus court possible.

Il nous faudra en outre une série d'adaptateurs, qui permettent de passer de 9 à 25 contacts (et inversement bien entendu) et permettant de convertir une embase en connecteur et inversement, les fameux changeurs de genre. Il exis-



te, dans le commerce, des dispositifs d'interconnexion pour adaptateurs, mais, dès lors que l'on doit enficher plusieurs adaptateurs en gigogne la liaison obtenue est peu pratique et très instable. Il vaut mieux en faire une liaison d'une vingtaine de centimètres. Voici les pièces indispensables que doit comporter votre première panoplie « du parfait petit interconnecteur ».

✗ Câble 25 voies 1:1 de 2 m environ avec connecteurs mâle et femelle 25 voies

✗ Câble de 20 cm environ à connecteur mâle Sub D 9 voies vers connecteur femelle Sub D à 25 voies (cf. **figure 1**)

✗ Câble de 20 cm environ à connecteur femelle Sub D 9 voies vers connecteur mâle Sub D à 25 voies (cf. **figure 1**)

✗ Mini-changeur Sub D 25 voies femelle/femelle

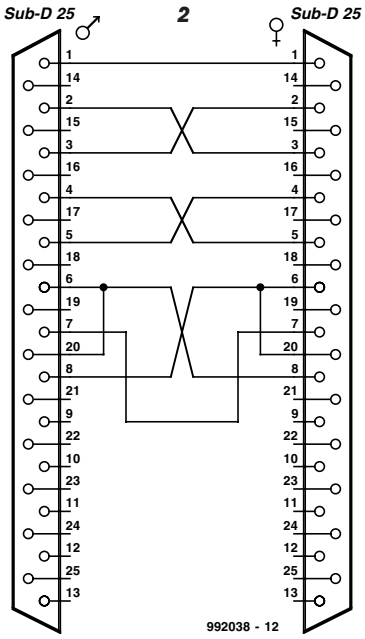
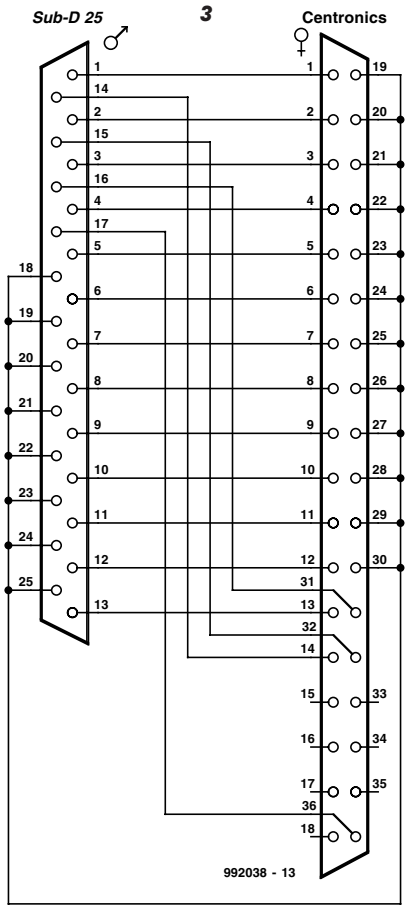
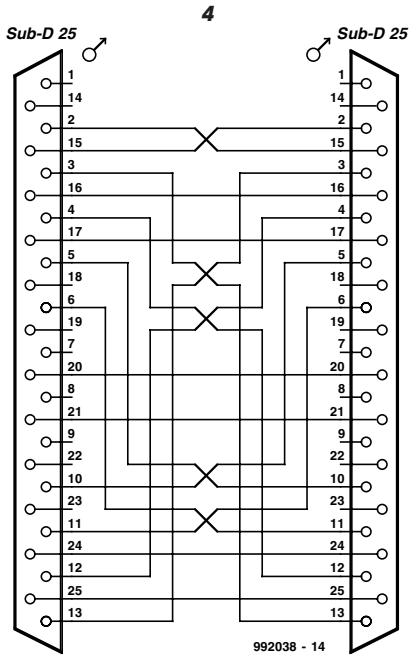
✗ Mini-changeur Sub D 25 voies mâle/mâle

✗ Mini-changeur Sub D 9 voies femelle/femelle

✗ Mini-changeur Sub D 9 voies mâle/mâle

✗ Mini-changeur Sub D 25 voies mâle/femelle, modem zéro (cf. **figure 2**)

✗ Changeur Sub D 25 voies mâle vers Centronics femelle (cf. **figure 3**).

On pourra, si l'on veut vraiment pouvoir faire face à toutes les situations, ajouter un adaptateur Sub D 25 voies dit « Jumper Box ».
La technique d'interconnexion en vue d'un transfert de données la plus connue est Interlink de DOS 6.x. Bien qu'Interlink ne fonctionne que sous forme sérielle, elle n'en permet pas moins des taux de transfert de l'ordre de 35 Moctets/heure. L'interface parallèle permet des taux de transfert sensiblement plus importants. Si vous voulez vous faire plaisir avec une transmission à grande vitesse, il ne faudra pas manquer de réaliser l'adaptateur Interlink représenté en **figure 4** et l'intégrer à un boîtier d'adaptateur Sub D vide. Vous pourrez ainsi réaliser une interconnexion Interlink non seulement sous DOS, mais également *une Direct Cable Connection* pour Laplink, Norton Commander (V4.0 et V5.0) et Windows '95. En fonction des caractéristiques des interfaces en présence, on peut envisager des taux de transfert allant de 144 à 252 Moctets/heure. Si vous voulez en savoir plus à ce sujet nous vous renvoyons au cahier PC PLUS du numéro 236 (février 1998). Le testeur d'interface LPT/COM décrit dans le numéro 253/254 (juillet/août 1999) constituera un auxiliaire précieux à ajouter à votre panoplie, sachant qu'il vous permettra d'ausculter les interconnexions que vous aurez établies.

(992038)